



UNIVERSIDADE DA BEIRA INTERIOR  
Engenharias

# Topologia Reconfigurável para Sistemas Híbridos de Armazenamento de Energia Elétrica

**João Luís Pinto Bárbara**

Dissertação para obtenção do Grau de Mestre em  
**Engenharia Eletrotécnica e de Computadores**  
(2º ciclo de estudos)

Orientador: Prof. Doutor Sílvio José Pinto Simões Mariano

Covilhã, junho de 2018



# Dedicatória

*Aos meus pais, ao meu irmão e ao meu avô,  
por todo o apoio prestado ao longo desta caminhada.*



# Agradecimentos

Muitas pessoas influenciaram e inspiraram este trabalho e, não poderia por isso, deixar de expressar o meu agradecimento àqueles que tornaram este caminho possível.

Nesse sentido quero agradecer:

Ao meu orientador, Professor Doutor Sílvio José Pinto Simões Mariano, por quem sempre tive grande consideração, o meu maior agradecimento por me ter recebido de braços abertos para a realização deste desafio.

À professor Maria do Rosário Alves Calado, que mesmo não sendo minha orientadora colaborou no desenvolvimento deste projeto.

Ao Engenheiro José Álvaro Nunes Pombo, por todas as palavras de apoio e por todas as horas que disponibilizou em transmitir-me o seu conhecimento e experiência. Sem a sua ajuda este trabalho não seria possível de realizar.

A todos os elementos do laboratório, porque juntos agarrámos os nossos desafios. Em especial agradecer ao João Bernardo Lopes Fermeiro por toda a colaboração indispensável na realização deste trabalho.

Agradeço à Universidade da Beira Interior os equipamentos disponibilizados no laboratório que permitiram a vertente prática dos trabalhos realizados.

Aos meus pais, por todo o esforço, apoio e dedicação que tiveram comigo desde o início desta que foi uma grande aventura. Foram e são um grande exemplo.

Ao meu irmão, por toda a inspiração e motivação dados.

Aos meus amigos da Covilhã, por todo o apoio dado em noites mal dormidas, mas inspiradoras.

À Anabela, por toda a atenção, incentivo e carinho dados.



*“Every now and then a man’s mind is stretched by a new idea or sensation,  
and never shrinks back to its former dimensions.”*

(Oliver Wendell Holmes)



# Resumo

Atualmente, um dos grandes desafios deste século consiste na transição para um futuro de energia elétrica sustentável proveniente de fontes endógenas renováveis. Essa sustentabilidade exigirá mudanças, não apenas no modo como a energia elétrica é produzida e distribuída, mas também no modo como é usada. Como resultado, o setor da energia elétrica tem vindo a sofrer profundas transformações.

Particularizando, o regime Português de auto consumidor permitiu que os clientes da rede elétrica de média e de baixa tensão possam ser produtores/consumidores de energia elétrica, contribuindo de forma ativa para uma maior eficiência energética.

É neste contexto, onde se aposta na diversificação e na produção de energia através de fontes endógenas renováveis e numa maior participação do produtor/consumidor, que a complementaridade dos recursos renováveis (sistemas híbridos de energia elétrica), tal como os sistemas de armazenamento de energia elétrica (ESS), vão desempenhar um papel fundamental.

Convencionalmente, células que compõem um ESS, encontram-se ligados de forma fixa ou dinâmica. As células configuradas por ligações fixas são incapazes de alterar a sua configuração em tempo real, o que leva à incapacidade de colmatar problemas de desequilíbrios e de remover qualquer célula do *pack* (*bypass*). Deste modo, uma tendência que tem vindo a surgir na literatura são as topologias reconfiguráveis. Estas, através do ajuste de *switches* em tempo real, i.e., ligações em série, ligações em paralelo, ligações híbridas e a possibilidade de executar o *bypass* de qualquer célula do *pack*, conferem a capacidade de equilibrar as células conforme as condições das mesmas.

Assim, esta dissertação consiste em desenvolver uma topologia reconfigurável, desenvolvendo tanto a sua componente de *software* como de *hardware*.

Após uma revisão bibliográfica de outras topologias reconfiguráveis existentes na literatura, é feita a descrição da topologia reconfigurável proposta. Esta consiste na implementação de apenas três *switches* por célula, capazes de estabelecer diversos tipos de ligações (série, paralelo, híbrido e *bypass*) e conferindo uma complexidade de implementação e de controlo reduzida, sem perda de flexibilidade.

Neste seguimento, são apresentados o *hardware* desenvolvido e os algoritmos elaborados, tendo como propósito validar e comprovar a capacidade da topologia implementada em diminuir o tempo de carregamento e melhorar a sua eficiência comparativamente com outras metodologias de carregamento já existentes. Posteriormente, foi escolhido um algoritmo com o propósito de validar a topologia desenvolvida através de testes experimentais. Os resultados obtidos, a nível de simulações e a nível experimental, mostram o excelente desempenho da topologia indicada.

**Palavras-chave:** *Battery Management System* (BMS); Topologia Reconfigurável; *Algoritmo-Swarm*; Controladores e Células; I<sup>2</sup>C.



# Abstract

One of the greatest challenges of this century is the transition to a future of sustainable electricity from endogenous renewable sources. This sustainability will require changes not only in how electricity is produced and distributed, but also in the way it is used. As a result, the electric power sector has undergone profound changes.

In particular, the Portuguese self-consumption regime has allowed medium and low voltage electricity customers to be producers/consumers of electricity, actively contributing to greater energy efficiency.

It is in this context, where there is a commitment to diversify the production of energy through renewable endogenous sources and on biggest participation of the producer/consumer, that the complementarity of renewable resources (hybrid electric energy systems), such as energy storage systems (ESS), will play an important role.

Conventionally, cells that make up an ESS are connected in two ways: fixed or dynamic. In the fixed configuration, the cells are unable to change their configuration in real-time, which leads to the inability to address imbalance problems and to remove any cell from the pack (bypass). Thus, a trend that has been emerging in the literature are the reconfigurable topologies. These allow different types of connections, i.e. serial, parallel, hybrid and the ability to bypass any cell in the pack by adjusting switches in real time. All these characteristics have the capacity to balance the cells according to its conditions.

Thus, this dissertation consists of developing a reconfigurable topology, developing both the software and hardware component.

After a bibliographical review of other reconfigurable topologies in the literature, the proposed reconfigurable topology is described. This consist of the implementation of only three switches per cell, capable of establishing several types of connections (series, parallel, hybrid and bypass) and giving reduced implementation and control complexity without loss of flexibility.

The developed hardware and the elaborated algorithms are presented with the purpose of validating and verifying the capability of the implemented topology in reducing the charging time, improving its efficiency, comparatively to other existing charging methodologies. Finally, an algorithm was chosen with the purpose of validating the topology developed through experimental tests. The simulation and experimental results show the excellent performance of the proposed topology.

**Keywords:** *Battery Management System (BMS); Reconfigurable Topology; Swarm Algorithm; Cells and Controllers; I<sup>2</sup>C.*



# Índice

Capítulo 1 .....	1
1. Introdução .....	1
1.1. Enquadramento .....	1
1.2. Motivação e Objetivos .....	5
1.3. Organização da Dissertação.....	6
Capítulo 2 .....	9
2. Estado de Arte .....	9
2.1. Metodologias de Balanceamento Ativas e Passivas .....	10
2.1.1. Metodologias de Balanceamento Ativas Baseadas em Condensadores .....	11
2.1.2. Metodologias de Balanceamento Ativas Baseadas em Conversores Isolados .....	12
2.1.3. Metodologias de Balanceamento Ativas Baseadas em Conversores Não Isolados ...	13
2.1.4. Metodologias de Balanceamento Passivas.....	14
2.1.5. Resumo .....	14
2.2. Metodologias de Carregamento .....	15
2.2.1. Metodologias de Carregamento Tensão Constante (CV) .....	16
2.2.2. Metodologias de Carregamento Corrente Constante (CC).....	16
2.2.3. Metodologias de Carregamento Corrente Constante/Tensão Constante (CC/CV) ..	17
2.2.4. Metodologias de Carregamento <i>Multistage</i> .....	18
2.2.5. Metodologias de Carregamento <i>Pulse Current</i> .....	19
2.2.6. Resumo .....	20
2.3. Topologias Reconfiguráveis Existentes.....	21
2.3.1. Desafios para a Conceção de Topologias Reconfiguráveis.....	21
2.3.2. <i>Earliest Design</i> .....	22
2.3.3. <i>Series Topology AND SELF-X</i> .....	24
2.3.4. <i>Genetic Framework</i> .....	26
2.3.5. DESA .....	29

2.3.6.	<i>Graph Based Design</i> .....	31
2.3.7.	Resumo .....	34
Capítulo 3	.....	35
3.	Topologia Reconfigurável Proposta .....	35
3.1.	Descrição da Topologia Reconfigurável.....	36
3.2.	<i>Hardware</i> Desenvolvido .....	39
3.2.1.	Unidade de Controlo e Aquisição .....	40
3.2.1.1.	<i>Inter-Integrated Circuit (I<sup>2</sup>C)</i> .....	41
3.2.2.	Unidade de Configuração .....	43
3.2.3.	Representação do <i>Hardware</i> .....	43
3.3.	<i>Software</i> Desenvolvido .....	44
3.3.1.	Função Identificação (Controlador Global) .....	47
3.3.2.	Função Leitura .....	47
3.3.2.1.	Comunicação para o <i>Matlab</i> ®.....	50
3.3.3.	Função Configuração.....	52
Capítulo 4	.....	55
4.	Simulações e Resultados Experimentais.....	55
4.1.	Casos de estudo com base em Metodologias de Carregamento Existentes na Literatura	56
4.1.1.	Primeiro Caso de Estudo (Variante da Metodologia CC/CV) .....	56
4.1.2.	Segundo Caso de Estudo (Primeira Variante da Metodologia <i>Multistage</i> ) .....	58
4.1.3.	Terceiro Caso de Estudo (Segunda Variante da Metodologia <i>Multistage</i> ) .....	64
4.1.4.	Quarto caso de estudo (Terceira Variante da Metodologia <i>Multistage</i> ) .....	67
4.2.	Resultados Experimentais .....	69
4.2.1.	Algoritmo Desenvolvido .....	69
4.2.2.	Resultados Experimentais.....	72
Capítulo 5	.....	75
5.	Conclusão .....	75
5.1.	Considerações Finais .....	75
5.2.	Direções de Investigação .....	78

Referências Bibliográficas .....	79
Anexos .....	83



# Lista de Tabelas

Tabela 1.1: Vantagens e desvantagens dos supercondensadores relativamente às baterias. ....	3
Tabela 2.1: Comparação das principais características das diferentes metodologias de balanceamento. ....	15
Tabela 2.2: Comparação das principais metodologias de carregamento. ....	20
Tabela 2.3: Comando dado pelo controlador global. ....	31
Tabela 2.4: Comparação entre as topologias reconfiguráveis existentes. ....	34
Tabela 3.1: Topologia proposta vs topologias reconfiguráveis existentes. ....	39
Tabela 3.2: Funções implementadas nos controladores. ....	45
Tabela 3.4: Posição de cada controlador ....	47



# Lista de Figuras

Figura 1.1: Diagrama de Ragone [4].	2
Figura 2.1: Metodologias de balanceamento.	11
Figura 2.2: Metodologias de carregamento.	15
Figura 2.3: Comportamento do carregamento de um supercondensador de 3400 Farad Maxwell com a metodologia de carregamento CC a diferentes valores, de 0,5A a 6A.	17
Figura 2.4: Metodologia de carregamento CC/CV.	18
Figura 2.5: Metodologia de carregamento multistage.	19
Figura 2.6: Metodologia de carregamento VFPC.	20
Figura 2.7: Earliest Design.	23
Figura 2.8: Ligações possíveis da topologia reconfigurável: A-ligação em série, B-ligação em paralelo, C-ligação híbrida, D-bypass da segunda célula do pack.	24
Figura 2.9: Ligações em série na topologia reconfigurável.	25
Figura 2.10: Series Topology and SELF-X.	26
Figura 2.11: Genetic Framwork.	27
Figura 2.12: Ligações possíveis da topologia reconfigurável. A - ligação em série, B-ligação em paralelo, C-ligação híbrida, D-bypass da segunda célula do pack.	29
Figura 2.13: DESA.	29
Figura 2.14: A- controlador local. B - os controladores locais estão ligados em série, C - os controladores locais estão ligados em paralelo, D - bypass da primeira célula.	31
Figura 2.15: Exemplo de um <i>pack</i> reconfigurável de células e a representação gráfica correspondente.	32
Figura 2.16: Ligações possíveis da topologia reconfigurável. A - ligação em série, B-ligação em paralelo, C-ligação-bypass da segunda célula do pack.	33
Figura 3.1: Topologia reconfigurável proposta.	36
Figura 3.2: Ligação em série.	37
Figura 3.3: Ligação em paralelo.	37
Figura 3.4: Ligação híbrida.	38
Figura 3.5: Bypass da segunda célula do pack.	38
Figura 3.6: Representação do hardware proposto de um controlador.	40
Figura 3.7: Trama de comunicação e dados entre o controlador local e o controlador global.	43
Figura 3.8: Representação do hardware de cada controlador.	44
Figura 3.9: Ilustração do hardware com um supercondensador da Maxwell K2 2,85V/3400F.	44
Figura 3.10: Comunicações entre três controladores locais e um controlador global, obtidas na implementação prática do sistema proposto.	46

Figura 3.11: Endereço do controlador local 0x20H e função de leitura 0x01H. ....	48
Figura 3.12: Endereço do controlador local 0x21H e envio dos dados da tensão. ....	48
Figura 3.13: Endereço do controlador local 0x20H e função leitura 0x02H. ....	49
Figura 3.14: Endereço do controlador local 0x21H e envio dos dados da temperatura. ....	49
Figura 3.15: Endereço do controlador local 0xC0H. ....	50
Figura 3.16: Tensão do controlador local 0x20H. ....	51
Figura 3.17: Envio da temperatura do controlador local 0x20H. ....	51
Figura 3.18: Função configuração. ....	53
Figura 4.1: Metodologia de carregamento CC/CV implementada na topologia proposta. ....	57
Figura 4.2: Três resultados experimentais, em supercondensadores maxwell 2,85V/3400F, com estágios de corrente e valores de treshold diferentes. ....	59
Figura 4.3: Metodologia de carregamento multistage implementada na topologia proposta. ....	61
Figura 4.4: Resultado do segundo caso de estudo. ....	64
Figura 4.5: Resultados do terceiro caso de estudo. ....	66
Figura 4.7: Resultado do quarto caso de estudo. ....	69
Figura 4.8: Comunicações entre os controladores que constituem o pack e o matlab®. ....	70
Figura 4.9: Resultados experimentais da topologia proposta com três placas, cada uma com um supercondensador Maxwell K2 2,85/3400F. ....	73

# Lista de Acrónimos

**ADC** - Conversor Analógico Digital

**BC** - Boost Charger

**BMS** - Battery Management Systems

**CAN** - Controller Area Network

**CC/CV** - Corrente Constante/Tensão Constante

**CM** - Charge Mode

**DESA** - Dependable Efficiente Scalable Architecture

**ESS** - Sistemas de Armazenamento de Energia Elétrica

**DM** - Detect Mode

**FL** - Fuzzy Logic

**GP** - Grey Predicated

**HESS** - Sistemas Híbridos de Armazenamento de Energia Elétrica

**I<sup>2</sup>C** - Inter Integrated Circuit

**ICF** - Internacional Classification of Functioning, Disability and Health

**MSB** - Most Significant Bit

**NTC** - Negative Temperature Coefficient

**PLL** - Phase-Locked Loop

**PSO** - Particle Swarm Optimization

**RS232** - Recommended Standard 232

**SCL** - Serial Clock

**SDA** - Serial Data

**SM** - Search Mode

**SOC** - Estado de Carga

**SPI** - Serial Peripheral Interface

**VDPC** - Variable Duty Pulse Current

**VFPC** - Variable Frequency-Pulse Charge

# Capítulo 1

*Neste capítulo é apresentado o enquadramento do tema da dissertação, a motivação que levou à escolha do tema, os objetivos da dissertação e a organização desta dissertação.*

## 1. Introdução

### 1.1. Enquadramento

O elevado impacto na economia mundial provocado pelas crescentes oscilações do preço dos combustíveis fósseis, devido a questões geopolíticas e/ou catástrofes ambientais, tornam incessante a busca de soluções que promovam a sustentabilidade do atual estilo de vida das sociedades ocidentais e possam colmatar o rápido crescimento da procura de energia nas sociedades emergentes. Desta forma, um dos grandes desafios deste século consiste na transição para um futuro de energia elétrica sustentável proveniente de fontes endógenas renováveis. Essa sustentabilidade, exigirá mudanças não apenas no modo como a energia elétrica é produzida e distribuída, mas também no modo como é usada. Como resultado o setor de energia elétrica tem vindo a sofrer profundas transformações. Em particular, o regime Português de auto consumidor permitiu que os clientes da rede elétrica de média e de baixa tensão possam ser produtores/consumidores de energia elétrica, contribuindo de forma ativa para uma maior eficiência energética.

Neste contexto, atualmente, é evidente a aposta numa produção descentralizada de energia elétrica, tendo por base um *mix* de tecnologias de produção com origens renováveis. Tal alteração de paradigma é notória, introduzindo uma nova perspetiva sobre o setor elétrico. Esta nova perspetiva obrigou à introdução e ao desenvolvimento de novos conceitos como, por exemplo: as redes inteligentes, as micro-redes e os sistemas de armazenamento de energia elétrica (ESS).

Os primeiros ESS surgiram no século XIX com as baterias recarregáveis de chumbo-ácido, pelo francês Gaston Plante. Nos anos setenta do século passado, a *General Electric* criou os primeiros supercondensadores, no entanto, só a partir dos anos noventa é que começaram a ser comercializados devido aos avanços tecnológicos. Nessa mesma década, surgiram as baterias de íons

de lítio, lançadas pela *Sony*. Atualmente e com o desenvolvimento da nanotecnologia, a *Altairnano* desenvolveu as baterias de nano partículas de titanato [1].

De entre a ampla diversidade de baterias existentes, com maturidade tecnológica, as baterias de íons de lítio, têm vindo a popularizar-se, por exibirem uma alta eficiência, apresentarem uma maior longevidade e uma alta densidade energética.

Nos dias de hoje os ESS, conjugados com o desenvolvimento tecnológico ao longo dos anos dos dispositivos de armazenamento, têm vindo a emergir como uma das abordagens mais promissoras, permitindo atenuar a variabilidade e a imprevisibilidade da produção das tecnologias com origens renováveis, tal como, no desenvolvimento de veículos elétricos [2], [3].

Na figura 1.1, encontra-se representado o diagrama de *Ragone*, que ilustra a relação entre a densidades de energia e a densidade de potência das tecnologias de armazenamento de energia mais utilizadas e com maior popularidade [4].

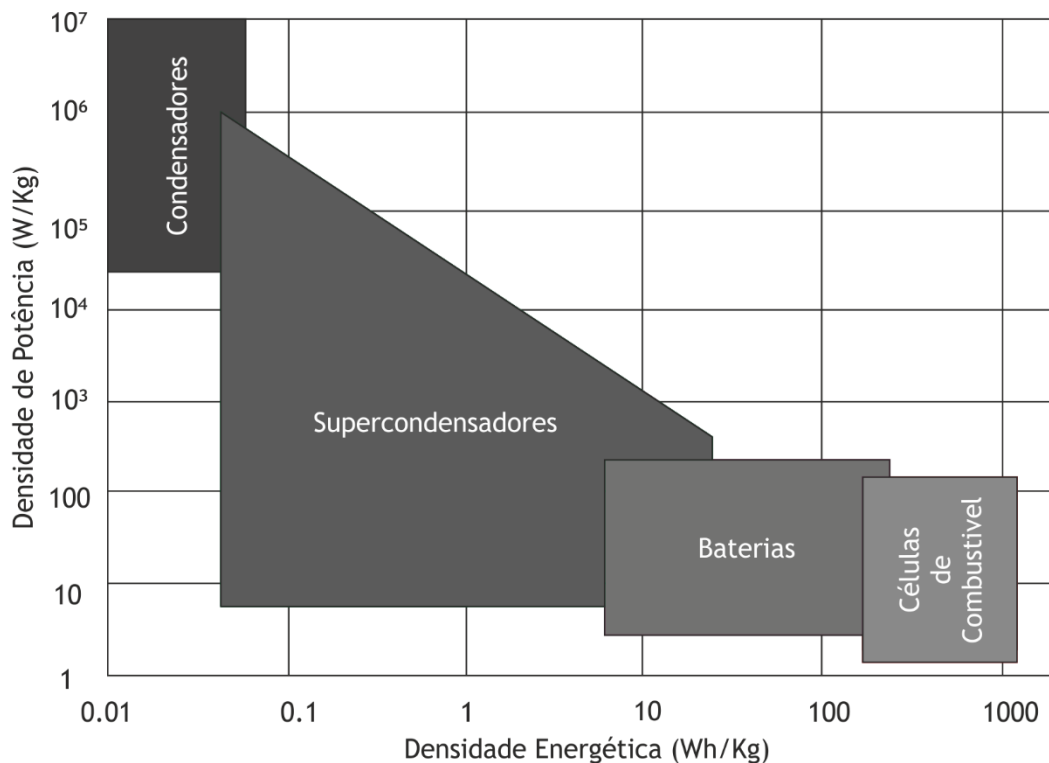


Figura 1.1: Diagrama de *Ragone* [4].

Através da análise da figura 1.1 é possível verificar que os supercondensadores apresentam uma grande densidade de potência, enquanto as baterias apresentam uma elevada densidade energética.

Os supercondensadores são bastante promissores num período de curto e a médio prazo, devido ao alto dinamismo e ao facto do seu tempo de vida útil ser cerca de dez anos mais longo do

que as baterias. Para além disso, estes, tem uma densidade de potência que é de dez a cem vezes maior que a das baterias, e seguem uma evolução futura no que toca a serem um complemento para as mesmas. Um ponto também bastante positivo no que toca a supercondensadores é o facto de estes apresentarem menos risco de poluição do que as baterias [5], [6].

Os supercondensadores não são dispositivos onde ocorrem muitas reações químicas, pois o envelhecimento nestes, é bastante mais lento do que nas baterias. No entanto, nem tudo são aspetos positivos, basta constatar que com o decorrer do tempo ocorrem algumas mudanças nos seus parâmetros inerentes, como a redução na sua capacidade e o aumento de resistência interna. Em relação à autonomia, não conseguem satisfazer a necessidade energética, pois apenas são dimensionados para satisfazer a energia solicitada em estados transitórios [5], [6].

Deste modo a tabela 1.1. apresenta em síntese, algumas vantagens e desvantagens dos supercondensadores relativamente às baterias.

Tabela 1.1: Vantagens e desvantagens dos supercondensadores relativamente às baterias.

<b>Vantagens</b>	<b>Desvantagens</b>
Taxas de carga/descarga elevada	A quantidade de energia armazenada por unidade de massa é consideravelmente menor que numa bateria
Pouca degradação ao longo das centenas de milhares de ciclos	A tensão varia com a energia armazenada. Para armazenar e recuperar a energia, é necessário um controlo eletrónico sofisticado e equipamentos de comutação;
Boa reversibilidade	
Materiais utilizados têm baixo valores de toxicidade	
Eficiência elevada	
Densidade de potência	

Através da integração da alta densidade energética das baterias com a alta densidade de potência dos supercondensadores, os ESS podem integrar diferentes tecnologias, formando assim, sistemas híbridos de energia (HESS). Os HESS tem vindo a surgir como uma das abordagens mais promissoras, pois permitem que os supercondensadores auxiliem as baterias durante estados transitórios, aumentem a vida útil das baterias e diminuam o tamanho dos ESS [2].

No entanto, a necessidade de interligar diversas células em série de modo a obter níveis de tensão requeridos, juntamente com o facto de existir diferenças intrínsecas e extrínsecas entre

células, resulta numa falta de uniformidade que reduz a capacidade utilizável, tempo de vida e desempenho.

Essa inhomogeneidade intrínseca (interna) entre células, deve-se sobretudo a pequenas variações no processo de construção, como diferentes capacidades, volume, impedância interna e diferentes taxas de auto descarga, que com o passar do tempo se vão agravando. O principal fator extrínseco (externos), consiste na não homogeneidade da temperatura ao longo do ESS que conduz a diferentes taxas de auto descarga e consequentemente de desempenho.

Devido a esses factos, surge a obrigatoriedade de monitorizar o *pack* o ESS, através de um *Battery Management System* (BMS). Estes, são sistemas de gestão e monitorização de células, utilizados para a gestão energética das mesmas, com o intuito de se obter o melhor rendimento possível e maximizar o tempo de vida útil das células que constituem o ESS. Os BMS têm como objetivo, monitorizar os diversos parâmetros do *pack* de células em tempo real (e.g., a tensão e a temperatura individual das células, o seu estado de carga (SOC), entre outros parâmetros). Como tal os BMS são partes importantes dos ESS, pois protegem packs de células contra danos, prevenindo e aumentando a duração dos ciclos de vida das células, mantendo o sistema de armazenamento em condições operacionais, precisas e confiáveis.

Em termos de arquitetura os BMS podem ser classificados como centralizados ou descentralizados. A arquitetura centralizada é a mais fácil de implementar e a de mais baixo custo, pois um único controlador é responsável por controlar todos componentes do circuito. Contudo, este tipo de arquitetura não é exequível para *packs* com um elevado número de células, onde é necessária uma grande complexidade de controlo para monitorizar todos os componentes e onde o tempo de resposta é prolongado. Desta forma, a arquitetura descentralizada surgiu com um esquema onde um controlador individual está encarregue de uma secção do circuito e outros controladores individuais são responsáveis por outras partes do mesmo. Esta arquitetura, sob a forma distribuída, apresenta uma monitorização e um controlo mais eficiente que a arquitetura centralizada [7], [8].

Contudo, independentemente da arquitetura escolhida, as ligações entre as células que constituem um *pack* podem ser feitas de forma fixa ou dinâmica. As células configuradas por ligações fixas, encontram-se tipicamente ligadas em série ou em paralelo de modo a alcançarem os valores de tensão e corrente requeridos. Contudo são incapazes de alterar a sua configuração em tempo real. Como tal, resulta na incapacidade de colmatar problemas de desequilíbrios causados pelas diferenças intrínsecas de fabricação, que com o decorrer dos ciclos de vida acabam por se agravar. Outra grande lacuna deste tipo de ligações é a inaptidão de remover qualquer célula do *pack* (*bypass*), quando necessário.

Por outro lado, uma tendência que tem vindo a surgir na literatura são as ligações dinâmicas executadas por topologias reconfiguráveis. Estas topologias, através do ajuste de *switches* em tempo real, i.e., ligações em série, ligações em paralelo, ligações híbridas e a possibilidade de executar o

*bypass* de qualquer célula do *pack*, conferem a capacidade de equilibrar as células conforme as condições das mesmas.

No entanto estas topologias enfrentam diversos desafios como: a nível de segurança, a nível da temperatura, a nível da monitorização e na escolha dos componentes passivos que as constituem.

Apesar de todos estes desafios e dificuldades, estas topologias apresentam grande interesse a nível académico e até industrial devido sobretudo à flexibilidade e à eficiência que conferem, e conduzindo a uma maior longevidade dos ESS. Desta forma uma topologia reconfigurável deve ser projetada não só para lidar com os problemas de desequilíbrio, mas também ser capaz de aumentar a capacidade e os ciclos de vida das células, tal como melhorar a segurança do *pack*.

Contudo esta tarefa é desafiante, pois mesmo que as tensões iniciais das células sejam idênticas, com o decorrer dos ciclos de carregamento/descarregamento, as células tendem a mostrar diferentes características (e.g. algumas células degradam-se mais rápidas que outras). Esta situação agrava problemas de desequilíbrio. Deste modo, uma célula mais degradada que outras, leva a que todo o *pack* se torne disfuncional, podendo levar a problemas de segurança como a combustão da célula.

## 1.2. Motivação e Objetivos

A motivação para abordar o tema assenta sobre dois argumentos. O primeiro argumento consiste no facto de *packs* com um grande número de células surgirem cada vez mais em destaque em áreas como os veículos elétricos, robótica, energias renováveis e em armazenamento de energia. Como tal, um *pack* de células bem projetado é essencial, de forma a criar sistemas cada vez mais eficientes. O segundo argumento, prende-se pelo facto de a maior parte da pesquisa se centrar nos BMS, na segurança dos *packs* e em estratégias de balanceamento. No entanto a literatura tem vindo a propor topologias reconfiguráveis, como solução para resolver problemas existentes nos *packs* de células convencionais, associados aos BMS, como aumentar os ciclos de vida das células do *pack*, resolver problemas de segurança e aumentar a confiabilidade do *pack*.

Desta forma o objetivo principal desta dissertação consiste em criar uma nova topologia reconfigurável, recorrendo à implementação de algoritmos capazes de controlar e otimizar a mesma. E que por sua vez permita o desenvolvimento prático, em ambiente de laboratório, da nova topologia reconfigurável.

Outros objetivos inerentes à presente dissertação visam:

- Rever as metodologias de balanceamento, de forma a garantir uma utilização segura, eficaz, uma maximização da capacidade utilizável das células e uma maior longevidade das células que constituem o *pack*.
- Analisar as várias metodologias de carregamento, de forma a identificar aquela que melhor faz o equilíbrio entre a eficiência, simplicidade de controlo e o tempo de carregamento.

- Estudar as topologias reconfiguráveis existentes, de forma a examinar falhas e qualidades que estas apresentem, de forma a melhorar e adaptar respetivamente as mesmas, na topologia desenvolvida.
- Simular o comportamento das células, através da implementação da topologia criada, sob diferentes condições de funcionamento.

### 1.3. Organização da Dissertação

A dissertação está organizada em cinco capítulos, estando no presente capítulo 1 elaborada a introdução geral e apresentado o propósito. O capítulo 2 apresenta uma visão geral do estado de arte das metodologias de balanceamento, das metodologias de carregamento e das topologias reconfiguráveis existentes. O capítulo 3 faz uma análise comparativa da topologia reconfigurável proposta, com outras topologias reconfiguráveis já referenciadas na literatura, exibindo e elucidando o *hardware* e o *software* que constituem a mesma. O capítulo 4 implementa e estuda algoritmos desenvolvidos em *software*, tendo estes a finalidade de comprovarem a topologia desenvolvida. O capítulo 5 conclui a dissertação. Em seguida é apresentada uma descrição mais detalhada de cada capítulo.

O capítulo 2, começa por indicar as metodologias responsáveis pelo balanceamento das células, dividindo-o em dois grupos: ativas e passivas. As metodologias ativas podem ser implementadas com base em condensadores ou conversores. Já as metodologias ativas com base em conversores podem ser implementadas com base em conversores isolados ou não isolados. De seguida, é feito o estudo das várias metodologias de carregamento, dando principal destaque às metodologias de carregamento corrente constante / tensão constante (CC/CV), *multistage* e *pulse current*, por serem as mais discutidas na literatura. Por último, é feita uma revisão das topologias reconfiguráveis existentes na literatura, dando destaque a topologias reconfiguráveis como a *Earliest Design*, *Series Topology and Self-X*, *Genetic Framework*, *Dependable Efficient Scalable Architecture* e *Graph Based Design*.

No capítulo 3, é proposto uma nova topologia reconfigurável, sendo descrito o seu funcionamento através de vários casos exemplificativos, e feita a análise comparativa deste, com as topologias reconfiguráveis abordadas no capítulo 2. A elucidação e clarificação do funcionamento do sistema desenvolvido é feita descrevendo primeiramente o *hardware* e posteriormente o *software*.

O capítulo 4 destina-se ao desenvolvimento de algoritmos, com a finalidade de validarem a topologia reconfigurável implementada. Estes algoritmos são variantes de metodologias de carregamento já existentes na literatura, e são testados por via do *software matlab/simulink®*, de forma a apresentarem resultados que comprovam o sistema desenvolvido. Neste capítulo, são também exibidos os resultados experimentais obtidos laboratorialmente por via do *hardware* e *software* desenvolvido no capítulo 3.

No capítulo 5, são enunciadas as principais conclusões do trabalho realizado e sugeridas direções de investigação para desenvolvimentos futuros.



# Capítulo 2

*O presente capítulo começa por indicar as metodologias responsáveis pelo balanceamento das células, dividindo-o em dois grupos: ativas e passivas. As metodologias ativas podem ser implementadas com base em condensadores ou conversores. Já as metodologias ativas com base em conversores podem ser implementadas com base em conversores isolados ou não isolados. De seguida, é feito o estudo das várias metodologias de carregamento, dando principal destaque às metodologias de carregamento corrente constante/tensão constante (CC/CV), multistage e pulse current, por serem as mais discutidas na literatura. Por último, é feita uma revisão das topologias reconfiguráveis existentes na literatura, dando destaque a topologias reconfiguráveis como a Earliest Design, Series Topology and Self-X, Genetic Framework, Dependable Efficient Scalable Architecture e Graph Based Design.*

## 2. Estado de Arte

Dois aspetos fundamentais para o funcionamento dos sistemas de armazenamento (ESS) são as metodologias de balanceamento e as metodologias de carregamento.

As metodologias de balanceamento são responsáveis por balancear todas as células que constituem o *pack*. O desequilíbrio de células num *pack* é um fator a evitar pois leva a que com o passar do tempo e com o decorrer dos ciclos de vida, as tensões entre as células que constituem o *pack*, acabem cada vez mais por se diferenciarem entre si. Desta forma a capacidade total do *pack* também diminuirá mais rapidamente durante a operação de carregamento/descarregamento, levando a que o sistema falhe prematuramente [9]-[11].

Este desequilíbrio é causado pela inomogeneidade intrínseca (interna) entre células, devendo-se sobretudo a pequenas variações no processo de construção, como diferentes capacidades, volume, impedância interna e diferentes taxas de auto descarga, que com o passar do tempo se vão agravando. O principal fator extrínseco (externos) consiste na não homogeneidade da

temperatura ao longo do *pack* que conduz a diferentes taxas de auto descarga e consequentemente de desempenho [12].

O balanceamento das células que constituem o *pack* leva assim à maximização da capacidade útil a cada ciclo de carga e descarga. Para além de evitar também problemas de sobrecarga e de sobredescarga que resultem na diminuição da vida útil das células/*pack* e em casos extremos, resultar na completa destruição das células/*pack* existindo mesmo a possibilidade de explosão.

Desta forma, o presente capítulo começa por indicar as metodologias responsáveis pelo balanceamento das células, dividindo-o em dois grupos: ativas e passivas. As metodologias ativas podem ser implementadas com base em condensadores ou conversores. Já as metodologias ativas com base em conversores podem ser implementadas com base conversores isolados ou não isolados [9]-[11].

Outro aspeto fundamental que influencia o desempenho e eficiência das células/*pack* são as metodologias de carregamento. A escolha de uma metodologia de carregamento adequada é essencial para tornar um *pack* de células eficiente, melhorar o tempo de carregamento e prolongar os ciclos de vida das células. Neste capítulo, é dado destaque a varias metodologias de carregamento como: i) corrente constante/tensão constante (CC/CV), inicia-se com uma corrente constante, até atingir o valor máximo de tensão da célula, sendo posteriormente submetida a uma tensão constante; ii) metodologia de carregamento *multistage*, que consiste em múltiplos estágios de corrente com diferentes valores de corrente, sendo estes alterados quando atingido um determinado critério como, por exemplo, a tensão máxima de uma célula; iii) metodologia de carregamento *pulse current*, caracteriza-se pela utilização de uma corrente pulsada, podendo ser subdividida em duas metodologias *variable frequency-pulse charge* (VFPC) e *variable duty pulse current* (VDPC) [13]-[16].

Por último, é feito um estudo com base na revisão bibliográfica das topologias reconfiguráveis existentes na literatura, Como a *Earliest Design*, *Series Topology and Self-X*, *Genetic Framework*, *DESA* e *Graph Based Design*. Esta análise é feita de forma a compreender as qualidades e falhas de cada topologia, estudando características como o número de *switches*, a capacidade de tolerância a falhas, a complexidade de controlo e o tipo de configurações capaz de realizar.

## 2.1. Metodologias de Balanceamento Ativas e Passivas

Existem dois tipos de balanceamento de células, ativas e passivas. As metodologias ativas podem ser implementadas com base em condensadores ou conversores. Já as metodologias ativas com base em conversores podem ser implementadas com base conversores isolados ou não isolados. Desta forma, dependendo da topologia do circuito eletrónico, os métodos de balanceamento ativo podem ser agrupados em quatro categorias [9]-[11]:

- *Cell to cell* - a transferência de energia é realizada entre células de forma seletiva ou entre células adjacentes;

- *Cell to pack* - a transferência de energia é realizada de forma unidirecional sendo extraída seletivamente da célula com excesso de energia e entregue ao *pack*;
- *Pack to cell* - a transferência de energia é realizada de forma unidirecional sendo extraída do *pack* e entregue de forma seletiva;
- *Cell to pack to cell* - a transferência de energia é realizada de forma bidirecional, podendo ser *cell to pack* e/ou *pack to cell*.

A figura 2.1 apresenta as diversas metodologias de balanceamento que se podem encontrar na literatura [9]-[11].

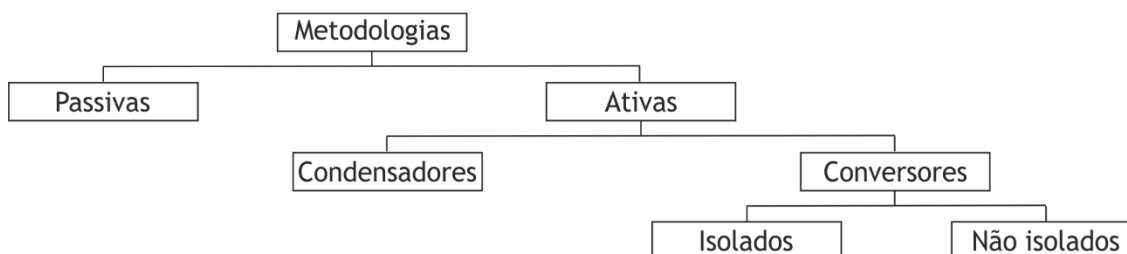


Figura 2.1: Metodologias de balanceamento.

### 2.1.1. Metodologias de Balanceamento Ativas Baseadas em Condensadores

Nesta metodologia de balanceamento são usados condensadores em paralelo para transferir a energia das células com mais tensão para as células com menos tensão. Neste método, várias topologias podem ser adotadas, desde a mais simples, *switched capacitor*, à mais complexa como *modularized switched capacitor*. Na literatura é possível encontrar mais métodos propostos [9] como, a metodologia *double-tiered switched capacitor*, o método *automatic switched capacitor*, o método *single switched capacitor*, o método *chain structure of switched capacitor* o método *switched serie-paralelo* [10], [12], [17]-[19].

O *switched capacitor*, baseia-se na transferência de energia entre células adjacentes. Trata-se de uma metodologia *cell to cell* que recorre a  $n-1$  condensadores e  $2n$  *switches* para balancear  $n$  células que constituem o *pack*. A aplicação do método pode ser executada nos períodos inativos do *pack* assim como nos períodos de carregamento e descarregamento. Basicamente o BMS comuta os *switches* ciclicamente a uma frequência fixa e predefinida, carregando os condensadores através das células com mais tensão para as células com menos tensão. A principal desvantagem deste método reside no elevado tempo de balanceamento, especialmente quando existem células desequilibradas nas extremidades do *pack*, uma vez que este método apenas permite transferência de energia entre células adjacentes. Outra desvantagem desta metodologia é que a corrente de balanceamento é

dependente da diferença de tensões entre células. A principal vantagem deste método é que não exige um controlo complexo [20],[19].

Para colmatar esta desvantagem, podem seguir-se duas outras topologias como a *chain structure of switched capacitor* e a *double tired switched capacitor*, onde a primeira consiste em utilizar uma ligação adicional (condensador) entre extremidades do *pack*, já a segunda são adicionados dois níveis de condensadores para se conseguir atingir o mesmo objetivo, recorrendo a  $2n-3$  condensadores e  $2n$  *switches* de forma a balancear  $n$  células que constituem o *pack* [20],[19].

O método *Single Switched Capacitor* é outra metodologia *cell to cell* que recorre a um único condensador e  $n+5$  *switches* para balancear  $n$  células que constituem o *pack*. A aplicação do método, mais uma vez, pode ser executada nos períodos inativos do *pack*, assim como nos períodos de carregamento e de descarregamento. No entanto, este método apresenta a possibilidade de realizar transferências de energia entre células seletivamente [20],[21].

O método *Series - Parallel Switched Capacitor* consiste numa metodologia *cell to cell*, que recorre a  $n$  condensadores e  $4n$  *switches* para balancear  $n$  células que constituem o *pack*. A utilização deste método pode ser executada nos períodos inativos do *pack* assim como nos períodos de carregamento e de descarregamento. Esta metodologia permite alterar a ligação dos condensadores de balanceamento colocando estes em série ou em paralelo com a célula de maior tensão [20],[21].

Por último o método *Modularized switched capacitor*, nesta metodologia o *pack* está dividido em  $m$  módulos sendo necessário  $n-1$  condensadores e  $2n+2m$  *switches* para balancear  $n$  células que constituem o *pack*. A aplicação deste método pode ser executada nos períodos inativos do *pack* assim como nos períodos de carregamento e descarregamento. A introdução de dois níveis de condensadores permite, num primeiro nível, uma transferência de energia *cell to cell* entre células adjacentes, enquanto que o segundo nível de condensadores permite uma transferência de energia *module to module*, com o intuito de otimizar o tempo de balanceamento [11].

### 2.1.2. Metodologias de Balanceamento Ativas Baseadas em Conversores Isolados

As metodologias de balanceamento ativas isoladas, baseiam-se nos princípios de funcionamento dos conversores Dc-Dc isolados (com transformador) para realizar o balanceamento entre células que constituem o *pack*, sendo exemplos as seguintes topologias, *multi-winding*, *multiple transformers* e *Single Switched transformer* [19], [22], [23]

Na metodologia *multi-winding* unidirecional *pack to cell*, a energia é extraída do *pack* e armazenada no enrolamento do primário do transformador, sendo posteriormente distribuída pelos enrolamentos secundários. A implementação desta metodologia pode ser realizada através de topologias bidirecionais (substituindo os díodos por *switches*) possibilitando a transferência de energia, i.e., *pack to cell* assim como *cell to pack* [19], [22], [23].

Outra metodologia presente na literatura é a *multiple transformers*. Esta topologia recorre a  $n$  transformadores e  $n+1$  *switches* para balancear  $n$  células que constituem o *pack*. Nesta topologia o enrolamento do secundário de cada transformador é ligado a cada célula que constitui o *pack* e os enrolamentos do primário do transformador ligados em paralelo. Trata-se de uma metodologia *pack to cell* que possibilita uma transferência de energia seletiva. Substituindo os díodos por *switches* permite fazer a transferência de energia nos dois sentidos (bidirecional), isto é *pack to cell* assim como *cell to pack* [19], [22].

*Single Switched transformer*, trata-se de uma metodologia *pack to cell* que recorre a um único transformador e  $4n+1$  *switches* para balancear  $n$  células que constituem o *pack*, permitindo assim direcionar seletivamente a transferência de energia. Este procedimento surge com o intuito de uma redução de custos do sistema em comparação com os dois anteriores. A implementação desta metodologia pode ser realizada através de metodologias bidirecionais possibilitando a transferência de energia nos dois sentidos ,i.e., *pack to cell* assim como *cell to pack* [19], [22].

### 2.1.3. Metodologias de Balanceamento Ativas Baseadas em Conversores Não Isolados

As metodologias de balanceamento ativas não isoladas com base em conversores são amplamente referenciadas na literatura e fundamentam-se nos princípios de funcionamento dos conversores *Dc-Dc* não isolados (conversor *buck*, *boost*, *buck-boost*, *cuk* entre outros) para realizar o balanceamento entre células que constituem o *pack* [18], [24], [25].

A metodologia baseada no conversor *iterleaved Dc-Dc* é uma metodologia bidirecional sendo necessário  $n-1$  conversores em paralelo para balancear os  $n$  que constituem o *pack* [26].

Outra topologia apresentada na literatura baseia-se nos conversores *Dc-Dc cuk*, tratando-se de uma metodologia *cell to cell* que recorre a  $n$  condensadores e bobinas, e  $2n$  *switches* para balancear  $n$  células que constituem o *pack*. Quando comparada com a anterior topologia, esta pode ser executada nos períodos inativos do *pack* assim como nos períodos de carregamento e descarregamento. Contudo, apresenta a desvantagem de apenas possibilitar a transferência de energia entre células adjacentes [18].

Outra metodologia existente na literatura é fundamentada nos conversores *Dc-Dc full bridge*, alguns autores optam por modularizar o sistema, dividindo o *pack* em pequenos módulos associando a cada módulo um transformador. Este procedimento *pack to pack* permite uma redução de custos [10],[18],[27].

Para finalizar, surge na literatura uma outra metodologia que recorre a um único conversor e  $2n$  *switches* para balancear as  $n$  células que constitui o *pack* designada por *switched Dc-Dc*. A aplicação desta metodologia pode ser executada nos períodos inativos do *pack* assim como nos períodos de carregamento e de descarregamento. Dependendo do tipo de conversor *Dc-Dc* sendo esta metodologia bidirecional ou unidirecional [8].

### 2.1.4. Metodologias de Balanceamento Passivas

A principal metodologia passiva existente na literatura é designada por *switched shunt resistor* [10], [12], [17]-[19]. Trata-se de uma metodologia amplamente utilizada devido à sua simplicidade, custo, eficiência, volume, peso, robustez e confiabilidade [10]. A aplicação desta metodologia normalmente é efetuada nos períodos de carregamento ou nos períodos inativos da célula (*pack*). Consiste numa metodologia *cell bypass*, em que cada célula que constitui o *pack*, está associada a uma resistência de balanceamento e a um *switch* controlado pelo BMS. Na sua essência, o BMS monitoriza a tensão ou o SOC de cada célula, descarregando (período inativo) ou proporcionando um caminho alternativo para a corrente (período de carregamento) até que todas as células atinjam a mesma tensão ou SOC. A grande desvantagem deste método é que a energia é dissipada na forma de calor. Existe ainda mais duas topologias, tais como a *fixed shunt resistor* e a *shunt resistor* [10].

### 2.1.5. Resumo

As metodologias de balanceamento de células ativas são rápidas e eficientes em termos de balanceamento, no entanto requerem um elevado número de *switches* que devem lidar com correntes elevadas, que aumentam exponencialmente o custo e o tamanho, o que limita a utilização dessas metodologias para aplicações de baixa potência. Estas metodologias apresentam também maior complexidade que as metodologias de balanceamento de células passivas. Na tabela 2.1 é feito o estudo comparativo entre as principais características entre os diferentes métodos de balanceamento.

Tabela 2.1: Comparação das principais características das diferentes metodologias de balanceamento.

Características	Ativas baseados em condensadores	Ativas baseadas em conversores isolados	Ativas baseadas em conversores não isolados	Passivas
Volume	Médio	Alto	Médio	Baixo
Complexidade de Implementação	Alto	Alto	Alto	Baixo
Eficiência	Alto	Médio	Médio	Baixo
Rapidez	Médio	Médio	Médio	Médio
Chaveamento (stress)	Baixo	Médio	Baixo	Baixo
Complexidade de Controle	Baixo	Médio	Alto	Baixo
Custo	Baixo	Alto	Médio	Baixo
Modular	Alto	Médio	Médio	Alto

## 2.2. Metodologias de Carregamento

A escolha do método de carregamento é essencial para melhorar a eficiência, o tempo de carregamento e os ciclos de vida dos sistemas de armazenamento de energia. Várias metodologias de carregamento podem ser encontradas na literatura como, a metodologia de tensão constante (CV), a metodologia de corrente constante (CC), a metodologia de corrente constante / tensão constante (CC/CV), a metodologia de *multistage* e a metodologia *pulse current*. A figura 2.2 introduz uma visão geral das principais metodologias de carregamento existentes na literatura [13]-[16], [28]-[31].

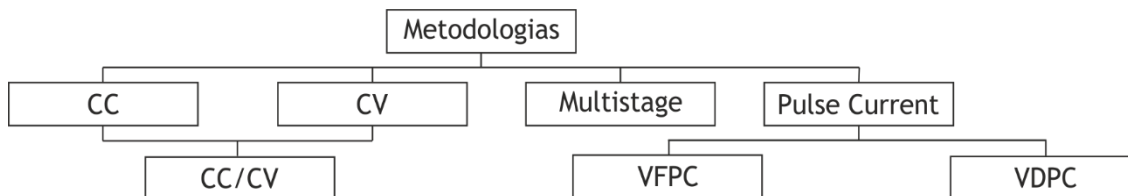


Figura 2.2: Metodologias de carregamento.

### 2.2.1. Metodologias de Carregamento Tensão Constante (CV)

Na metodologia CV, a tensão máxima é mantida durante todo o carregamento, evitando assim problemas de sobrecarga, independentemente do SOC (estado da carga) das células, i.e., a corrente decresce à medida que a tensão da célula se aproxima da tensão máxima. Este método permite um carregamento rápido, no entanto, provoca elevados picos de corrente às células durante o seu carregamento, podendo levar à sua danificação [28], [29] .

### 2.2.2. Metodologias de Carregamento Corrente Constante (CC)

Na metodologia CC a célula é carregada com uma corrente constante até atingir a tensão máxima da célula. Para reduzir o tempo de carregamento, elevadas correntes são necessárias, causando desta forma o decréscimo da eficiência de carregamento devido ao aumento da temperatura da célula, efeito de Joule. A célula apresenta também uma queda de tensão no fim do processo de carregamento, devido à resistência interna da célula e, conseqüentemente, não atingir a carga máxima, um *full charge*. A figura 2.3 mostra o comportamento de um supercondensador (2,85 Volt, 3400 Farad Maxwell Technologies K2) que foi carregado a diferentes valores de corrente, que variam entre 0,5A até 6A. Como expectável, correntes elevadas de carregamento, resultam numa redução do tempo de carregamento e numa maior queda de tensão depois da tensão máxima ser alcançada [30].

O comportamento da curva de carregamento, com uma corrente de 0,5 A, é bastante peculiar por demorar um período de tempo tão longo ao atingir o *full charge*, cerca de 346 minutos equivalente a 6 horas e 20 minutos. O que num contexto real é bastante demoroso pois para aplicações onde os supercondensadores demorem este tempo de carregamento, acabam por não ser exequíveis. A queda de tensão que se dá imediatamente a seguir a atingir a tensão máxima, i.e., os 2,85V, é também ela maior do que seria de esperar, visto que no estudo das células, com correntes tão baixas, a queda não é tão acentuada [11]. A tensão nos supercondensadores, no final da amostragem, é de cerca de 2,792V.

Para uma corrente de 6A são necessários 26 minutos para atingir o *full charge* e, no final da amostragem, o supercondensador apresenta cerca de 2,695V. Mesmo sendo imposta uma corrente máxima utilizada, o tempo de carregamento, num contexto real, continua a não ser o ideal nem o mais eficaz, contudo mostra uma grande melhoria em relação às restantes correntes.

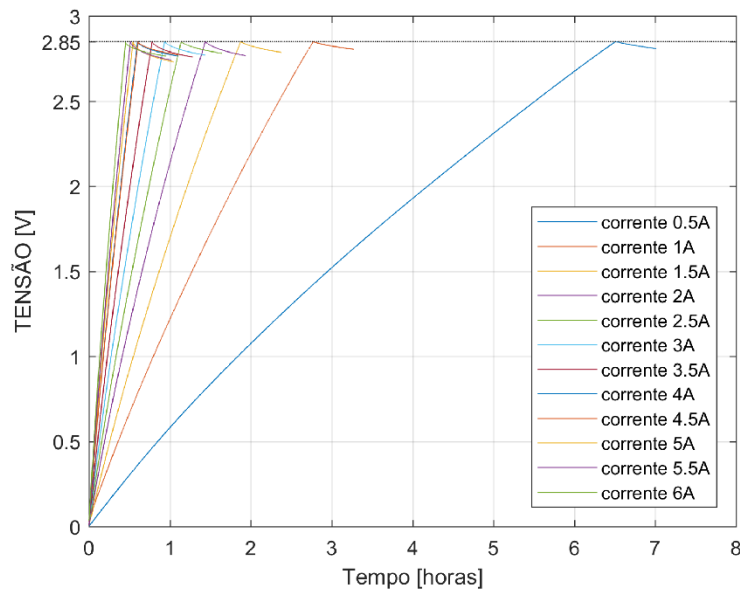


Figura 2.3: Comportamento do carregamento de um supercondensador de 3400 Farad Maxwell com a metodologia de carregamento CC a diferentes valores, de 0,5A a 6A.

### 2.2.3. Metodologias de Carregamento Corrente Constante/Tensão Constante (CC/CV)

A metodologia de corrente constante/tensão constante (CC/CV) é amplamente referenciada na literatura devido à sua simplicidade e facilidade de implementação.

Como se ilustra na figura 2.4, esta metodologia de carregamento é caracterizada por duas fases de implementação. Na primeira fase de implementação, denominada como corrente constante (CC), a célula é sujeita a um período de carregamento a corrente constante, tal como o nome indica. O valor da corrente de carregamento inicia-se com uma corrente constante que depende das especificações das células, podendo variar entre 0,5C e 3,2C, até que o valor máximo de tensão da célula seja alcançado, i.e., 2,85V no caso de alguns supercondensadores. Quando o valor da tensão da célula atinge o seu valor máximo, a metodologia de carregamento comuta para a segunda e última fase de carregamento.

Nesta última fase, denominada de *constant voltage* (CV), a metodologia de carregamento impõe um período de tensão constante à célula e a corrente decresce gradualmente. Esta fase termina quando a corrente de carregamento atinge um valor pré-definido, tipicamente de 0,1C, ou quando o tempo máximo de carregamento é excedido [13], [14].

Na literatura podem ainda ser encontradas variantes deste método de carregamento, tendo estas como objetivo diminuir o tempo de carregamento. Exemplo disso são as variantes: o *double-*

*loop control charger* (DL-CC/CV), o *boost charger* (BC-CC/CV), o *fuzzy\_logic control* (FL-CC/CV), o *grey-predicated control* (GP-CC/CV) e o *phase-locked loop control* (PLL-CC/CV)[11], [30].

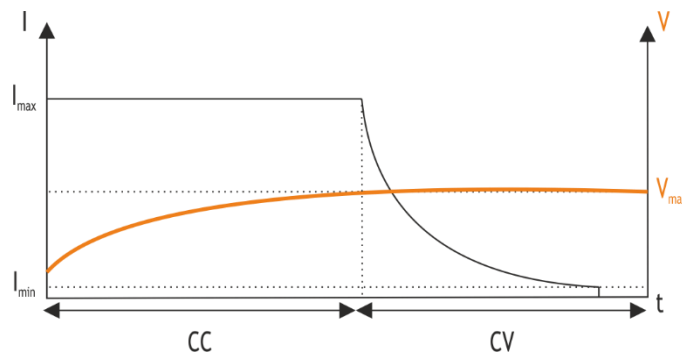


Figura 2.4: Metodologia de carregamento CC/CV.

#### 2.2.4. Metodologias de Carregamento *Multistage*

A metodologia de carregamento *multistage* é caracterizada pela utilização de diversos estágios de corrente, com diferentes níveis de corrente. A figura 2.5 exemplifica uma metodologia com cinco estágios de corrente. A utilização deste método de carregamento levanta duas questões: i) identificação do critério utilizado na transição de estágios de corrente; ii) Determinação do número de estágios e da corrente ótima para cada estágio;

Relativamente à primeira questão, o critério de transição entre estágios mais utilizado na literatura consiste no critério ilustrado na figura 2.5, em que ocorre a mudança de estágios assim que a tensão da célula atinge a tensão máxima.

No que diz respeito à segunda questão, tipicamente são utilizados algoritmos de otimização com o objetivo de obter a corrente de carregamento ótima para cada estágio. Exemplo disso mesmo é a utilização do algoritmo de otimização PSO (*Particle Swarm Optimization*) e controladores *Fuzzy* para determinar os estágios ótimos que devem ser aplicados a cada instante de tempo, em que a função objetivo depende do tempo de carregamento e da capacidade da célula [32], [33].

Desta forma e após a determinação do número de estágios, à medida que estes vão sendo percorridos, os níveis de corrente vão diminuindo. e, conseqüentemente, reduz-se a queda de tensão da célula, devido à resistência interna da célula. De forma às leituras da tensão da célula serem o mais realista possível, o último estágio de carregamento deve ser aquele onde é imposto o menor níveis de corrente.

Este método é aquele que apresenta melhor relação entre eficiência, simplicidade de controlo e tempo de carregamento [15], [16].

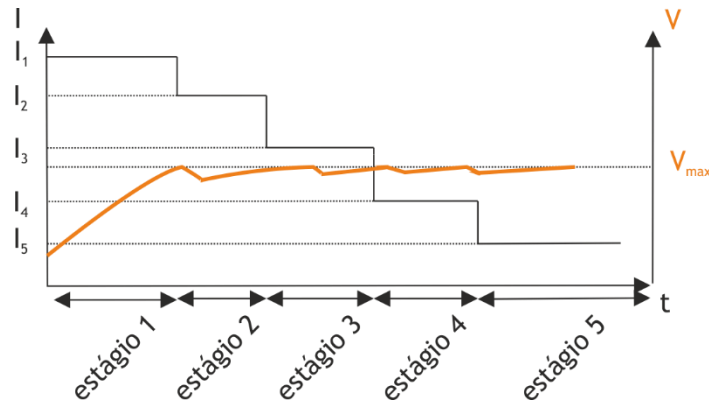


Figura 2.5: Metodologia de carregamento *multistage*.

### 2.2.5. Metodologias de Carregamento *Pulse Current*

Esta metodologia de carregamento caracteriza-se pela utilização de uma corrente pulsada, podendo ser subdividida em duas metodologias *variable frequency-pulse charge* (VFPC) e *variable duty pulse current* (VDPC)

O objetivo do VFPC é o de otimizar a frequência do pulso de corrente minimizando a impedância da célula e consequentemente, maximizar a transferência de energia. Já a VDPC maximiza a transferência da energia através de duas abordagens distintas, ou varia a amplitude do pulso através da fixação da largura do mesmo ou vice-versa.

Em [34] é proposto um algoritmo de carregamento VFPC composto por três modos de operação, *detect mode* (DM), *search mode* (SM), e *charge mode* (CM), , ilustrado na figura 2.6. Resumidamente, o algoritmo inicia a sua operação no modo DM detetando o estado da célula, para tal é aplicada à célula uma tensão constante para monitorizar a corrente de carregamento. Finalizada esta fase, o algoritmo, comuta para o modo de operação SM. Neste, o algoritmo irá descobrir qual a frequência ótima, ou seja, a frequência para a qual a impedância interna da célula é mínima e por isso a corrente de carregamento é máxima. Assim que a frequência ótima é encontrada, o algoritmo entra no modo de operação CM, carregando a célula com a corrente de carregamento obtida. Este processo é repetido até que a célula se encontre totalmente carregada. De acordo com os resultados experimentais, o algoritmo proposto, quando comparado com o algoritmo CC/CV consegue uma redução no tempo de carregamento na ordem dos 24%.

Em [35] o autor propõem um algoritmo semelhante ao anterior mas baseado no VDPC. De acordo com os resultados experimentais, o algoritmo proposto, quando comparado com o algoritmo CC/CV consegue uma redução no tempo de carregamento na ordem dos 3.4%.

Já em [36] é proposto o método *Sinusoidal-Ripple-Current Charging* que se fundamenta também na minimização da impedância e, consequentemente, na maximização da energia transferida. No entanto, o perfil da corrente de carregamento utilizado é um perfil sinusoidal.

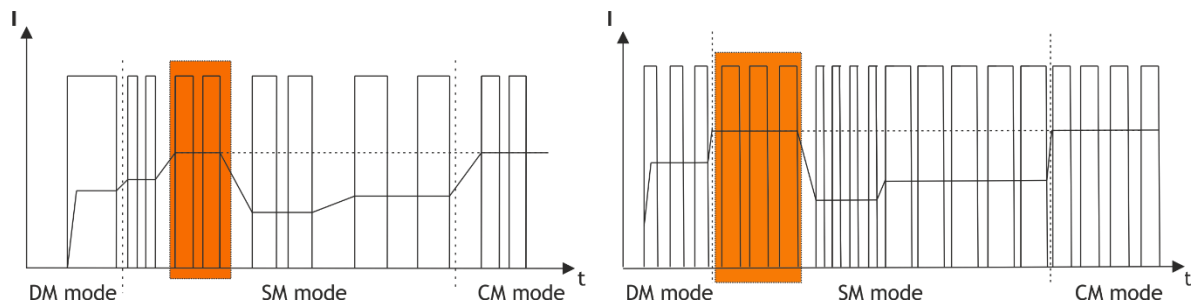


Figura 2.6: Metodologia de carregamento VFPC.

### 2.2.6. Resumo

Na tabela 2.2 é feito um estudo comparativo sobre as principais metodologias de carregamento (*CC/CV*, *multistage*, *pulse current*) encontradas na literatura. A metodologia *multistage* é aquela que apresenta uma melhor relação entre a eficiência, simplicidade de controlo e o tempo de carregamento. Pelo contrário a metodologia de carregamento *pulse-current* é a pior em termos de implementação e a mais complexa. Já a metodologia de carregamento *CC/CV* é aquela que mais tempo demora no processo de carregamento, sendo por isso também a menos eficiente, no entanto, é a menos complexa e é a que apresenta mais simplicidade de implementação.

Tabela 2.2: Comparação das principais metodologias de carregamento.

Metodologias de Carregamento	<i>CC/CV</i>	<i>Multistage</i>	<i>Pulse Current</i>
Complexidade de Controlo	Baixo	Médio	Alto
Ciclos de Vida	Baixo	Alto	Alto
Tempo de carregamento	Alto	Baixo	Baixo
Eficiência	Baixo	Alto	Alto
Complexidade de Implementação	Baixo	Médio	Alto

## 2.3. Topologias Reconfiguráveis Existentes

Convencionalmente, células que compõem um *pack*, encontram-se ligados de forma fixa ou dinâmica. As células configuradas por ligações fixas, encontram-se tipicamente ligadas em série ou em paralelo de modo a alcançarem os valores de tensão e corrente requeridos. Contudo são incapazes de alterar a sua configuração em tempo real. Como tal, resulta na incapacidade de colmatar problemas de desequilíbrios causados pelas diferenças intrínsecas de fabricação, que com o decorrer dos ciclos de vida acabam por se agravar. Outra grande lacuna deste tipo de ligações é a inaptidão de remover qualquer célula do *pack* (*bypass*), quando necessário [9].

Por outro lado, células ligadas sob uma configuração dinâmica reconfigurável, são capazes de combater todas estas falhas graças a reconfigurabilidade que apresentam. Esta reconfigurabilidade consegue-se ajustando *switches* em tempo real, i.e., ligações em série, ligações em paralelo, ligações híbridas e a capacidade de executar o *bypass* de qualquer célula do *pack*. Deste modo, as topologias reconfiguráveis têm a capacidade de equilibrar as células que constituem o *pack*, conforme as condições das mesmas [9], [37]-[40].

Contudo esta tarefa é desafiante, pois mesmo que as tensões iniciais das células sejam idênticas, com o decorrer dos ciclos de carregamento/descarregamento, as células tendem a mostrar diferentes características (e.g. algumas células degradam-se mais rápidas que outras). Esta situação agrava problemas de desequilíbrio. Deste modo, uma célula mais degradada que outras, leva a que todo o *pack* se torne disfuncional, podendo levar a problemas de segurança como a combustão da célula.

Contudo uma topologia reconfigurável deve ser projetada não só para lidar com os problemas de desequilíbrio, mas também ser capaz de aumentar a capacidade e os ciclos de vida das células, tal como melhorar a segurança do *pack*.

Nesta subsecção, é feito um estudo e análise de várias topologias reconfiguráveis existentes na literatura.

### 2.3.1. Desafios para a Conceção de Topologias Reconfiguráveis

A capacidade de combinar os parâmetros das células com o seu perfil de carga é fundamental para a criação de topologias reconfiguráveis. Os principais desafios que a conceção destas topologias enfrentam, são a nível de segurança, da temperatura, da monitorização e na escolha dos componentes passivos presentes no circuito [9], [41].

Na segurança do *pack*, os fatores dominantes a ter em consideração são as condições em que as células se encontram internamente, tal como a nível estrutural. Para além disso, ao configurar uma topologia, é fulcral evitar os curto-circuitos, que no pior dos cenários pode levar à formação de um arco elétrico produzindo uma temperatura elevada, conduzindo à combustão das células e até do próprio circuito [42].

Outro grande problema que as topologias reconfiguráveis encontram é o problema térmico, causado por um carregamento ou descarregamento impróprio que gera mais calor do que pode ser dissipado, podendo causar uma vez mais uma situação de combustão [9].

A monitorização da tensão de cada célula é também um parâmetro essencial para uma topologia reconfigurável eficaz e bem implementada. O circuito deve ser monitorizado com precisão para permitir um *full charge*, mas evitando uma sobrecarga. Contudo o uso de sensores de alta qualidade apresentam um elevado custo e o uso de sensores mais baratos não providenciam a precisão dos anteriores [43].

Já os componentes passivos, referentes a todas as partes do circuito que não contribuem para a densidade energética, para além de influenciarem o peso, o custo, o volume e a segurança do *pack*, têm de ser totalmente adequados às características das células, às características do circuito e apropriados ao sistema de tolerância a falhas presente na topologia reconfigurável [9].

Outro grande desafio é relacionar as várias estratégias essenciais para o bom funcionamento das topologias reconfiguráveis, como: o sistema de tolerância a falhas, as características químicas das células e o balanceamento das células [9]. O sistema de tolerância a falhas é responsável por detetar, isolar e corrigir todas as falhas que possam existir nas topologias reconfiguráveis. Quando bem planeado, garante a confiabilidade da topologia, especialmente para topologias reconfiguráveis de grande escala, onde é expectável que funcionem durante anos. Esta confiabilidade leva ao uso de componentes com uma gama mais ampla de qualidade e menor custo de manutenção. O critério mais importante no sistema tolerante a falhas é relacionar a qualidade dos componentes, com a sua implementação e manutenção. No caso da escolha das características químicas das células, estas podem ser de vários tipos, como de chumbo-ácido, lítio-íon, zinco-bromo, níquel-cádmio etc.

Apesar de todos estes desafios e dificuldades, estas topologias apresentam grande interesse a nível académico e até industrial devido sobretudo à flexibilidade e eficiência que conferem. Como tal, surgiram na literatura topologias que ultrapassam os problemas mencionados em cima, destacando-se a *Earliest Design*, *Series Topology and Self-x*, *Genetic Framework* e *DESA*. [9], [37]-[40]

### 2.3.2. *Earliest Design*

*Earliest design* é uma topologia que combina o comportamento particular de uma célula, com o comportamento de todo o *pack*. Este design providencia flexibilidade não só em remover qualquer célula do *pack* (*bypass*), como em estabelecer ligações série, paralelas e híbridas (série e paralela), durante a operação de carregamento/descarregamento. Esta configurabilidade permite estabelecer ligações de forma adaptativa, reconfigurável e dinâmica, levando a uma maior eficiência e confiabilidade do *pack* [9].

Na figura 2.7 é apresentada a topologia indicada. De notar que cada célula, tem presente 5 *switches*, o que faz com que esta topologia reconfigurável seja de dimensões consideráveis, bastante

robusta e tenha uma complexidade de controlo também algo complexa. A nível económico esta topologia é dispendiosa [37].

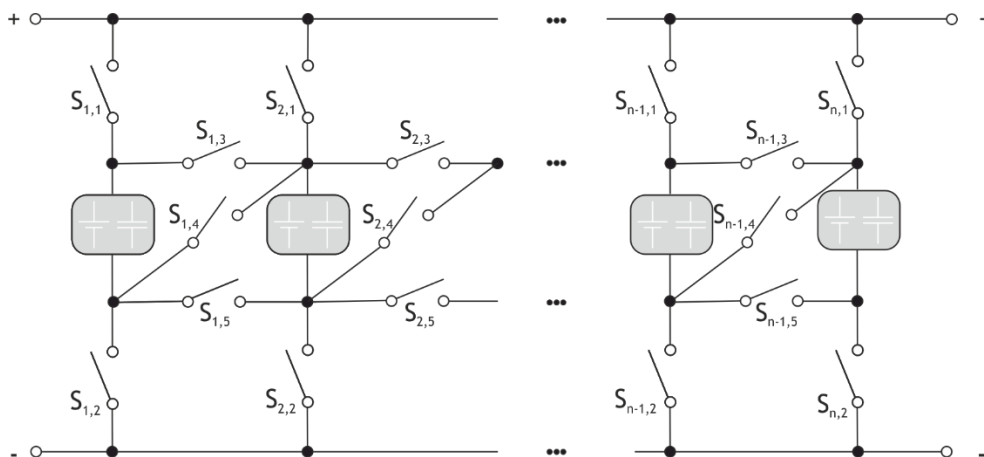
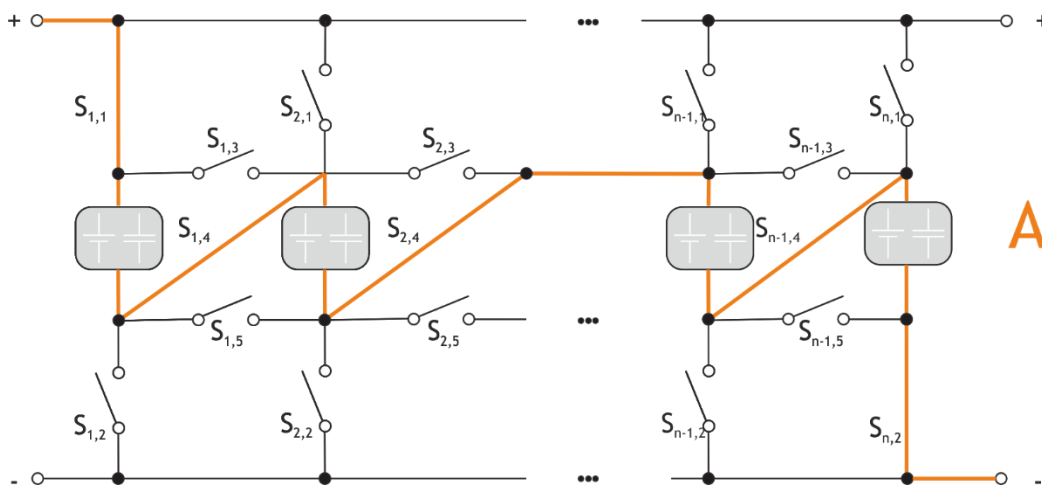


Figura 2.7: Earliest Design.

A figura 2.8 ilustra todas as ligações possíveis de obter com a topologia *Earliest Design*. Um exemplo de uma possibilidade de ligação em série, entre todas as células do *pack*, está demonstrado na figura 2.8(A), onde apenas é necessário fechar o *switch*  $S_{n,4}$  de cada célula e os *switches*  $S_{n,1}$  da primeira célula e  $S_{n,2}$  da última célula, mantendo os restantes *switches* abertos. Para estabelecer uma ligação em paralelo é necessário fechar os *switches*  $S_{n,1}$  e  $S_{n,2}$ , deixando os restantes *switches* abertos, como se pode observar na figura 2.8(B). A configuração híbrida resulta na combinação de uma ligação em série com ligações em paralelo, exemplo disso mesmo é a figura.2.8(C). Finalmente a figura 2.8(D) demonstra outra possibilidade de ligação, permitindo remover qualquer célula do *pack*, mantendo o resto do *pack* operacional.



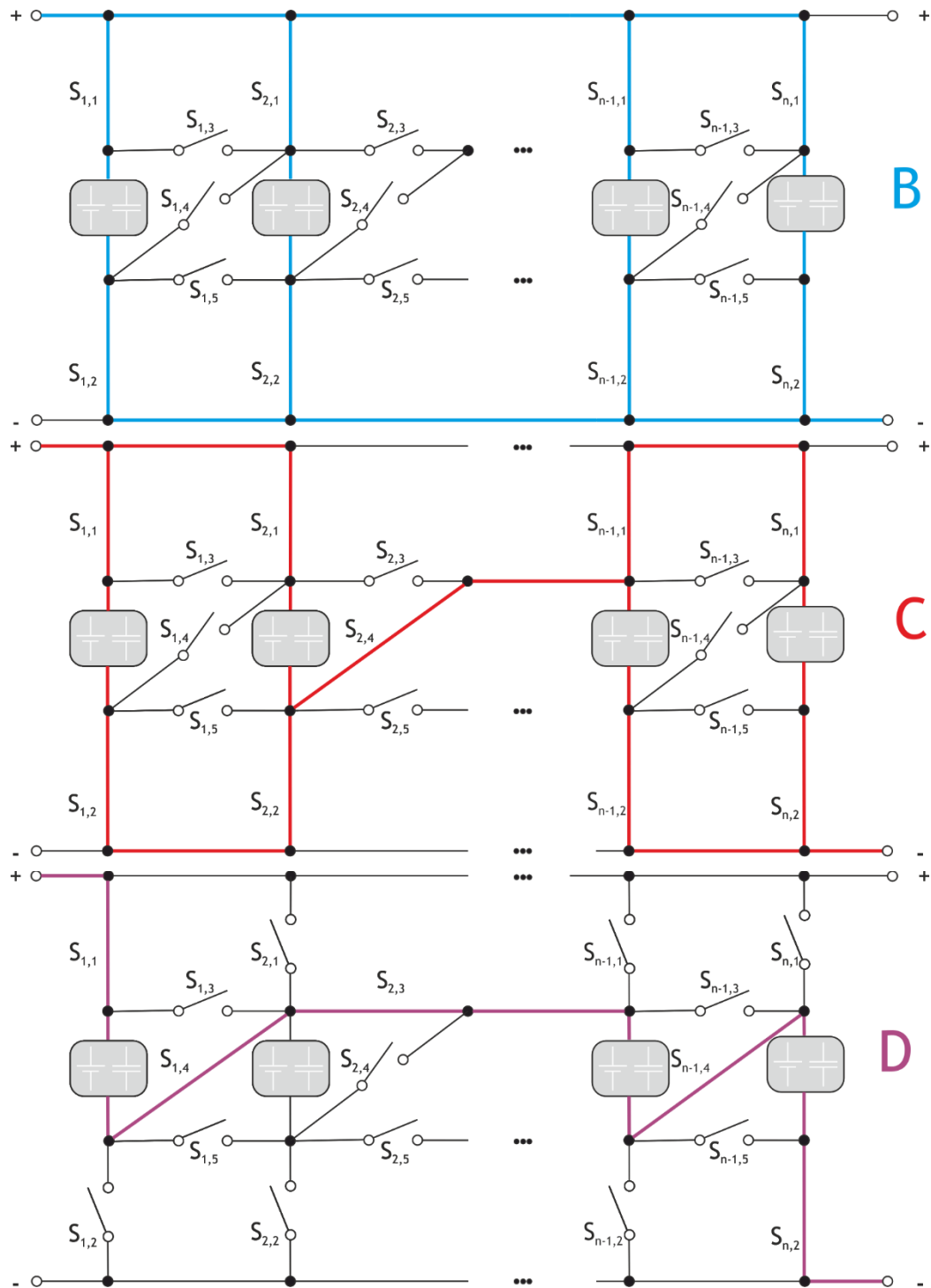


Figura 2.8: Ligações possíveis da topologia reconfigurável: A-ligação em série, B-ligação em paralelo, C-ligação híbrida, D-bypass da segunda célula do pack.

### 2.3.3. Series Topology AND SELF-X

Na figura 2.9 está ilustrado uma topologia reconfigurável onde apenas existe a possibilidade de estabelecer ligações série e *bypass*. Nesta metodologia, dois *switches* estão ligados a cada uma

das células para controlar o carregamento /descarregamento [9], [37]. Comparado com o *Earliest Design*, o número de *switches* requeridos por célula é significativamente reduzido, logo a complexidade de implementação, de controlo, robustez e custo é também reduzido.

Contudo a flexibilidade a nível individual e global é comprometida, exemplo disso mesmo é a incapacidade de estabelecer uma ligação paralela de qualquer número arbitrário de células. Esta inaptidão leva a que a capacidade de tolerância a falhas seja também mais baixa que outras topologias reconfiguráveis.

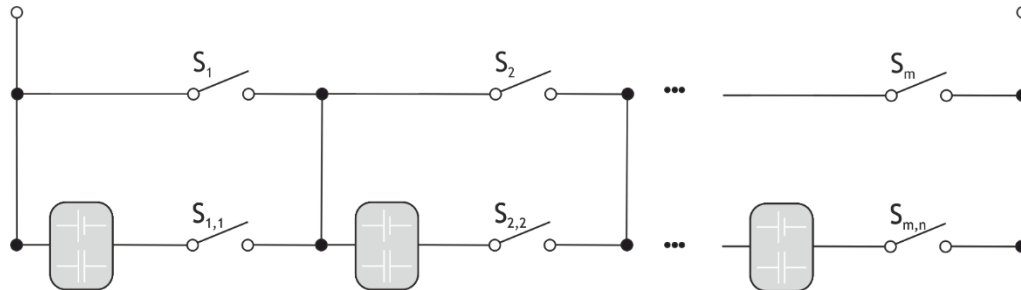


Figura 2.9: Ligações em série na topologia reconfigurável.

Na literatura, [38], [44], [45], é possível encontrar uma evolução desta topologia, designada por *Series Topology and Self-x*, onde são apresentados resultados em que as células do *pack* conseguem a auto-reconfiguração, auto-otimização, auto-balanceamento e *self healing* das células.

Como ilustrado na figura 2.10 é implementado uma topologia  $n \times m$ , onde  $n$  células estão ligadas em paralelo de modo a formar um *pack* de células capaz de providenciar níveis de corrente elevados e  $m$  *packs* ligados em série de forma a obter níveis de tensão também eles elevados. Um *switch* é requerido por cada célula, para executar o *bypass* da mesma durante a operação de carregamento/descarregamento e  $n$  *switches* adicionais são usados para fazer o *bypass* de  $m$  *packs*. Assim podemos concluir que  $n \times (m+1)$  *switches* são implementados para formar o circuito de comutação das células e o controlo de  $m \times n$  células.

Contudo a reconfigurabilidade é comprometida, pois não é possível ligar duas células do mesmo *pack* em série. Similarmente, células da mesma coluna não podem ser ligadas em paralelo, o que leva ao facto de não se conseguir usar a capacidade das células na sua totalidade [9].

Este design, tal como os outros, pode ser configurado dinamicamente durante a operação de acordo com a demanda de carga e as condições das células.

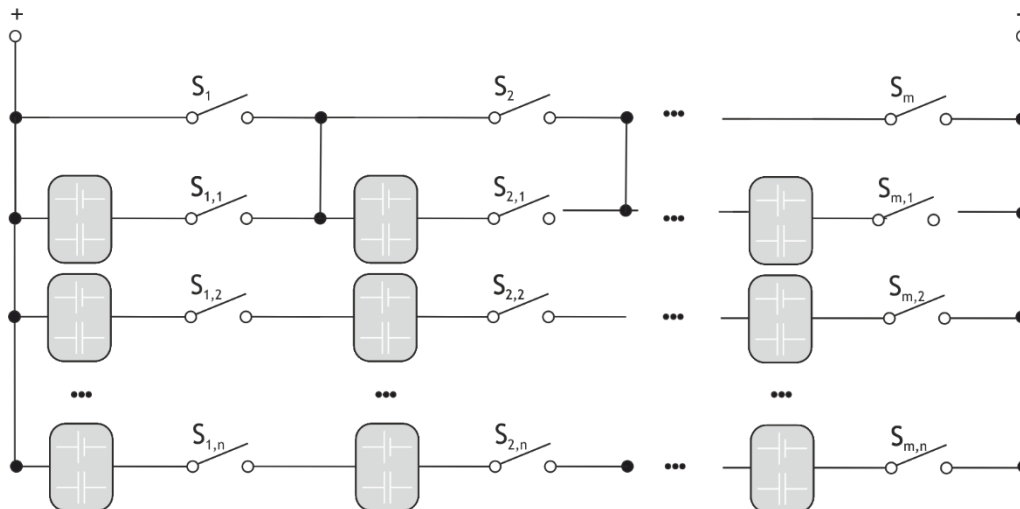


Figura 2.10: *Series Topology and SELF-X*.

### 2.3.4. Genetic Framework

*Genetic Framework* é uma topologia reconfigurável que apresenta seis *switches* por célula de forma a reconfigurar a mesma, como é ilustrado na figura 2.11. Os *switches* estão divididos em três categorias: i) *switches bypass* e *série*, responsáveis por executar uma ligação *bypass* ou *série* à célula seguinte do *pack* ( $S_{n,3}$  e  $S_{n,4}$ ); ii) *switches de input* e *paralelos*, responsáveis por estabelecer ligações em paralelo ou em série ( $S_{n,5}$  e  $S_{n,2}$ ); iii) *switches de input* e *output terminal*, responsáveis por estabelecer ligações a múltiplos terminais ( $S_{n,1}$  e  $S_{n,6}$ ) [9], [39].

Este design tem como base dois princípios básicos. Deve ser capaz de fazer o *bypass* de qualquer célula e a topologia deve incluir o número mínimo de *switches* por célula. O *bypass* de qualquer célula nesta topologia é de fácil execução, devido aos múltiplos terminais, pois seja qual for a célula que seja removida do *pack*, este continua a ter diversas possibilidades de ligação aos terminais.

Devido ao facto de a quantidade de *switches* ser bastante elevada, a complexidade de controlo acresce, sendo necessário recorrer a uma unidade de controlo para a sua monitorização.

Em relação à capacidade de tolerância a falhas, esta topologia é bastante forte pois consegue-se estabelecer ligações de diversas formas e contornar assim falhas que possam surgir. No entanto, devido à quantidade de componentes envolvidos, esta topologia acaba por ser bastante dispendiosa [13,24].

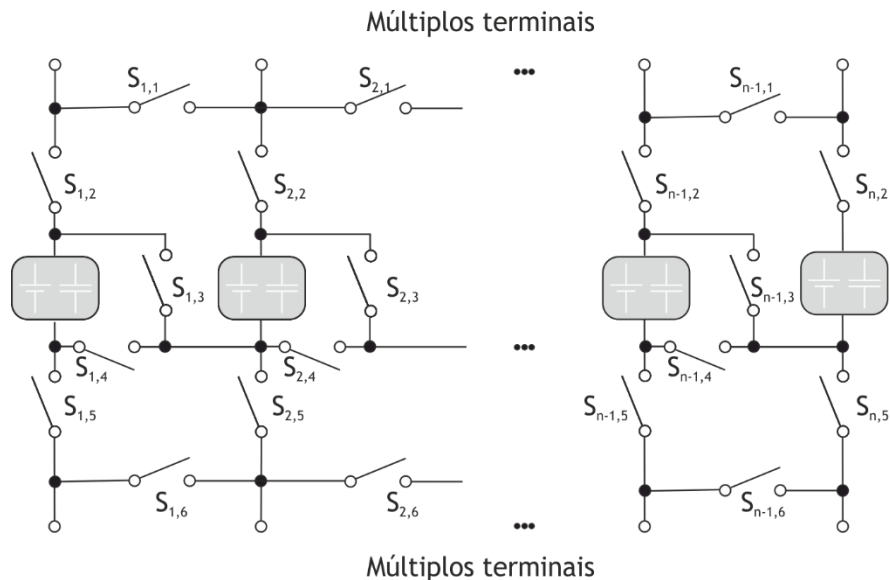
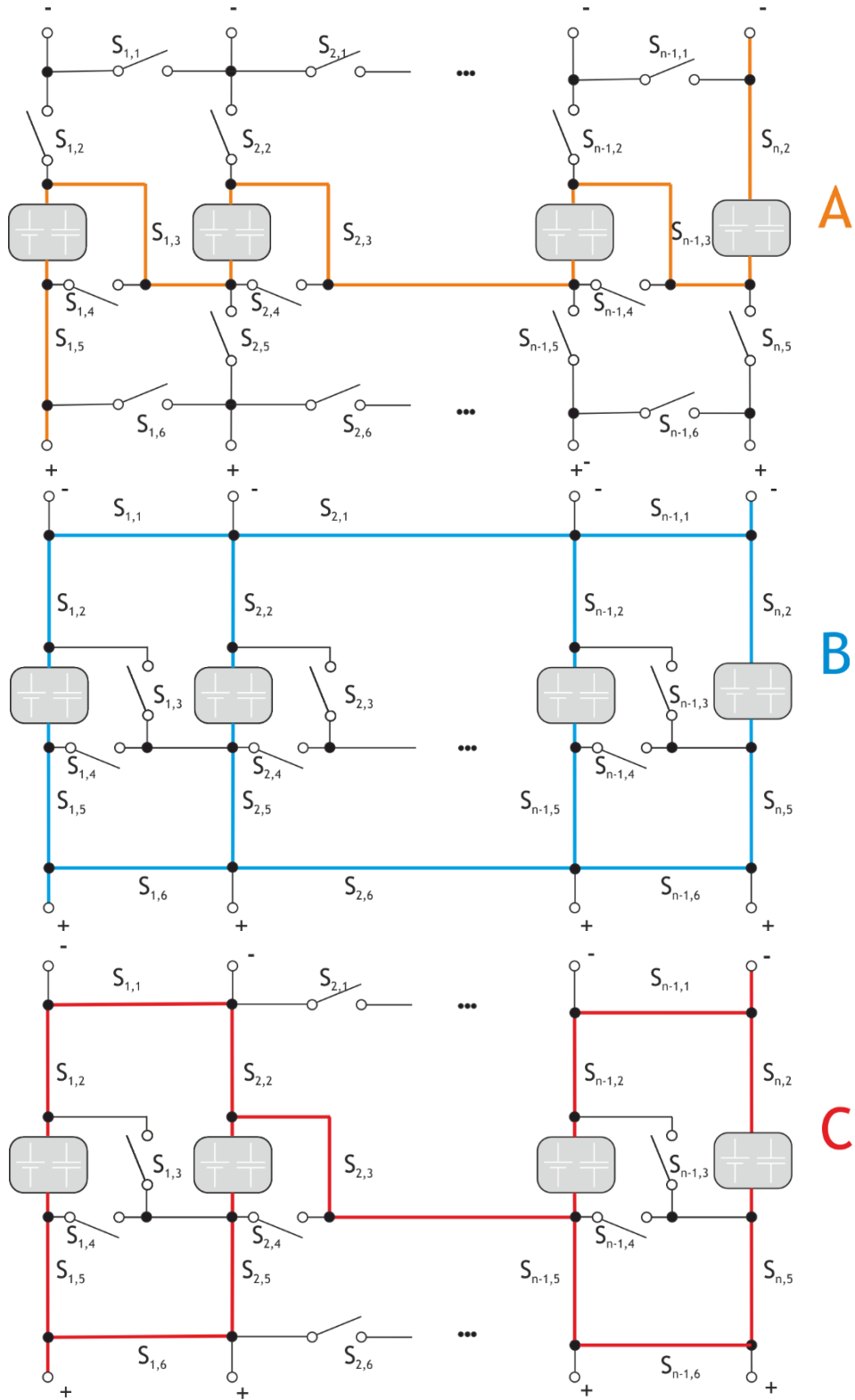


Figura 2.11: Genetic Framework.

A figura 2.12 ilustra todas as ligações possíveis de obter com a topologia *Genetic Framework*. Um exemplo de uma possibilidade de ligação em série, entre todas as células do *pack*, está demonstrado na figura 2.12(A), onde apenas é necessário fechar o *switch*  $S_{n,3}$  de cada célula, o *switch*  $S_{n,5}$  da primeira célula e o *switch*  $S_{n,2}$  da última célula, mantendo os restantes *switches* abertos. Para estabelecer uma ligação em paralelo, é necessário fechar os *switches*  $S_{n,5}$  e  $S_{n,2}$  de todas as células do *pack*, deixando os restantes *switches* abertos, como ilustrado na figura 2.12(B). A configuração híbrida resulta na combinação de uma ligação em série com ligações em paralelo, como se pode observar na figura 2.12(C). Por último, a figura 2.12(D) apresenta outra possibilidade de ligação, permitindo remover qualquer célula do *pack*, mantendo o resto do *pack* operacional, resultado dos múltiplos terminais do *pack*.



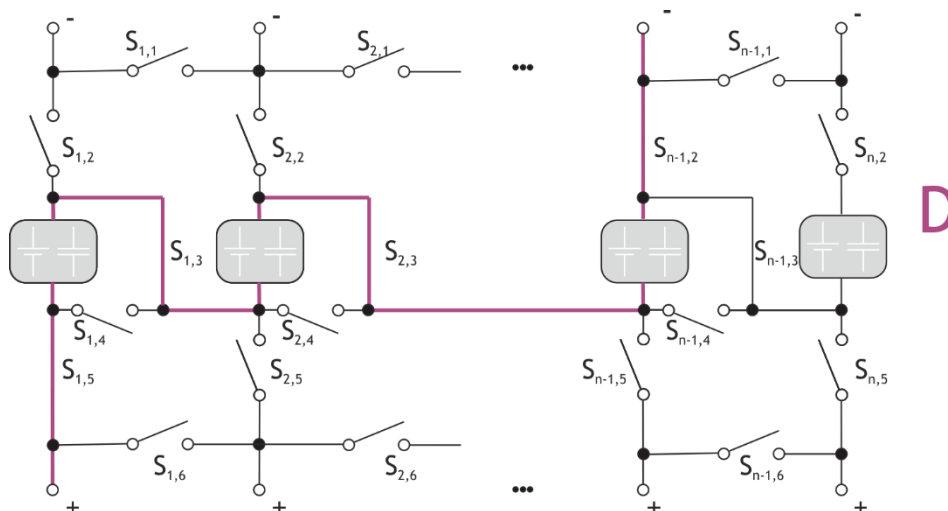


Figura 2.12: Ligações possíveis da topologia reconfigurável. A - ligação em série, B-ligação em paralelo, C-ligação híbrida, D-bypass da segunda célula do pack.

### 2.3.5. DESA

*Dependable Efficient Scalable Architecture* [9], [40] é uma topologia que utiliza uma estrutura típica descentralizada que consiste em múltiplos BMS locais e um BMS global, apresentando uma elevada complexidade de controlo e implementação. Um BMS local é formado por um controlador local, um conjunto de três *switches*, um módulo de comunicação CAN (*Controller Area Network*) e sensores. Um BMS global é formado por um controlador global e um módulo de comunicação CAN, figura 2.13.

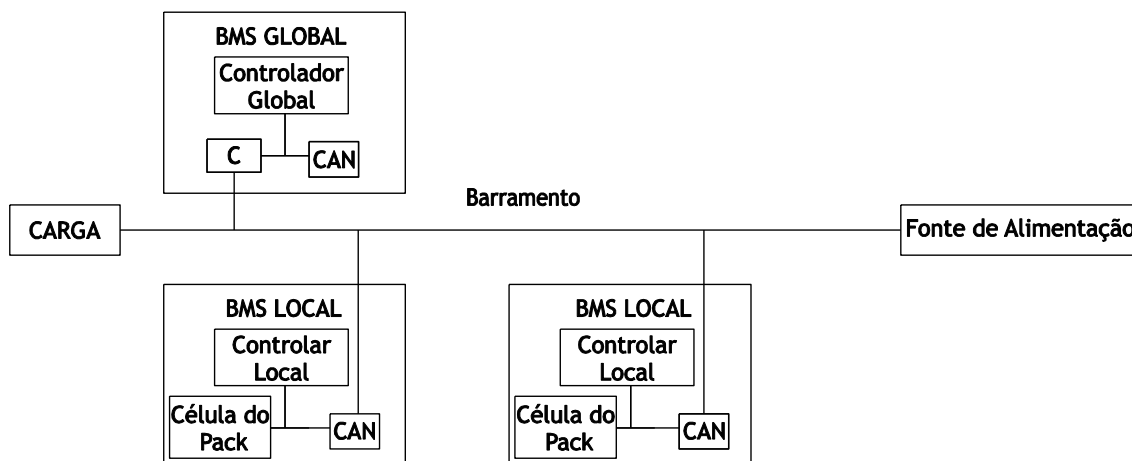
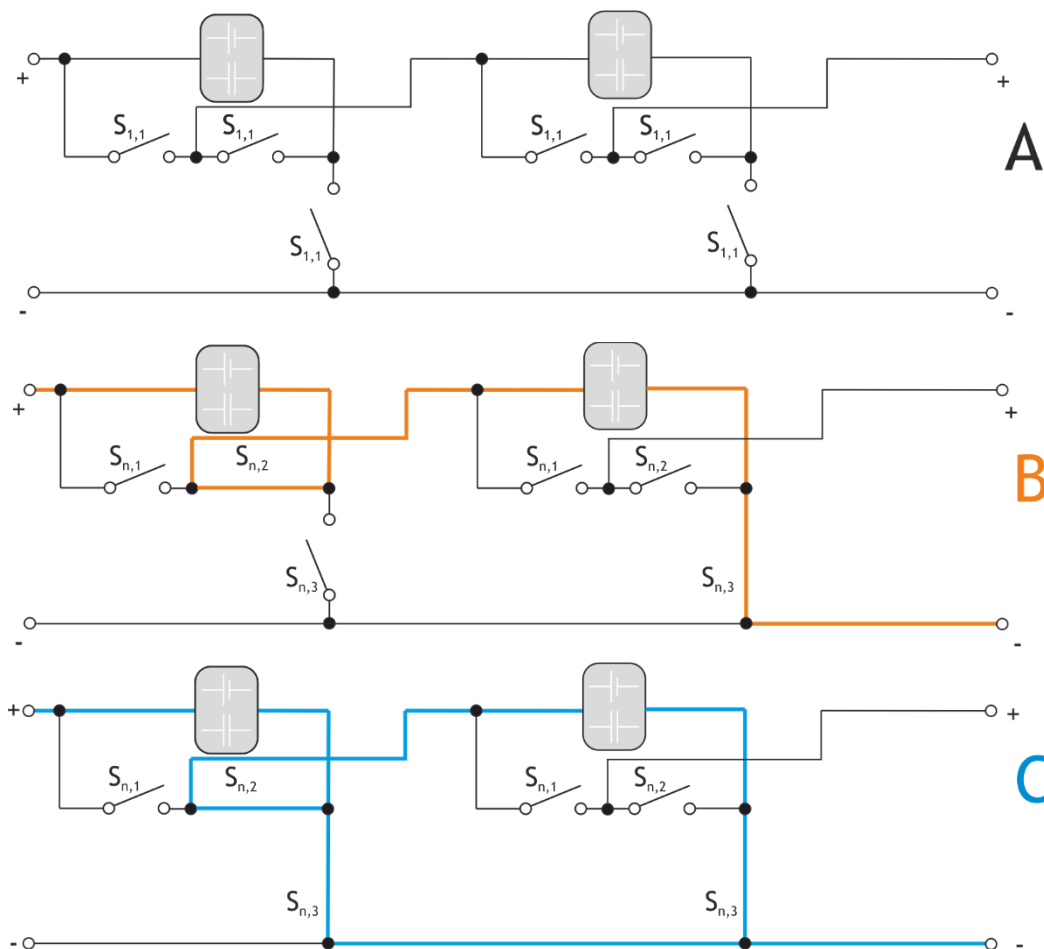


Figura 2.13: DESA.

A reconfigurabilidade é encontrada adotando um esquema de uma célula com três *switches* por célula, como se pode observar na figura 2.14(A), conferindo-lhe uma capacidade forte de tolerância a falhas. Um exemplo de uma possibilidade de ligação em série, entre todas as células do *pack*, está demonstrado na figura 2.14(B), onde apenas é necessário fechar o *switch*  $S_{n,2}$  de cada célula do *pack* e fechar o *switch*  $S_{n,3}$  na última célula. Para estabelecer uma ligação em paralelo é necessário fechar os *switches*  $S_{n,2}$  e  $S_{n,3}$ , de cada célula do *pack*, à exceção da última célula do *pack* onde apenas é fechado o *switch*  $S_{n,3}$ , como é ilustrado na figura 2.14(C). Por outro lado, caso seja necessário executar o *bypass* de uma célula do *pack*, fecha-se o *switch*  $S_{n,1}$  da primeira célula e fecha-se o *switch*  $S_{n,3}$  da célula pretendida, abrindo os restantes *switches* do *pack*, como é apresentado na figura 2.14(D).

Esta topologia não permite estabelecer uma ligação híbrida entre as células que constituem o *pack*.



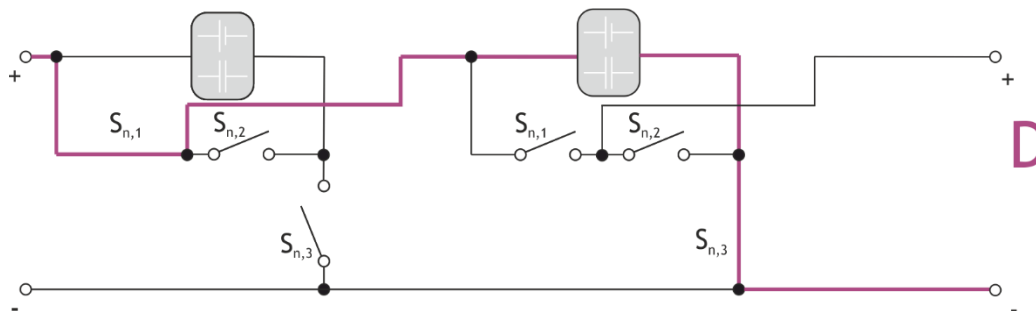


Figura 2.14: A- controlador local. B - os controladores locais estão ligados em série, C - os controladores locais estão ligados em paralelo, D - *bypass* da primeira célula.

Nesta topologia é utilizado um comando de três dígitos tanto a nível global, como a nível local, para controlar o estado dos *switches*. A nível global, os códigos de comando são emitidos pelo controlador global, de acordo com a tabela 2.3, e enviados para os controladores locais. Os controladores locais configuram os *switches* de forma a executar os comandos recebidos. Estes comandos são executados de forma independente [9], [40].

Tabela 2.3: Comando dado pelo controlador global.

	Nulo	Inicialização	Bypass	Paralelo	Série
Código	000	100	001	101	010

### 2.3.6. Graph Based Design

Por último, outra topologia reconfigurável possível de encontrar na literatura é *Graph Based Design*. Nesta topologia, através da implementação de um algoritmo é feita a configuração das ligações entre as células que constituem um *pack*. Esta configuração é mapeada num gráfico de ligações a fim de alcançar uma configuração ótima, como se pode observar na figura 2.15. No gráfico criado, os vértices representam as células do *pack*, as arestas correspondem à flexibilidade do *pack* e o peso de cada vértice retrata a tensão de cada célula-[13], [45].

O algoritmo implementado nesta topologia tem o objetivo de encontrar a melhor configuração do *pack* que relacione a reconfigurabilidade do *pack*, com o estado de carga de cada uma das células. Para alcançar este objetivo, a topologia procura encontrar uma configuração ótima identificando caminhos diferentes que liguem os cátodos e ânodos das várias células do *pack*. Esta procura é feita em duas fases. Na primeira, são identificados os caminhos possíveis e, na segunda etapa, são encontradas as restantes ligações não exequíveis [45].

Contudo, apesar de inspiradora, a *Graph Based Design* apresenta grandes falhas, pois apenas apresenta resultados satisfatórios em panoramas de apenas um carregamento, providenciando uma solução heurística para cenários de múltiplos carregamentos. Outra grande

falha, reside no facto da configuração ser mapeada de forma direta através de um gráfico, onde algumas propriedades do circuito são ignoradas [13].

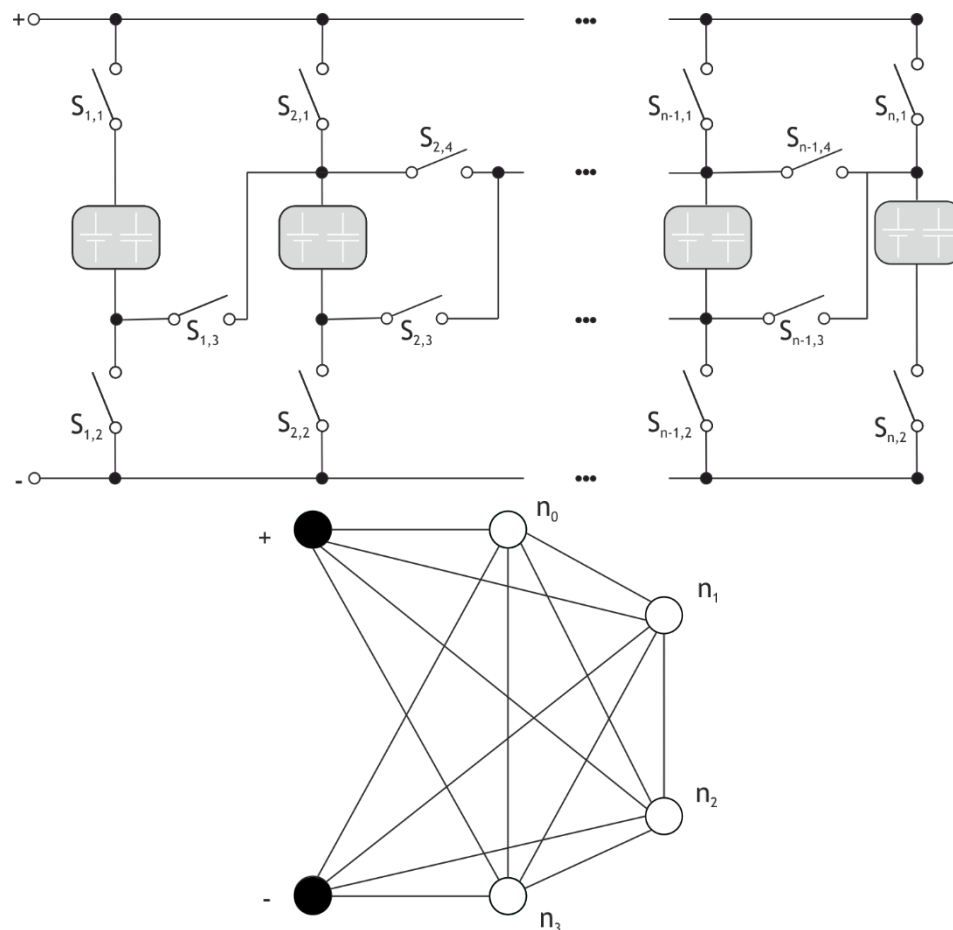


Figura 2.15: Exemplo de um *pack* reconfigurável de células e a representação gráfica correspondente.

A figura 2.16. ilustra todas as ligações possíveis de obter com a topologia *Graph Based Design*. Um exemplo de uma possibilidade de ligação em série, entre todas as células do *pack*, está demonstrado na figura 2.16(A), onde apenas é necessário fechar o *switch*  $S_{n,1}$  na primeira célula do *pack*, o *switch*  $S_{n,3}$  de cada célula e o *switch*  $S_{n,2}$  da última célula, mantendo os restantes *switches* abertos. Para estabelecer uma ligação em paralelo é necessário fechar os *switches*  $S_{n,1}$  e  $S_{n,2}$  de cada célula, deixando os restantes *switches* abertos, como se ilustra na figura 2.16(B). Finalmente, a figura 2.16(C) apresenta outra possibilidade de ligação, permitindo remover qualquer célula do *pack*, mantendo o resto do *pack* operacional. Esta topologia não permite estabelecer ligações híbridas.

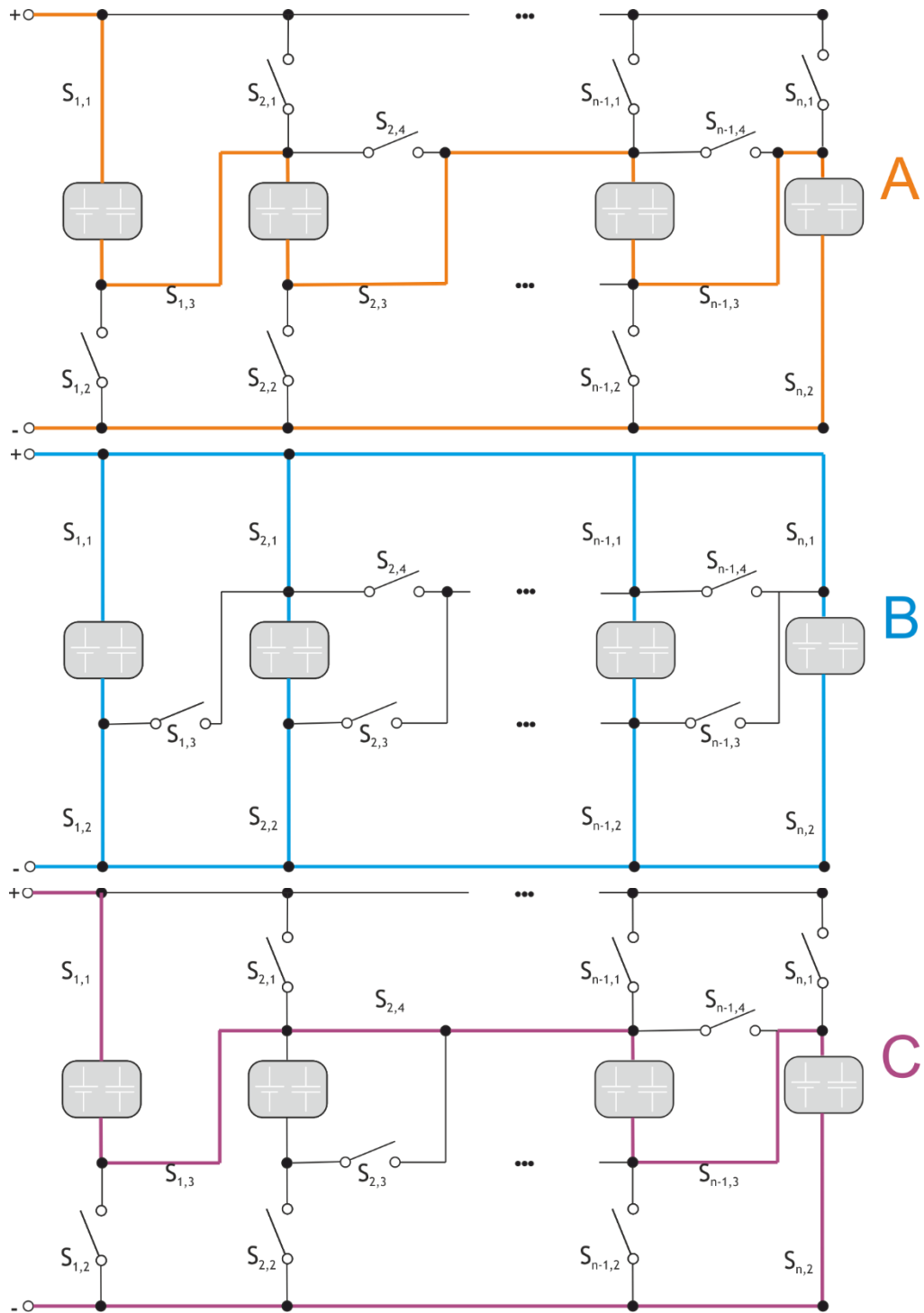


Figura 2.16: Ligações possíveis da topologia reconfigurável. A - ligação em série, B-ligação em paralelo, C-ligação-bypass da segunda célula do pack.

### 2.3.7. Resumo

Na tabela 2.4. é feito um estudo comparativo sobre as topologias reconfiguráveis estudadas, onde é analisado: i) o número de *switches* por célula; ii) o tipo de ligações que cada topologia permite; iii) A complexidade de controlo; iv) Capacidade de tolerância a falhas;

Como se pode constatar, de todas as topologias, apenas as topologias com um elevado número de *switches* por célula, conseguem estabelecer todos os tipos de ligações, série, paralelo, híbridas e *bypass*. Estas topologias são também aquelas que apresentam maior capacidade de tolerância a falhas. Contudo estas topologias apesar de ganharem, graças aos *switches*, maior reconfigurabilidade e flexibilidade que as restantes, também apresentam maior complexidade de controlo, maior dimensão e um custo mais elevado que as restantes.

Tabela 2.4: Comparação entre as topologias reconfiguráveis existentes.

	<i>Earliest design</i>	<i>Series-topology and self-X</i>	<i>Genetic framework</i>	<i>DESA</i>	<i>Graph Based Design</i>
<b>Switches por célula</b>	5	2	6	NA	4
<b>Série</b>	S	S	S	S	S
<b>Paralelo</b>	S	N	S	Y	S
<b>Híbrido</b>	S	S	S	N	N
<b>Complexidade de controlo</b>	Médio	Baixo	Alto	Alto	Médio
<b>Capacidade de tolerância a falhas</b>	Forte	Baixo	Forte	Forte	Médio

# Capítulo 3

*Neste capítulo é proposta uma nova topologia reconfigurável, sendo descrito o seu princípio de funcionamento através de vários casos exemplificativos e feita a análise comparativa com as topologias reconfiguráveis abordadas no capítulo 2. A elucidação e clarificação do funcionamento do sistema desenvolvido é feita descrevendo primeiramente o hardware e posteriormente o software.*

## 3. Topologia Reconfigurável Proposta

Este capítulo procura dar resposta aos obstáculos encontrados e estudados na subsecção 2.3., (Topologias Reconfiguráveis Existentes) através do desenvolvimento de uma nova topologia reconfigurável.

Na projeção desta nova topologia reconfigurável, teve-se em consideração os problemas de segurança, térmicos, de monitorização e na escolha de componentes que constituem o circuito, tratados na subsecção 2.3.1., (Desafios para a Conceção de Topologias Reconfiguráveis). Para além destas questões, relacionaram-se as várias estratégias essenciais para o bom funcionamento das topologias referidas, como o sistema de tolerância a falhas, as características químicas específicas das células e o balanceamento das células, abordadas na mesma subsecção.

Constatou-se no capítulo anterior, que a importância de monitorizar *packs* com um grande número de células, de forma adequada e simples, é essencial para colmatar problemas como o custo, a complexidade de controlo e o tamanho. Esta simplicidade consegue-se reduzindo o número de *switches* por célula, contudo existe a inevitabilidade de continuar a manter características que facultem a confiabilidade do *pack*, como a reconfigurabilidade e a flexibilidade que caracterizam as topologias com mais *switches*.

Tendo como base as topologias reconfiguráveis já existentes e a tentativa de criar uma topologia com esta simplicidade, capaz de conferir flexibilidade de todo o tipo de ligações entre as várias células que constituem o *pack* é apenas de três *switches*. Estes, possibilitam à topologia a capacidade de executar o *bypass* de qualquer célula, tal como ajustar a configuração das células, em ligações série, paralelas e híbridas, em tempo real.

Neste capítulo apresenta-se ainda, a descrição do sistema de funcionamento da topologia proposta. Concretamente, o sistema de funcionamento está dividido em duas partes: na implementação do *hardware* e na implementação do algoritmo de controlo (*software*). A primeira encontra-se dividida em duas unidades, unidade de controlo e aquisição e unidade de configuração. A segunda é composta por várias funções, sendo estas: a função identificação, a função leitura e a função configuração.

### 3.1. Descrição da Topologia Reconfigurável

A topologia proposta, ilustrada na figura. 3.1, é composta apenas por três *switches* por célula, capazes de estabelecer diversos tipos de ligações, entre as várias células que constituem o *pack* (série, paralela, *bypass* e híbrida). Esta topologia caracteriza-se por um número reduzido de *switches* por célula, uma complexidade de implementação e de controlo reduzida, sem perder flexibilidade.

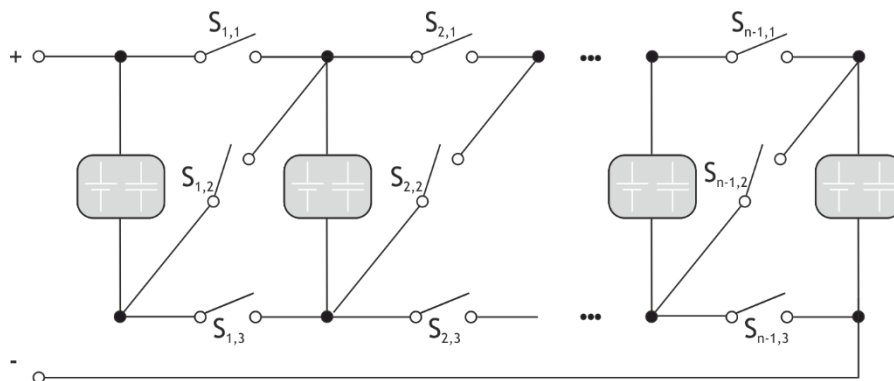


Figura 3.1: Topologia reconfigurável proposta.

Para estabelecer uma ligação série entre células é necessário fechar o *switch*  $S_{n2}$  (de cada célula  $n$ ) e colocar todos os outros *switches* abertos, como se ilustra na figura 3.2. Normalmente, este tipo de ligações é o mais usado para situações em que se pretenda obter níveis de tensão elevados. Quando ligadas em série, a corrente que percorre cada uma das células do *pack* é igual. Contudo, as tensões de cada célula que constituem o *pack* serão independentes.

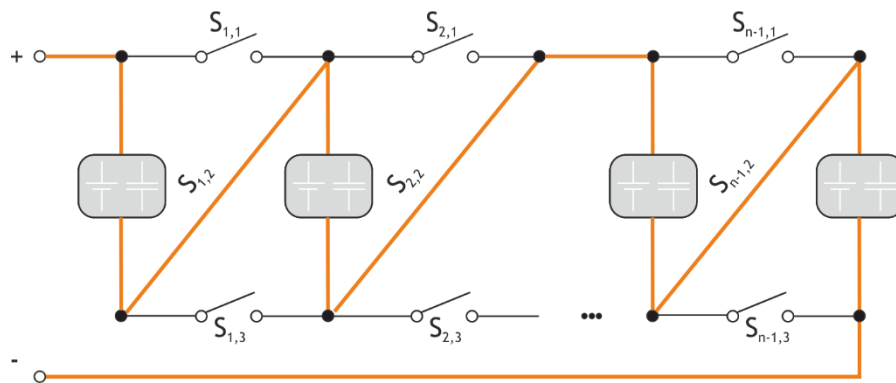


Figura 3.2: Ligação em série.

No caso de uma ligação em paralelo, é necessário fechar os *switches*  $S_{n1}$  e  $S_{n3}$ , mantendo os restantes abertos. Esta ligação é a que permite o equilíbrio de todas as células do pack, dando assim resposta ao problema de desequilíbrio abordado na subsecção 2.3. (Topologias Reconfiguráveis Existentes). Neste tipo de ligações as tensões de cada uma das células do *pack*, serão iguais entre si. Contudo as correntes de cada uma das células do *pack* serão independentes, figura 3.3.

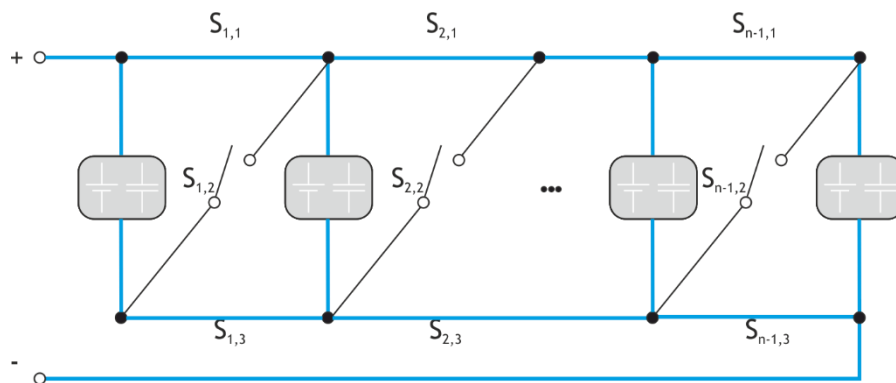


Figura 3.3: Ligação em paralelo.

Outra possibilidade que esta topologia reconfigurável permite é uma configuração híbrida. Esta resulta de uma combinação de ligações em série com ligações em paralelo. No caso de um *pack* com quatro células, um exemplo de uma ligação híbrida seria uma ligação 2P2S (duas ligações paralelas e duas ligações série), como ilustrado na figura 3.5. Para este exemplo, apenas é necessário fechar os *switches*  $S_{n,1}$  e  $S_{n,3}$  das células no limite do *pack*, e fechar a célula  $S_{n,2}$  situada na célula a meio do *pack*.

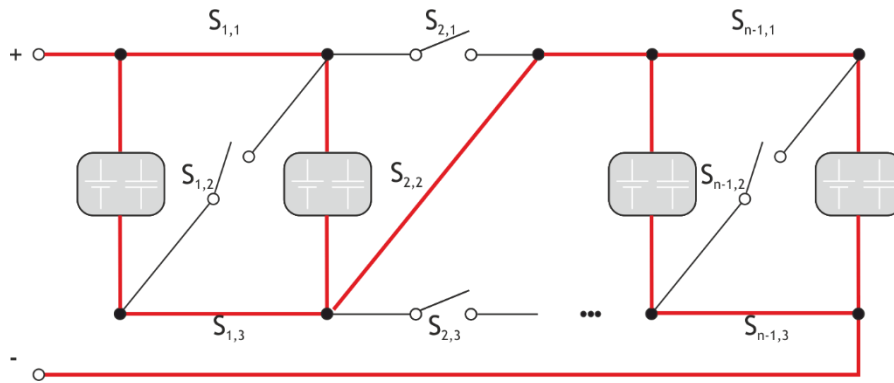


Figura 3.4: Ligação híbrida.

Por último, esta topologia apresenta a capacidade de remover qualquer célula do *pack*, mantendo as restantes funcionais. Exemplo disso mesmo está ilustrado na figura 3.5. Caso seja necessário, ou se pretenda remover a segunda célula, fecham-se os *switch*  $S_{n2}$  em todas as células do *pack* à exceção do *switch*  $S_{2,1}$  na segunda célula. O *bypass* acontece maioritariamente quando as células estão todas ligadas em série, pois caso estejam em paralelo as células tendem a encontrar-se equilibradas e, como tal, apenas é necessário executar o *bypass* caso ocorram problemas de segurança.

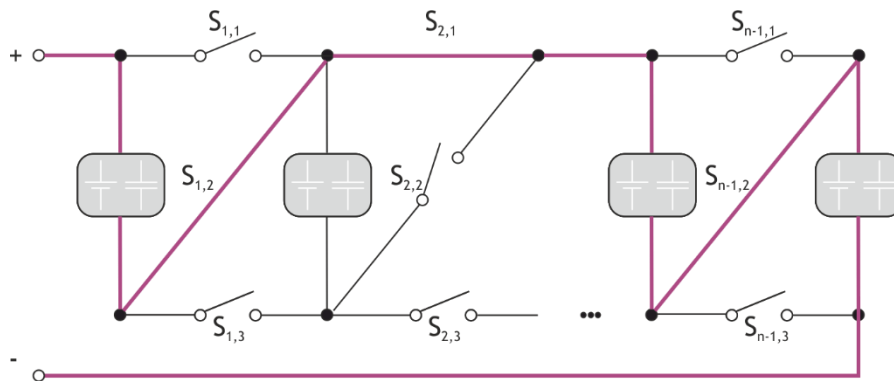


Figura 3.5: Bypass da segunda célula do *pack*.

Na tabela 3.1. é feito um estudo comparativo entre a topologia proposta e as topologias reconfiguráveis já existentes e abordadas na subsecção 2.3. (Topologias Reconfiguráveis Existentes). A topologia proposta, apesar de implementar um número reduzido de três *switches*, é capaz de estabelecer os diversos tipos de ligações entre as várias células que constituem o *pack*, equiparável apenas à topologia *Earliest Design* que apresenta seis *switches* por célula. Contudo, ao reduzir o número de *switches* por célula é reduzida a complexidade de controlo e de implementação, volume e o custo. Outra característica é a capacidade de tolerância a falhas desta topologia ser forte, esta

topologia consegue fazer o *bypass* de qualquer célula do *pack*, tal como ajustar a configuração das células em tempo real, conforme as condições das mesmas, de forma a balancear todas as células do *pack*. Esta topologia reconfigurável é também exequível seja qual for o tipo de células (baterias ou supercondensadores).

Tabela 3.1: Topologia proposta vs topologias reconfiguráveis existentes.

	<i>Earliest design</i>	<i>Series-topology and self-X</i>	<i>Genetic framework</i>	<i>DESA</i>	<i>Graph Based Design</i>	Topologia Proposta
<b>Switches por célula</b>	5	2	6	NA	4	3
<b>Série</b>	S	S	S	S	S	S
<b>Paralelo</b>	S	S	S	S	S	S
<b>Híbrido</b>	S	S	S	S	N	S
<b>Complexidade de Controlo</b>	Médio	Baixo	Alto	Alto	Médio	Baixo
<b>Capacidade de Tolerância a Falhas</b>	Forte	Baixo	Forte	Forte	Médio	Forte

## 3.2. Hardware Desenvolvido

O BMS implementado assenta numa arquitetura distribuída e hierárquica, constituída por  $n-1$  controladores locais e um controlador global. A figura 3.6. ilustra uma representação do *hardware* proposto de um controlador global/local, estando dividido em duas unidades fundamentais:

- i) Unidade de controlo e aquisição (a laranja)
- ii) Unidade de configuração (a azul)

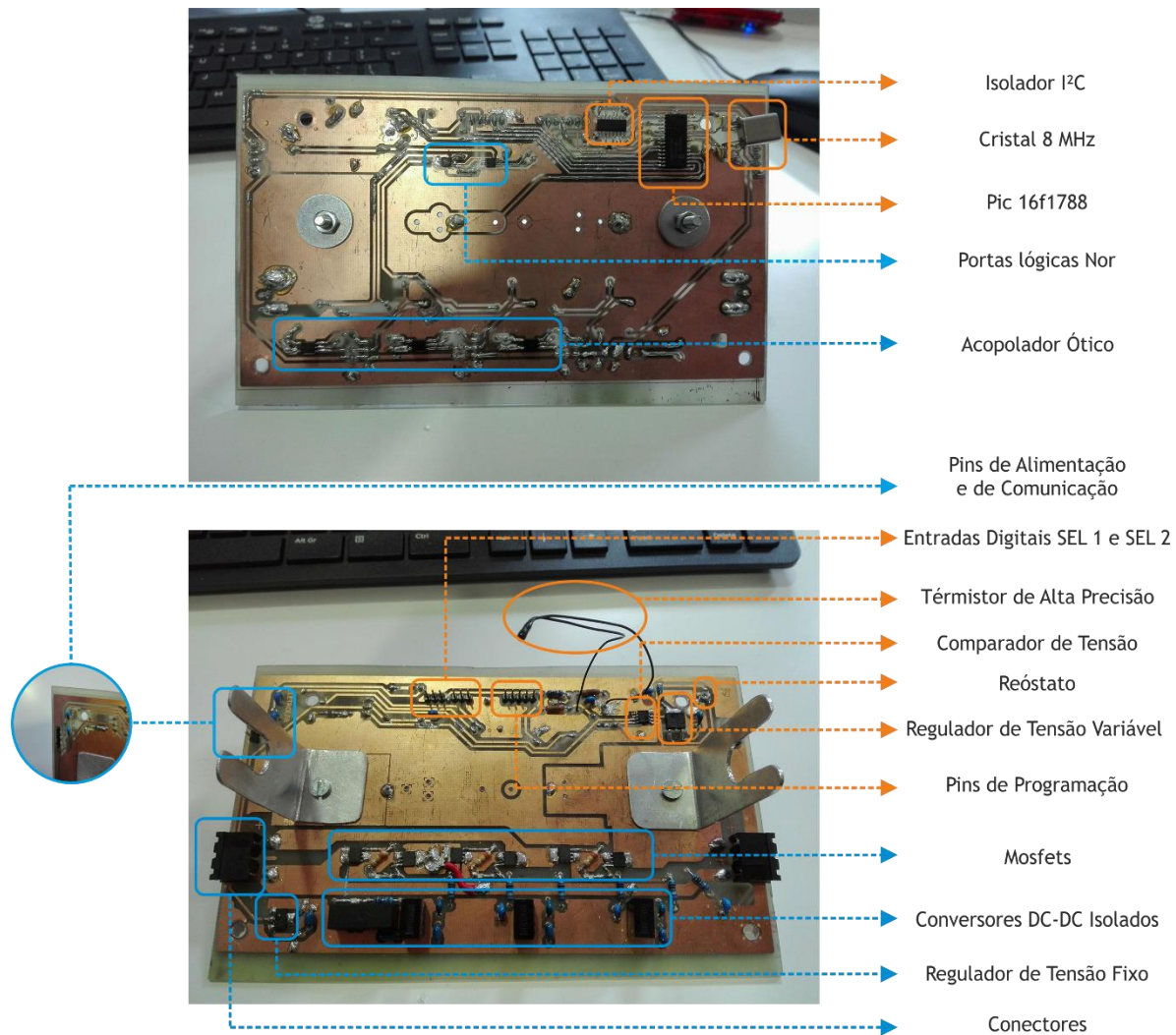


Figura 3.6: Representação do *hardware* proposto de um controlador.

### 3.2.1. Unidade de Controlo e Aquisição

A unidade de controlo e aquisição é responsável por executar o algoritmo de cada controlador, sendo implementado através de um microcontrolador PIC 16F1788. Trata-se de um microcontrolador de 8 *bits*, composto por 28 pins, com uma arquitetura RISC, de baixo consumo e com uma memória flash de 28KB com capacidade de leitura e escrita.

A unidade de controlo e aquisição é responsável por estabelecer as comunicações entre os controladores que constituem o *pack* de células. Esta comunicação é feita através do protocolo de comunicação série síncrono (I<sup>2</sup>C), retratado na subsecção 3.2.1.1. (*Inter-Integrated Circuit* (I<sup>2</sup>C)). Com a implementação deste protocolo, existe a necessidade de utilizar um isolador I<sup>2</sup>C (Max 14933) que tem como objetivo isolar a referência de cada microcontrolador. A presente unidade é também

responsável por estabelecer a comunicação entre o controlador e o *software matlab*®, sendo esta feita através do protocolo de comunicação série assíncrono RS232.

Esta unidade é também responsável pela aquisição da tensão e da temperatura individual de cada célula. O valor da tensão é obtido através do canal AN0, de um conversor analógico digital (ADC) com uma resolução de 12 *bits* e com uma taxa de conversão de 75 Ksps. O valor da temperatura é extrapolado usando a equação de *Steinhart-Hart*, recorrendo para tal ao termistor NTC de 10k *Ultimate Thinness* da Semitec, que se encontra ligado ao canal AN1 do ADC.

A função e a posição de cada controlador no barramento são definidas pelas entradas digitais SEL1 e SEL2 de cada controlador. A função do controlador global é definida com ambas as entradas a nível lógico baixo, enquanto o último controlador local no barramento é identificado com ambas as entradas a nível alto.

A frequência do cristal oscilador externo implementado, atua sob uma frequência de 8 MHz.

A programação da PIC 16f1788 é feita através do *PICkit*™ 3, por via dos 5 pins de programação.

Foi ainda contemplado outro sistema de segurança analógico e autónomo, em cada controlador. A este sistema está associado uma interrupção externa que monitoriza a tensão da célula. Caso esta ultrapasse a tensão de referência (tensão de segurança) é ativada a interrupção externa que realiza o *bypass* da célula pelo controlador local. A tensão de segurança é determinada graças à utilização de um reóstato e de um regulador de tensão variável. Esta abordagem permite adaptar o *hardware* implementado em diversos tipos de células (e.g. baterias, supercondensadores), em que os valores de tensão de segurança são distintos. A ativação da interrupção externa é realizada através da comparação, realizada por comparador de tensão, entre a tensão de referência e o valor da tensão aos terminais da célula.

### 3.2.1.1. *Inter-Integrated Circuit (I<sup>2</sup>C)*

O protocolo I<sup>2</sup>C é uma interface síncrona bidirecional bastante utilizada para ligar periféricos de baixa velocidade, microcontroladores, motherboards, etc.

Este protocolo adapta-se ao trabalho apresentado pelo facto de permitir através da sua simplicidade de implementação, minimizar a complexidade do *hardware*, utilizando apenas duas linhas de comunicação, linha de dados (SDA) e linha de relógio (SCL). Outro aspeto importante é a possibilidade de todo o sistema ser gerido por um único dispositivo, o *Master*, podendo este funcionar em modo de transmissão ou receção. O *Master* inicia e termina a comunicação entre todos os dispositivos, e é a este que cabe também o envio dos pulsos de *clock*. Os outros dispositivos ligados ao barramento denominam-se por *Slaves*. No presente trabalho, podemos determinar que o *Master* corresponde ao controlador global e, por sua vez, o *Slave* corresponde ao controlador local.

Outra particularidade tida em conta é o facto de o número de dispositivos que podem ser ligados ao mesmo tempo no barramento ser teoricamente de cento e vinte e sete dispositivos, sendo possível endereçar a cada componente ligado ao barramento, um único endereço.

Por último, a possibilidade de incluir ou excluir dispositivos no barramento sem afetar o mesmo, foi também relevante para a escolha deste protocolo.

Na figura 3.7. está ilustrada a trama de comunicações entre o controlador global e um controlador local. Como é possível de observar, antes de estabelecer a comunicação, as linhas SDA e SCL apresentam um nível lógico alto (estado *bus idle*). Como tal, para se iniciar a comunicação, SDA é trazido para o valor lógico mais baixo, pelo controlador global (condição *Start*). Após a condição *Start* ser enviada pelo controlador global, um ciclo de *clock* é gerado e, a cada pulso, o valor em SDA é lido como um *bit*, começando no *Most Significant Bit* (MSB). Logo após a condição *Start*, o controlador global envia o endereço do dispositivo, sob o formato de sete bits, para onde deseja comunicar, por exemplo 0x10H ou 0x20H, endereços escolhidos para os controladores locais na implementação prática do presente trabalho.

Posteriormente a enviar o endereço do controlador local a que se pretende estabelecer comunicação, é também indicado se o controlador global deseja enviar ou receber os dados presentes posteriormente no barramento. Desta forma ao oitavo pulso do ciclo de *clock*, o controlador global envia um *bit*, caso este revele um nível lógico alto, significa que o controlador global pretende receber os dados, caso contrário significa que o controlador global pretende enviar dados.

Ao nono pulso do ciclo de *clock*, é enviado o *bit* de *acknowledge* (ACK). Este *bit* permite confirmar que a informação enviada pelo emissor é recebida com sucesso e um *byte* de dados pode ser enviado. Caso o valor lógico deste *bit* apresente um nível baixo, significa que o controlador global recebeu os dados transmitidos, neste caso o endereço do controlador local foi recebido. Caso contrário ocorreu um *not acknowledge* (NACK), i.e., não ocorreu recepção do endereço. Todos os pulsos incluindo o pulso de *acknowledge* é gerado pelo controlador global.

Por último é enviado um *byte* com os dados que o controlador global pretende ler do controlador local ou escrever para este, consoante o *bit R/nW*. Enquanto existirem dados para serem transmitidos, *bytes* de dados continuaram a ser enviados, sendo intercalados por ACKs a cada oito *bits*.

Após o envio/recepção do último *byte* de dados, o controlador global envia um NACK (*not acknowledge bit*), indicando ao controlador local que não existem mais dados a ser enviados, e por consequência as linhas SDA e SCL regressam a nível lógico alto, estado *bus idle*.

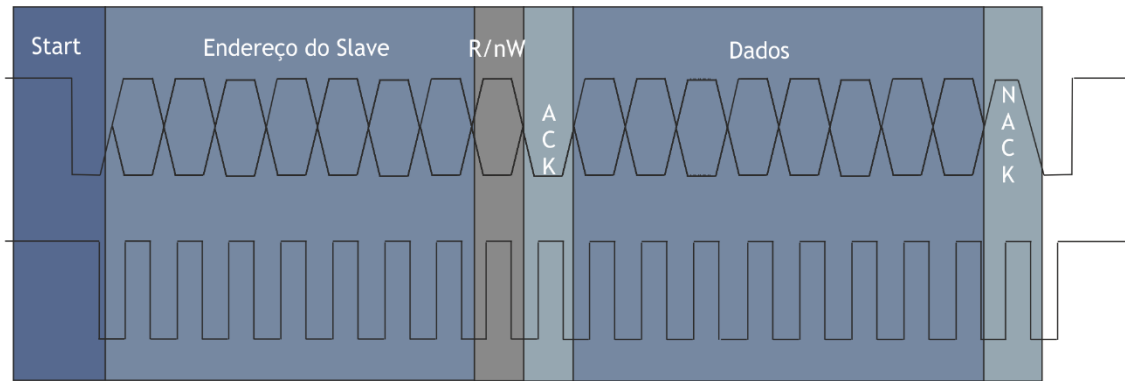


Figura 3.7: Trama de comunicação e dados entre o controlador local e o controlador global.

### 3.2.2. Unidade de Configuração

A interface entre a unidade de controlo e aquisição e a unidade de configuração é feita por via dos pins 12, 13 e 17 da PIC16F1788. Por questões de segurança foi implementado, por *hardware*, um circuito com portas lógicas NOR de modo a evitar o disparo simultâneo dos *switches*  $S_1$ - $S_2$  e  $S_2$ - $S_3$ . Desta forma, previne-se curto-circuitos que possam surgir derivados de um algoritmo mal delineado.

A unidade de configuração é composta pelo circuito de disparo, sendo responsável por determinar as configurações das ligações entre os vários controladores de acordo com os algoritmos implementados na unidade de configuração e aquisição, i.e., o tipo de ligações série, paralela, híbrida ou *bypass* em tempo real. Cada controlador possui saídas dedicadas para a ativação/desativação dos *switches* necessários para a realização das metodologias de balanceamento. Cada *switch* é composto por dois MOSFETs configurados para produzir um *switch* bidirecional, i.e., é capaz de interromper o fluxo da corrente elétrica em ambas as direções. O sistema de disparo é realizado por acopladores óticos (TLP152), permitindo uma frequência máxima de comutação de 250 KHz, e conversores DC-DC isolados, de forma a ajustar a tensão de disparo dos MOSFETs, bem como reduzir o ruído na unidade de controlo e aquisição.

Recorreu-se ao uso de um regulador de tensão de forma a manter a tensão que chega ao DC-DC isolados de 5V, de forma a estes fazerem o *boost* para 15V, levando a que os MOSFETs possam ser acionados.

### 3.2.3. Representação do *Hardware*

Uma representação do *hardware* de cada controlador é ilustrada na figura 3.8. O controlador Local/Global corresponde ao microcontrolador, estando inerente a este, as comunicações por via do protocolo I<sup>2</sup>C, as entradas digitais SEL1 SEL2 e os canais de ADC. O sistema de segurança analógico e autónomo, associado à interrupção externa, está também demonstrado (a verde).

Ligado através dos 3 switches está ilustrado o restante hardware, correspondente à unidade de configuração, sendo composto pelas portas lógicas NOR (a laranja), pelos conversores isolados DC-DC, pelos acopladores óticos TLP 152 e pelos switches bidirecionais (a azul).

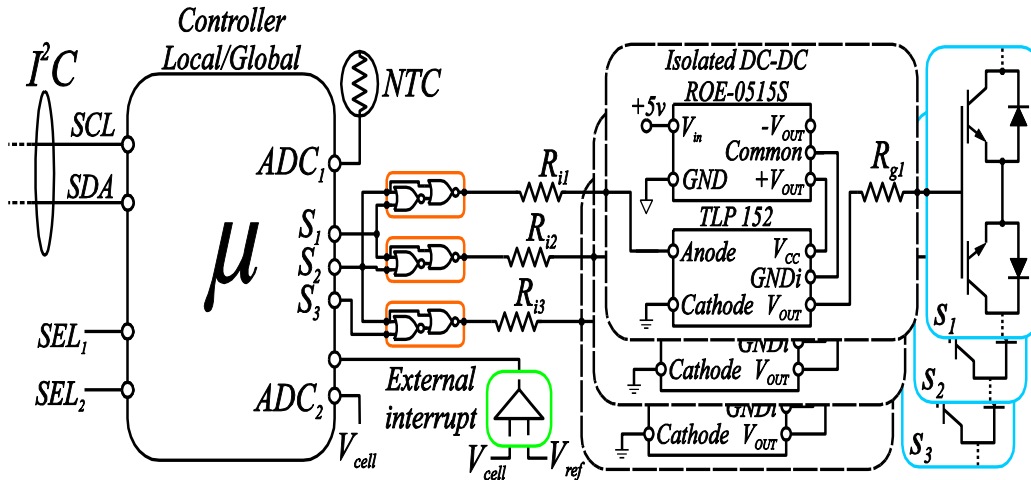


Figura 3.8: Representação do hardware de cada controlador.

A figura 3.9 ilustra o hardware implementado do controlador proposto, onde foi integrado um supercondensador da Maxwell Technologies com uma capacidade de 3400 F e uma tensão operacional de 2,85V.



Figura 3.9: Ilustração do hardware com um supercondensador da Maxwell K2 2,85V/3400F.

### 3.3. Software Desenvolvido

Esta subsecção procura desenvolver o algoritmo do sistema de funcionamento. Esta é responsável por controlar todo o processo de carregamento e, por tornar o pack de células autónomo,

capaz de sincronizar e controlar todas as ações desempenhadas pelos controladores, salvaguardando a segurança, eficiência, capacidade e longevidade das células do *pack*.

De forma a clarificar o funcionamento do algoritmo apresentado recorreu-se à aquisição, através de um osciloscópio, da trama real das comunicações entre controladores que constituem o *pack* de células.

O algoritmo implementado nos controladores que constituem o *pack*, foi realizado no *MPLAB X IDE V4.05* em linguagem C.

O algoritmo desenvolvido é constituído por diversas funções. A tabela 3.2. apresenta uma breve descrição das funções implementadas, tanto no controlador global, como no controlador local, assim como, a dimensão da trama de comunicações bem como o *byte* de comando.

Tabela 3.2: Funções implementadas nos controladores.

Função	Dimensão (Bytes)	Byte de Comando	Descrição
Leitura	1 Byte	01H	Responsável pela aquisição dos valores de tensão lidos pelos controladores locais no <i>pack</i> de células
	1 Byte	02H	Responsável pela aquisição dos valores da temperatura lidos pelos controladores locais no <i>pack</i> de células
Configurações	1 Byte	03H/06H	Responsável pela configuração dos switches forma a estabelecer uma ligação <i>bypass</i> , conforme a existência de células à direita ou não. Caso existam células à direita é fechado o <i>switch</i> $S_{n,1}$ , caso contrário é fechado <i>switch</i> $S_{n,3}$
	1 Byte	04H	Responsável pela configuração dos <i>switches</i> de forma a estabelecer uma ligação em paralelo entre as células que constituem o <i>pack</i> .
	1 Byte	05H	Responsável pela configuração dos <i>switches</i> de forma a estabelecer uma ligação série entre as células que constituem o <i>pack</i> .

No entanto, no controlador global é ainda implementado outra função, designada por função identificação. Esta é responsável por identificar o número de dispositivos e a sua posição no *pack* de células.

O algoritmo é ainda composto por uma interrupção externa. Esta, transversal a todos os controladores, constitui um sistema de segurança analógico e autónomo, em cada controlador. A este sistema está associada uma interrupção externa que monitoriza a tensão da célula. Caso, esta ultrapasse a tensão de referência (tensão de segurança) é ativada a interrupção externa que realiza o *bypass* pelo controlador local.

Na figura 3.10. são ilustradas as tramas das comunicações reais, obtidas através da implementação prática do sistema desenvolvido, por via do protocolo I<sup>2</sup>C. O sinal obtido através de um osciloscópio, demonstra as comunicações entre três controladores locais e um controlador global, estando presentes todas as funções descritas da tabela 3.2. Estas funções são desencadeadas pelo controlador global através da utilização de uma interrupção *Timer* com um *sampling time* de 1s.

Como é possível observar, a trama encontra-se dividida em duas. A primeira parte da trama ilustra a função leitura e o envio dos dados adquiridos para o controlador local, que estabelece a comunicação com o *software matlab*®, e a segunda parte da trama demonstra a função configuração. Ambas as funções serão abordadas nas próximas secções do presente capítulo da dissertação, fundamentando-se em sinais obtidos através do osciloscópio.

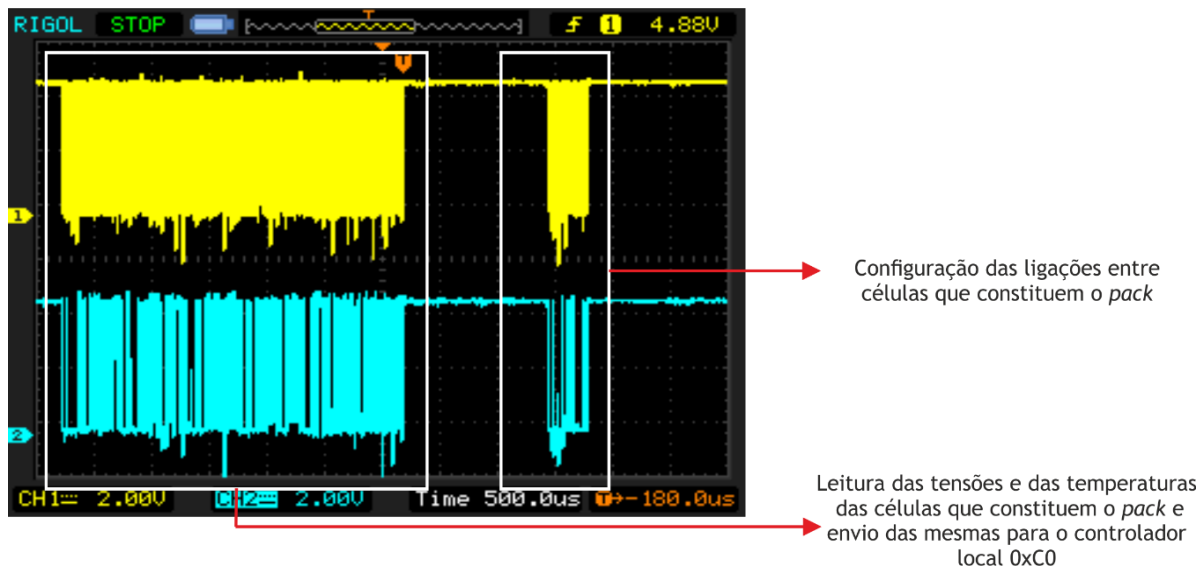


Figura 3.10: Comunicações entre três controladores locais e um controlador global, obtidas na implementação prática do sistema proposto.

### 3.3.1. Função Identificação (Controlador Global)

A função identificação apenas é implementada no controlador global e é responsável por identificar o número de dispositivos e a sua posição no barramento.

Após ser definida a posição de cada controlador pelas entradas digitais SEL 1 e SEL 2 de cada controlador, de acordo com a tabela 3.4., o controlador global envia a função identificação de tamanho de 1 *byte*, de forma a adquirir a informação de quantos controladores estão presentes no barramento e qual a sua posição. O controlador global percorre todos os controladores locais solicitando o estado das entradas digitais SEL1 e SEL2 de cada controlador local. Assim que o controlador global recebe o estado de um controlador local com ambas as entradas a nível lógico alto, é sinal que descobriu o último controlador local.

Esta função é necessária para a implementação das restantes funções (funções de leitura e funções de configuração), pois consoante a posição de cada controlador, a configuração dos *switches* pode ser feita de forma distinta, e.g., a execução do *bypass* das células do *pack*, que difere conforme a posição das mesmas, como vai ser possível de observar em 3.3.3. (Função Configuração). Após o término deste processo, as outras funções podem ser inicializadas.

Tabela 3.3: Posição de cada controlador

Controlador	SEL 1	SEL 2	Posição
Global	0	0	Primeiro
Local	0	1	Intermédia 1
Local	1	0	Intermédia 2
Local	1	1	Último

Caso existam mais do que quatro controladores no *pack* de células, é acrescentada outra entrada digital, (e.g. SEL 3), de forma a ser possível determinar a posição de mais controladores.

### 3.3.2. Função Leitura

A função de leitura, abrange duas subfunções distintas, responsável pela aquisição dos valores de tensão e temperatura, lidos pelos controladores locais no *pack* de células.

Na figura 3.11. está ilustrado a inicialização das comunicações entre os controladores que constituem o *pack*. Após um controlador local receber o seu endereço na trama, (0x20H), proveniente do controlador global, estando o oitavo *bit* do ciclo de *clock* a nível lógico baixo (*bit R/nW*), o controlador local envia um ACK a indicar que a comunicação foi estabelecida. Com a receção do ACK, o controlador global envia a função de aquisição da tensão (0x01H).

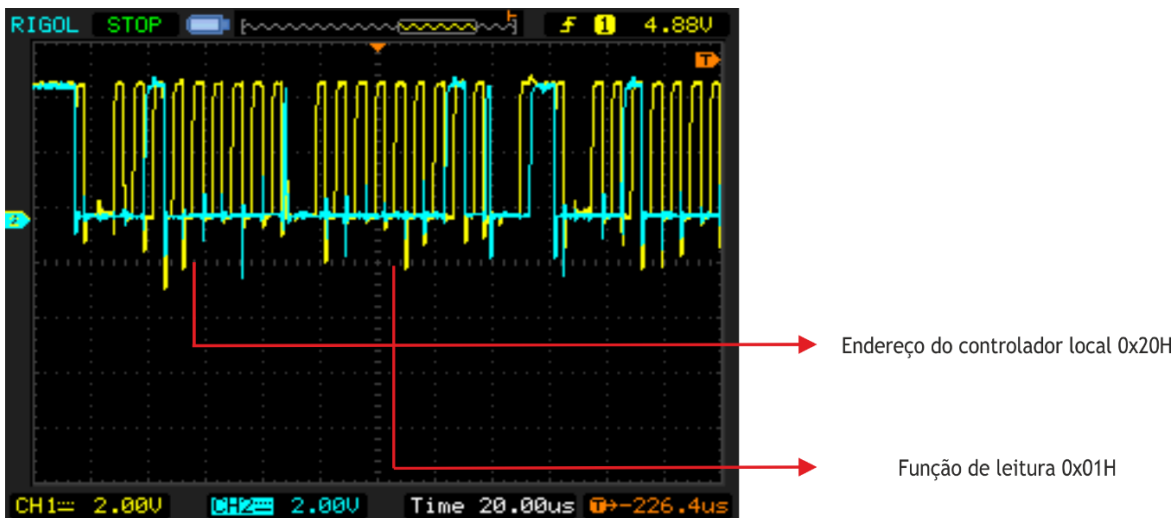


Figura 3.11: Endereço do controlador local 0x20H e função de leitura 0x01H.

Esta função, de dimensão de 1 *byte*, solicita a obtenção do valor da leitura adquirida por parte do sistema de controlo e aquisição que constitui o controlador local (capítulo 3, Topologia Reconfigurável Proposta). Este último, ao receber esta função envia 4 *bytes*, intercalados por ACKs, onde o primeiro e o terceiro *byte* indicam qual o controlador local que está a enviar os dados. No entanto, ao contrário da situação anterior, o *bit R/nW*, presente em cada um destes *bytes*, apresenta o nível lógico alto, indicando desta forma que controlador global está a receber dados, como se pode observar na figura 3.12. Os restantes *bytes* correspondem ao valor da tensão adquirida. O facto de serem necessários 2 *bytes* para enviar a leitura da tensão, deve-se ao facto do ADC de cada controlador ser de 12 *bits* e, como tal, existe a necessidade de o valor da conversão ser decomposto numa trama de 2 *bytes*, para cada um dos dados pretendidos.

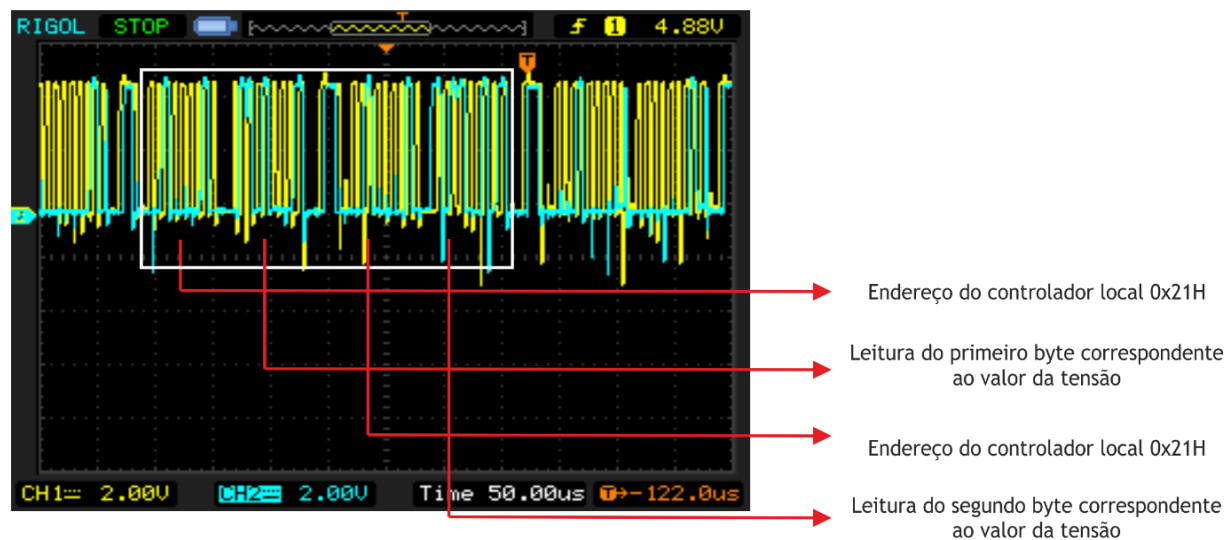


Figura 3.12: Endereço do controlador local 0x21H e envio dos dados da tensão.

Este procedimento repete-se a todos os outros controladores locais presentes no *pack* de células, diferenciados apenas pelos seus endereços.

Após a receção dos valores de tensão, o controlador global percorre novamente todos os controladores locais, contudo desencadeia a função 0x02H, referente à aquisição da temperatura, como é possível de observar na figura 3.13.

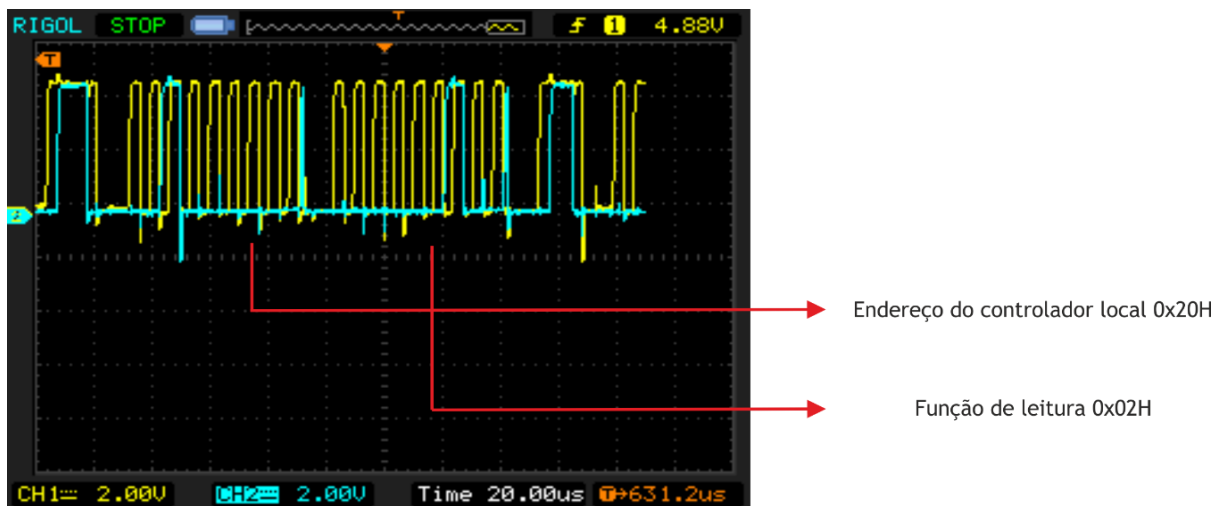


Figura 3.13: Endereço do controlador local 0x20H e função leitura 0x02H.

Ao receber esta função, o controlador local volta a enviar 4 *bytes*, intercalados por ACKs, onde o segundo e o quarto *byte* são referentes aos dados da temperatura e os restantes indicam o endereço dos controladores locais com o *bit R/nW* a nível lógico alto, como se ilustra na figura 3.14. Uma vez mais, é repetido este processo a todos os controladores locais presentes no *pack* de células.

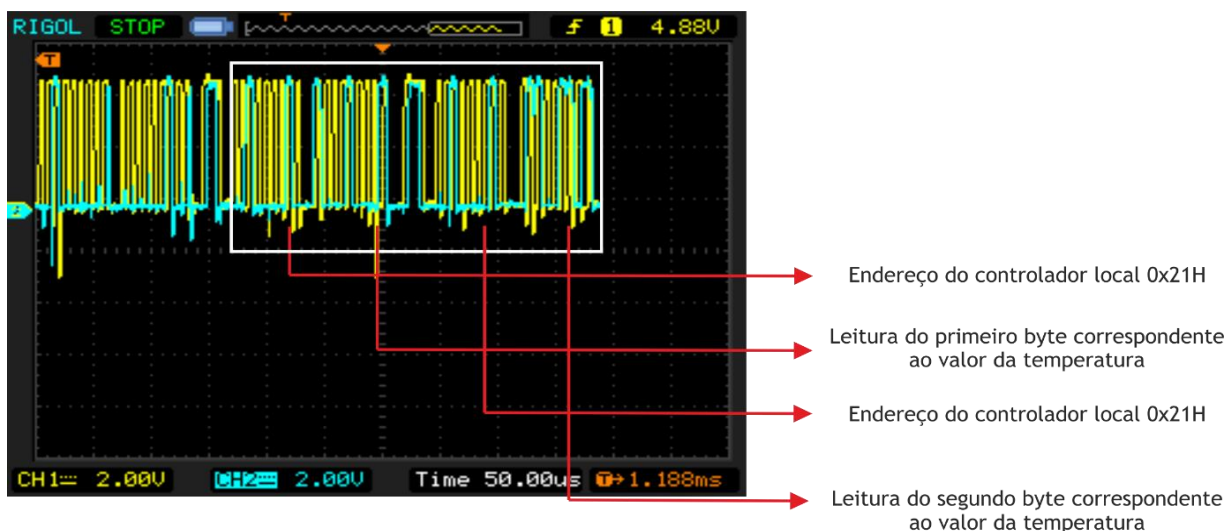


Figura 3.14: Endereço do controlador local 0x21H e envio dos dados da temperatura.

O controlador global é também responsável por adquirir ciclicamente (com um *sampling time* de 0.25s) a tensão e a temperatura inerentes à própria célula, por via da unidade de controlo e aquisição.

### 3.3.2.1. Comunicação para o *Matlab*®

Com o objetivo de analisar e monitorizar os valores enviados e lidos pelos vários controladores que compõem o *pack*, o controlador global envia os dados que recolhe e gere para outro controlador local. Este encontra-se ligado por via do protocolo serie assíncrono *recommended standard 232* (RS232) ao *software matlab*®. A escolha deste protocolo deve-se ao facto de ser uma das comunicações mais utilizadas e de mais baixo custo entre microcontroladores e computadores.

Este controlador local não monitoriza nenhuma célula, apenas é responsável por estabelecer a comunicação entre o computador (*matlab*®) e o *pack* de células. A utilização deste controlador local serve para otimizar e auxiliar o controlador global nas comunicações, i.e., evita que o controlador global opere com os dois protocolos de comunicação no decorrer da operação (opera só com o protocolo de comunicação I<sup>2</sup>C). Esta parte do sistema, funciona como um sistema periférico, pois não é fulcral para o funcionamento do *pack* de células, mas é essencial para o utilizador ter a perceção e analisar as curvas de carregamento em tempo real, a partir do *software matlab*®, conferindo a capacidade de o utilizador recolher todos os dados que necessite.

A trama das comunicações entre o controlador global e este controlador local é ilustrado nos seguintes sinais capturados através de um osciloscópio.

Na figura 3.15, está ilustrado o *byte* referente ao endereço do controlador local (0xC0H) que comunica com o *software matlab*®. Como é possível de observar, o *bit R/nW* encontra-se a nível lógico baixo, indicando desta forma que o controlador local vai receber dados. Após a receção do endereço na trama, este terceiro controlador local envia um ACK ao controlador global.

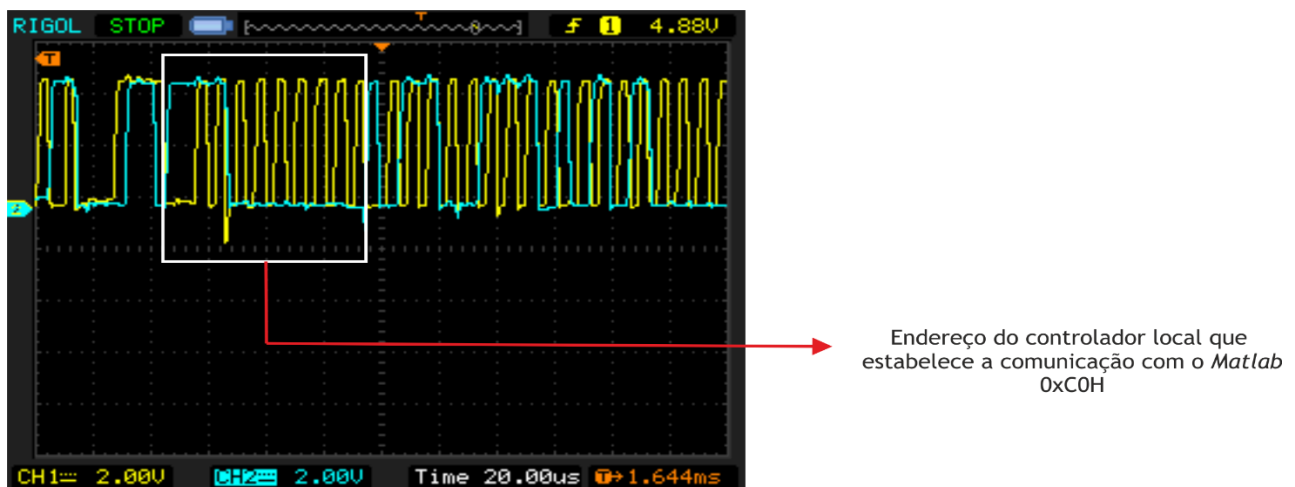
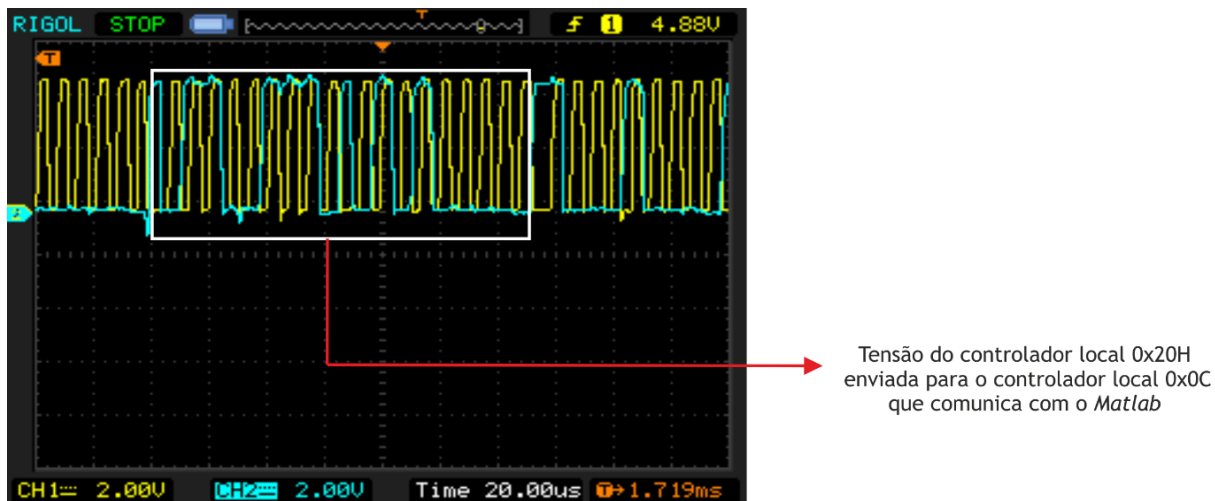


Figura 3.15: Endereço do controlador local 0xC0H.

Com a receção do ACK, o controlador global envia todos os *bytes* dos dados adquiridos provenientes dos controladores que constituem o *pack* de células, como se ilustra na figura 3.16.

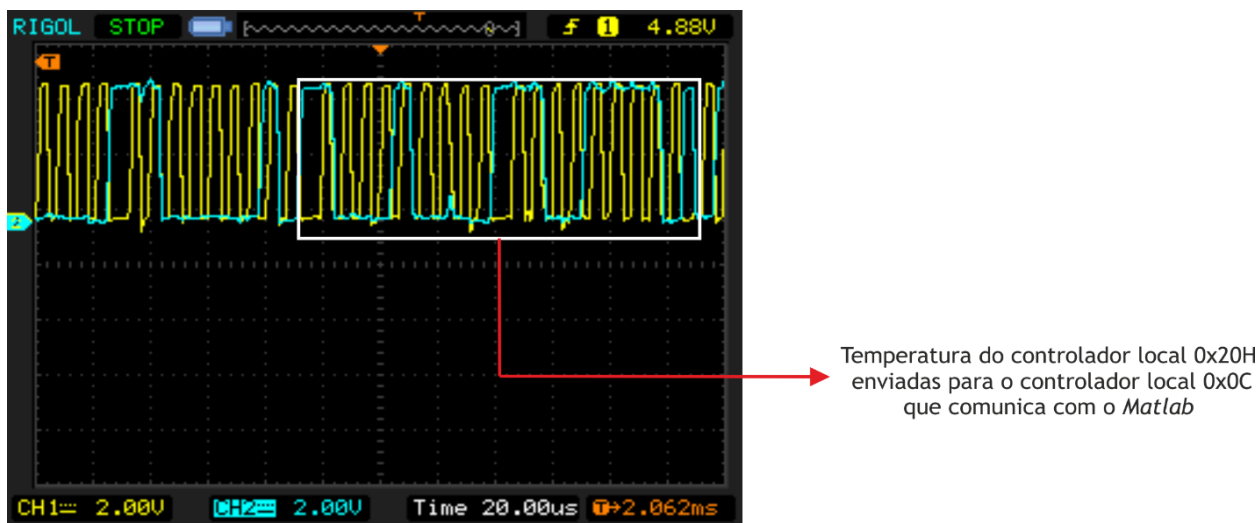


Tensão do controlador local 0x20H enviada para o controlador local 0x0C que comunica com o *Matlab*

Figura 3.16: Tensão do controlador local 0x20H.

Para além das tensões adquiridas pelos controladores locais, é também enviada a tensão adquirida pela unidade de controlo e aquisição do próprio controlador global.

Após o envio dos *bytes* referentes às tensões de todos os controladores locais presentes no *pack* de células, são enviados igualmente os *bytes* referentes às temperaturas dos mesmos., como é apresentado na figura 3.17.



Temperatura do controlador local 0x20H enviadas para o controlador local 0x0C que comunica com o *Matlab*

Figura 3.17: Envio da temperatura do controlador local 0x20H.

### 3.3.3. Função Configuração

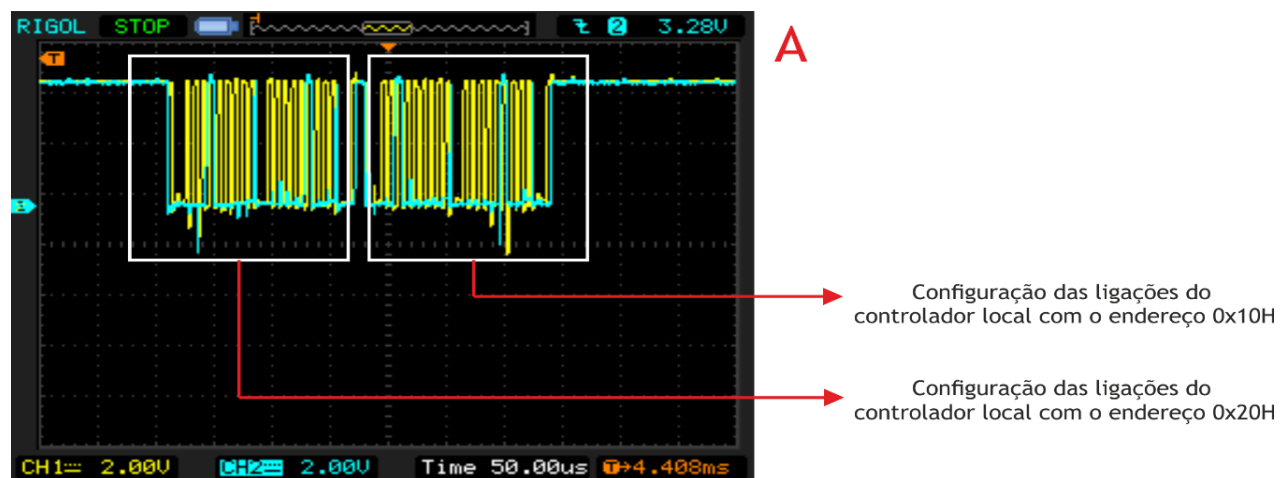
Após o controlador global reunir a informação proveniente de todos os controladores locais e adquirir as próprias leituras, envia a função configuração. Esta função é responsável por configurar os controladores locais que constituem o *pack*, abrangendo quatro subfunções: i) função *bypass* (0x03H e 0x06H), esta função pode configurar os *switches* do controlador de forma distinta, conforme a existência de células à direita ou não. Caso existam células à direita é fechado o *switch*  $S_{n,1}$ , caso contrário é fechado *switch*  $S_{n,3}$ ; ii) função paralelo (0x04), configura os *switches* de cada controlador de forma a estabelecer uma ligação paralela; iii) função série (0x05), configura os *switches* de cada controlador, de forma a estabelecer uma ligação série.

Como as funções são enviadas de forma individual para cada controlador local, é possível também estabelecer configurações híbridas, i.e., série e paralelo.

A função configuração é demonstrada na figura 3.18., estando exemplificado uma ligação em paralelo na trama de comunicações, entre os controladores locais e o controlador global, como se representa na figura 3.18(A).

Primeiramente, o controlador global envia o endereço do controlador local, neste caso do controlador local 0x20H, e após receber o ACK proveniente do controlador local, o controlador global envia a função correspondente à ligação em paralelo (0x04H), como se pode observar na figura 3.18(B). Após receber esta função, o controlador local configura os *switches* de forma a estabelecer uma ligação paralela.

Posteriormente, o controlador global percorre novamente todos os controladores locais, enviando os seus endereços, e após estes enviarem igualmente ACKs, o controlador global desencadeia uma vez mais a função correspondente a uma ligação em paralelo (0x04H), figura 3.18(C).



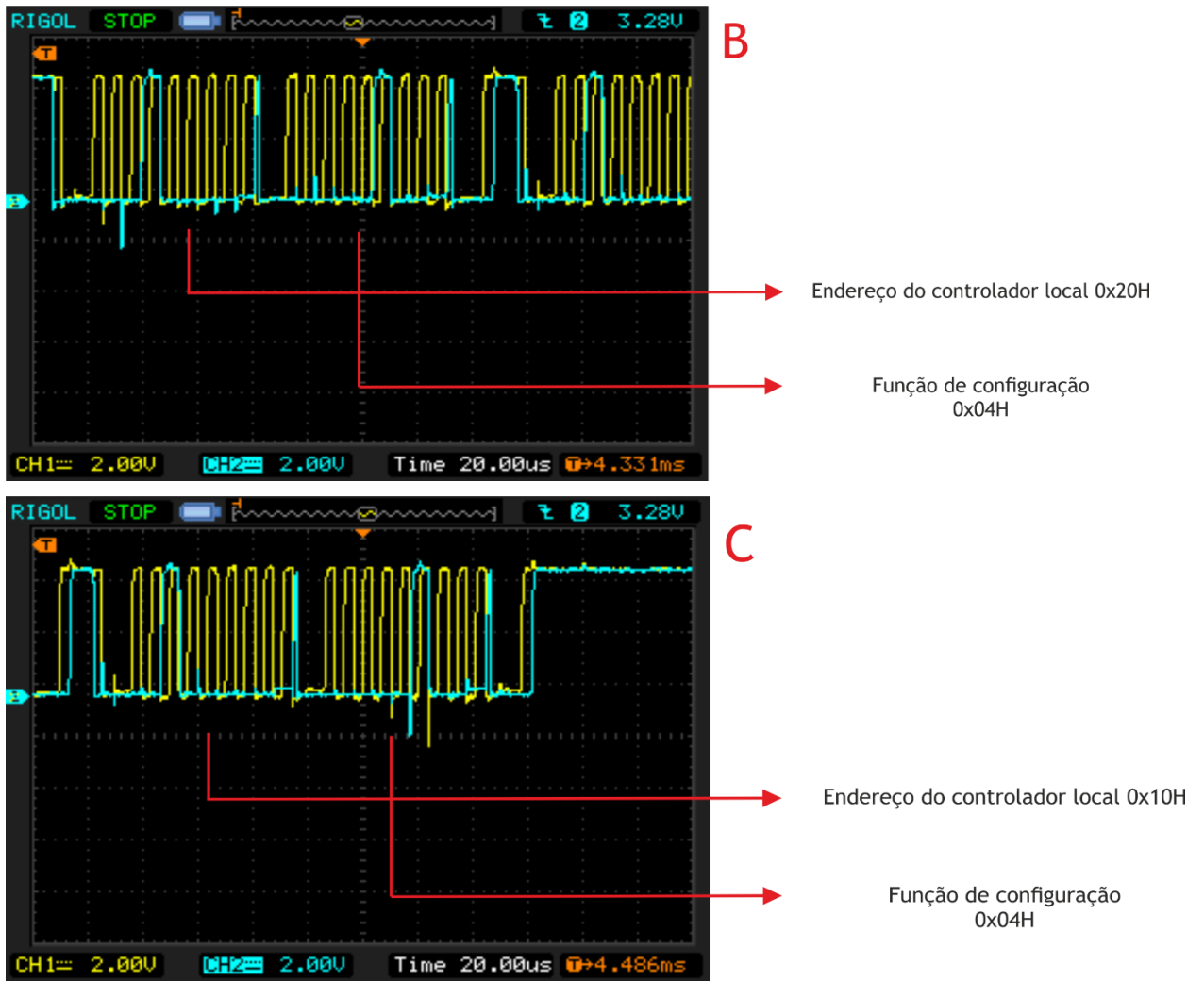


Figura 3.18: Função configuração.



# Capítulo 4

*Este capítulo destina-se ao desenvolvimento de algoritmos, com a finalidade de validarem a topologia reconfigurável implementada. Estes algoritmos são variantes de metodologias de carregamento já existentes na literatura, e são testados por via do software matlab/simulink®, de forma a apresentarem resultados que comprovam o sistema desenvolvido. Neste capítulo, são também exibidos os resultados experimentais obtidos laboratorialmente por via do hardware e software desenvolvido no capítulo 3.*

## 4. Simulações e Resultados Experimentais

No presente capítulo, são elaborados, através do *software matlab/simulink®*, algoritmos baseados em metodologias de carregamento presentes na literatura. Estas variantes, têm como objetivo validar e comprovar a capacidade da topologia reconfigurável proposta, em diminuir o tempo de carregamento, melhorar a sua eficiência e aumentar a capacidade de carregamento, em comparação com as metodologias de carregamento já existentes.

No capítulo 3 (Topologia Reconfigurável Proposta) constatou-se que a topologia reconfigurável proposta, apresentava uma grande flexibilidade durante a operação de carregamento, i.e., ligações em série, ligações em paralelo, ligações híbridas e a capacidade de executar o *bypass* de qualquer célula do *pack*. De forma a comprovar uma vez mais esta capacidade, várias metodologias de carregamento presentes na literatura (*CC/CV* e *multistage*), foram adaptadas e implementadas na topologia reconfigurável proposta.

No decorrer destes casos de estudo, todas as características inerentes aos componentes que compõe o circuito são configuradas de maneira a serem o mais realista possível. Como tal, são utilizados quatro supercondensadores que apresentam uma tensão inicial e uma resistência interna distinta, simulando assim a deterioração que acontece ao longo dos ciclos de vida dos supercondensadores e as suas características intrínsecas. É também acrescentado ao modelo duas resistências com  $0,3\Omega$  cada, com o intuito de simular toda a resistência que existe entre as várias células do *pack*, como contactos e fios.

Como os resultados dos casos de estudo se mostram satisfatórios, sucede-se à implementação prática de um outro algoritmo elaborado, por via do *hardware* proposto. Desta forma são obtidos os resultados experimentais, para uma vez mais se validar o funcionamento da topologia indicada.

Numa primeira abordagem são apresentados os referidos algoritmos, recorrendo-se à utilização de pseudocódigos e à demonstração de resultados de casos de estudo para a elucidação dos mesmos. Posteriormente, são apresentados pseudocódigos constituintes de algoritmos, que deram origem a resultados experimentais, obtidos em ambiente laboratorial.

## 4.1. Casos de estudo com base em Metodologias de Carregamento Existentes na Literatura

### 4.1.1. Primeiro Caso de Estudo (Variante da Metodologia CC/CV)

No primeiro caso de estudo foi implementado a metodologia de carregamento CC/CV, já abordada em 2.2.3. (Metodologia de Carregamento Corrente Constante/Tensão Constante).

O algoritmo proposto está ilustrado no pseudocódigo 1. Na etapa CC, a topologia reconfigurável proposta estabelece ligações em série entre todas as células do *pack*, sendo imposto ao mesmo, uma corrente constante de 6A. Quando a tensão de uma célula que constitui o *pack* atinge os 2,85V, ou seja, a tensão máxima, a topologia reconfigurável estabelece uma ligação em paralelo e imediatamente deixa de ser aplicada uma corrente constante ao *pack* para passar a ser imposta uma tensão constante de 2,85V, até que o critério de paragem seja alcançado, i.e., o tempo de carregamento máximo permitido ou o valor da tensão de todas as células seja superior a 2,85V.

Pseudocódigo 1: Algoritmo da variante CC/CV.

---



---

Pseudocódigo do algoritmo da variante CC/CV	
1:	Início;
2:	Definir o número de dispositivos que formam o <i>pack</i> ( <i>n</i> );
3:	<b>while</b> < tempo de carregamento máximo <b>ou</b> o valor da tensão de todas as células < tensão máxima (2,85V);
4:	Determinar as tensões de cada um dos dispositivos (tensão[ <i>n</i> ]);
5:	Aquisição das temperaturas de cada um dos dispositivos (temperatura[ <i>n</i> ]);
6:	Determinar o dispositivo com a tensão mais elevada (max(tensão));
7:	<b>if</b> max(tensão) <= 2,85V
8:	Configuração série;
9:	Corrente imposta ao <i>pack</i> de 6A;
10:	<b>else</b>
11:	Configuração paralela;
12:	Tensão imposta ao <i>pack</i> de 2,85V;
13:	<b>end</b>
14:	<b>end</b>

---



---

Como se pode observar na figura 4.1, apenas um supercondensador atinge os 2,85V durante a etapa CC (célula 4). Outra característica que se pode observar é que a diferença das tensões iniciais entre os supercondensadores vai se manter constante durante o decorrer da etapa CC. Após esta etapa, e devido ao facto de a topologia proposta estabelecer uma ligação em paralelo, os supercondensadores equilibram-se durante a etapa CV, onde, passado algum tempo, os supercondensadores vão acabar por atingir todos o carregamento total, i.e., os 2,85V.

Relativamente às correntes individuais de cada uma das células, podemos constatar que no decorrer da etapa CV, as células apenas se vão equilibrar com o passar do tempo, chegando a atingir 0A, caso não haja nenhum critério de paragem pré-estabelecido. Este equilíbrio ocorre devido às ligações em paralelo estabelecidas entre as células do *pack*.

Desta forma, e caso se verifiquem desequilíbrios entre células, podemos também concluir que quanto maior for a corrente imposta ao *pack* durante a etapa CC, maior será o tempo de carregamento durante a etapa CV. Logo neste algoritmo, a utilização de correntes elevadas não é sinónimo de um carregamento rápido.

Para além dos critérios de paragem utilizados, i.e., o tempo de carregamento máximo ou quando todas as células atingem o seu valor máximo (2,85V), podem também ser aplicados neste algoritmo outros critérios de paragem, como os mencionados na subsecção 2.2.3. (Metodologias de Carregamento CC/CV).

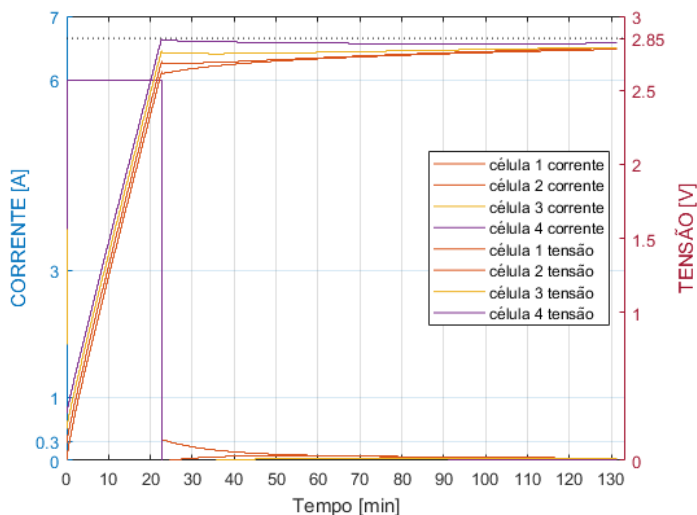


Figura 4.1: Metodologia de carregamento CC/CV implementada na topologia proposta.

### 4.1.2. Segundo Caso de Estudo (Primeira Variante da Metodologia *Multistage*)

Neste caso de estudo, para testar a topologia reconfigurável proposta, uma metodologia de carregamento foi desenvolvida de forma a usar dois tipos de ligações (série e *bypass*). Esta abordagem usa seis estágios de corrente (6A, 3A, 1A, 0,5A, 0,3A e 0,15A) e como critério de mudança de estágios é utilizado o erro ( $\gamma$ ) entre a tensão da célula mais carregada e a sua tensão máxima (2,85V).

A escolha destes estágios de corrente foi baseada num estudo, de forma a otimizar o número de estágios e os níveis de corrente em cada estágio, com o objetivo de melhorar a eficiência de carregamento, minimizar o tempo de carregamento e prevenir problemas de sobrecarga. Para além disto, em vez de se usar o critério mais comum para a mudança de estágios (através da tensão máxima da célula) é considerado o erro ( $\gamma$ ) entre a tensão da célula mais carregada e a sua tensão máxima, como foi já mencionado. Este critério resulta: i) numa atenuação progressiva das quedas de tensão das células devido à sua resistência interna, durante o carregamento; ii) num menor tempo de carregamento; iii) numa maior eficiência; iv) evita problemas de sobrecarga.

Foram levados a cabo vários testes com diferentes níveis de estágios de carregamento e diferentes pontos de transição de estágios (diferentes valores de erros).

A figura 4.2 ilustra três resultados experimentais para um supercondensador (Maxwell K2 2,85V/3400F). Os testes são realizados com um nível de corrente máxima e mínima de 6A e 0,15A, respetivamente. Depois de testar várias combinações, podemos concluir: i) de todos os testes a abordagem de carregamento mais rápida foi para seis estágios de carregamento, com níveis de corrente de 6A, 3A, 1A, 0,5A, 0,3A e 0,15A; ii) esta metodologia de carregamento, independentemente do número de estágios e níveis de corrente de cada estágio, previne a sobrecarga; iii) para minimizar o tempo de carregamento a corrente máxima tem de ser aplicada até perto da tensão máxima da célula (2,85V) e os restantes estágios e níveis de corrente devem ser interpolados em função do erro; iv) em algumas transições, a tensão das células decresce bastante. Consequentemente, o erro aumenta corrigindo o estágio atual. Este procedimento resulta numa redução do tempo de carregamento; v) A metodologia de carregamento adotada, baseada no método de carregamento tradicional *multistage*, apresenta um excelente desempenho para carregar supercondensadores, mostrando bons resultados na eficiência, tempo de carregamento e proteção contra sobrecargas.

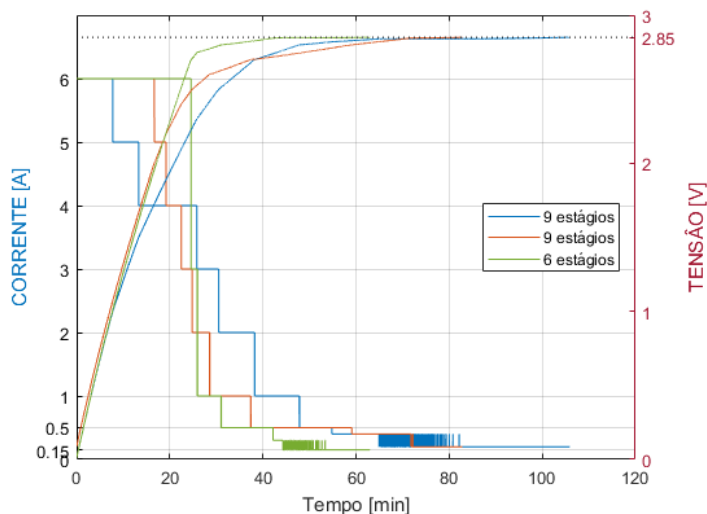


Figura 4.2: Três resultados experimentais, em supercondensadores *maxwell* 2,85V/3400F, com estágios de corrente e valores de *threshold* diferentes.

Depois de determinados os melhores estágios de corrente, e de forma a validar estes, é aplicado o critério “tradicional” para a transição dos mesmos. Como referido anteriormente, o critério mais utilizado para a mudança de estágios de corrente é através da tensão máxima da célula, i.e., assim que a tensão da célula atinja a sua tensão máxima, vai ser reduzido o nível de corrente imposto à célula. Para garantir que as leituras da tensão da célula sejam as mais realistas possíveis, o último estágio de corrente deve ser aquele onde é imposto um menor valor de corrente.

Foi desenvolvido um algoritmo, descrito pelo pseudocódigo 2, que inicialmente configura todas as células do *pack* com uma ligação série e uma corrente constante de 6A. Quando a tensão de uma célula que constitui o *pack* atinge os 2,85V é alterado o estágio de corrente, passando a ser fornecido ao *pack* uma corrente constante de 3A. Este processo repete-se sucessivamente até ao último estágio com uma corrente de 0,15A.

Após percorrer todos os estágios é feito o *bypass* da célula em questão. No entanto, para executar o *bypass*, o algoritmo proposto determina a posição das células existentes no *pack* e a existência de células à sua direita, utilizando um fragmento do algoritmo (referenciado no pseudocódigo 2). Esta particularidade deve-se ao facto da configuração dos *switches* ser diferente.

Logo após a execução do *bypass* da célula, o algoritmo determina uma vez mais, a célula com a tensão mais elevada entre todas as células. Este procedimento repete-se até que todas as células executem o *bypass*, sinal que a operação de carregamento terminou.

Pseudocódigo 2: Metodologia de carregamento *multistage* implementada na topologia proposta.

---

Pseudocódigo para a metodologia de carregamento *multistage* implementada na topologia proposta

---

```

1:  Início;
2:  Definir o número de dispositivos que formam o pack (n);
3:  while < tempo de carregamento máximo ou
    o valor da tensão de todas as células < tensão máxima (2,85V);
4:  Determinar as tensões de cada um dos dispositivos (tensão[n])
5:  Aquisição das temperaturas de cada um dos dispositivos (temperatura[n]);
6:  Determinar o dispositivo com a tensão mais elevada (max(tensão));
7:  if max(tensão) <= 2,85V
8:      Configuração série;
9:      Corrente imposta ao pack de 6A;
10: else
11:     Determina o número de vezes que atinge os 2,85V (contador = contador +1);
12:     switch (contador)
13:     {
14:         case 1:
15:             Corrente imposta ao pack de 3A;
16:             Configuração série;
17:             break;
18:         case 2:
19:             Corrente imposta ao pack de 1A;
20:             Configuração série;
21:             break;
22:         case 3:
23:             Corrente imposta ao pack de 0,5A;
24:             Configuração série;
25:             break;
26:         case 4:
27:             Corrente imposta ao pack de 0,3A;
28:             Configuração série;
29:             break;
30:         case 5:
31:             Corrente imposta ao pack de 0,15A;
32:             Configuração série;
33:             break;
34:         case 6:
35:             if (células == 0)
36:                 Corrente imposta ao pack de 0 A;
37:             else
38:                 if (tensão[n] < 2,85)
39:                     variável = 1 (a célula está descarregada);
40:                 else
41:                     variável = 0 (a célula está carregada);
42:                 end
43:                 if (variável = 0)
44:                     Encontra as posições das células que estão carregadas
                       (posição1);
45:                 else
46:                     Encontra as posições das células que estão descarregadas
                       (posição2);
47:                 end
48:                 if (max(posição1) > max(posição2)

```

Fragmento do pseudocódigo para a descoberta das

```

49:         Não existem células à direita (d=0);
50:     else
51:         Existem células à direita (d=1);
52:     end
53:     if (d ==1)
54:         Configuração bypass fechando o switch  $S_{n,1}$ ;
55:         Contador== 0;
56:     else
57:         Configuração bypass fechando o switch  $S_{n,3}$ ;
58:         Contador== 0;
59:     end
60:     break;
61: }
62: end
63: end

```

células  
existentes no  
pack

A metodologia de carregamento é apresentada na figura 4.3, onde as tensões iniciais dos supercondensadores são distintas, estando compreendidas entre 100mV e 0,7V. Este algoritmo resulta num tempo de carregamento que dura cerca de 108 minutos. Em algumas transições, a tensão das células decresce e conseqüentemente obriga à necessidade de uma correção do estágio de corrente atual.

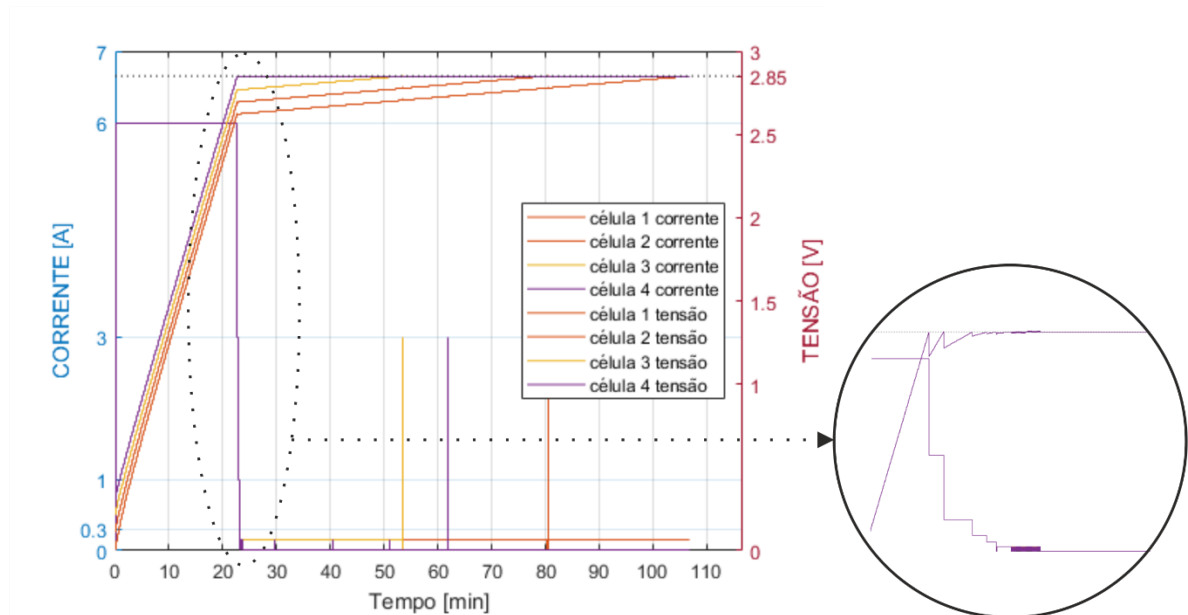


Figura 4.3: Metodologia de carregamento *multistage* implementada na topologia proposta.

Após todo este processo, e aplicado o critério “tradicional” para a transição dos estágios de corrente, é implementado o critério que utiliza o erro ( $\gamma$ ) entre a tensão da célula mais carregada e a sua tensão máxima. Esta adaptação tem como objetivo melhorar a eficiência e o tempo de carregamento, em relação à metodologia de carregamento comum.

O algoritmo de carregamento implementado é ilustrado através do pseudocódigo 3. Este força a topologia proposta a configurar-se com ligações em série entre todas as células do *pack*, com o primeiro estágio a impor uma corrente de 6A. Quando o erro ( $\gamma$ ) for menor que 0,15V, uma correção no estágio atual é necessária. Como tal, o estágio de corrente é alterado apresentando uma corrente de 3A. Assim que estas células atinjam o respetivo *threshold*, o nível de corrente decresce (transição do estágio) até atingir o último estágio de corrente (0,15A). Percorridos todos os estágios de corrente e atingida a tensão máxima da célula é realizado o *bypass*.

Após este procedimento, a metodologia de carregamento determina, uma vez mais, a célula com a tensão mais elevada entre todas as células ligadas em série do *pack*, e consequentemente, um novo estágio de corrente. Assim que não exista nenhuma célula ligada em série no *pack*, é sinal que a operação de carregamento terminou. Caso o tempo de carregamento seja completado, é também terminado o carregamento.

Pseudocódigo 3: Variante da metodologia de carregamento *multistage* implementada na topologia proposta.

---

Pseudocódigo para a variante da metodologia de carregamento *multistage* implementada na topologia proposta

---

```

1:  Início;
2:  Definir o número de dispositivos que formam o pack ( $n$ );
3:  while < tempo de carregamento máximo
    ou o valor da tensão de todas as células < tensão máxima (2,85V);
4:  Determinar as tensões de cada um dos dispositivos (tensão[ $n$ ])
5:  Aquisição das temperaturas de cada um dos dispositivos (temperatura[ $n$ ]);
6:  Determinar o dispositivo com a tensão mais elevada (max(tensão));
7:  Calcular o erro ( $\gamma$ ), entre a tensão da célula mais carregada e a sua tensão máxima;
7:  if ( $\gamma \Rightarrow 0,15V$ )
8:      Configuração série;
9:      Corrente imposta ao pack de 6A;
10: else
11:     if ( $\gamma \neq 0$ )
12:         switch ( $\gamma$ )
13:         {
14:             case  $0,15 < \gamma < 0,1$ :
15:                 Corrente imposta ao pack de 3A;
16:                 Configuração série;
17:                 break;
18:             case  $0,1 < \gamma < 0,05$ :
19:                 Corrente imposta ao pack de 1A;
20:                 Configuração série;
21:                 break;
22:             case  $0,05 < \gamma < 0,005$ :
23:                 Corrente imposta ao pack de 0,5A;
24:                 Configuração série;
25:                 break;
26:             case  $0,005 < \gamma < 0,003$ :
27:                 Corrente imposta ao pack de 0,3A;
28:                 Configuração série;
29:                 break;

```

```

30:     case 0,003 <  $\gamma$  < 0:
31:     Corrente imposta ao pack de 0,15A;
32:     Configuração série;
33:     break;
34: }
35: else
36:     if(célula==0)
37:         Corrente imposta ao pack de 0 A;
38:     else
39:         if (tensão[n] < 2,85)
40:             variável = 1 (a célula ainda não está carregada);
41:         else
42:             variável = 0 (a célula está carregada);
43:         end
44:         if (variável = 0)
45:             Encontra as posições das células que estão carregadas
              (posição1);
46:         else
47:             Encontra as posições das células que estão descarregadas
              (posição2);
48:         end
49:         if (max(posição1) > max(posição2))
50:             Não existem células à direita (d=0);
51:         else
52:             Existem células à direita (d=1);
53:         end
54:         if (d ==1)
55:             Configuração bypass fechando o switch  $S_{n,1}$ ;
56:         else
57:             Configuração bypass fechando o switch  $S_{n,3}$ ;
58:         end
59:     end
60: end
61: end
62: end;

```

Fragmento do pseudocódigo para a descoberta das células existentes no *pack*

A variante da metodologia de carregamento é apresentada na figura 4.4, onde as tensões iniciais dos supercondensadores são distintas, estando compreendidas entre 100mV e 0,7V. Este algoritmo resulta num tempo de carregamento que dura cerca de 65 minutos. Em algumas transições, a tensão das células decresce e, conseqüentemente, leva a que haja necessidade de uma correção do estágio de corrente atual.

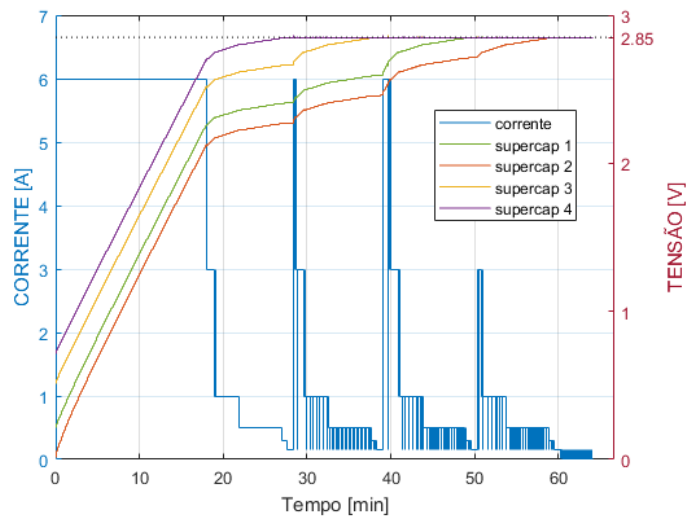


Figura 4.4: Resultado do segundo caso de estudo.

### 4.1.3. Terceiro Caso de Estudo (Segunda Variante da Metodologia *Multistage*)

O algoritmo desenvolvido na presente subsecção, utiliza os mesmos estágios de corrente e os mesmos valores de *threshold*, usados no segundo caso de estudo. No entanto, como é retratado através do seguinte pseudocódigo 4, nesta abordagem, a topologia foi forçada a executar ligações em série, paralela e *bypass*. Inicialmente, a metodologia de carregamento força a topologia a executar uma ligação em série até o valor médio das tensões das células do *pack* atingirem os 2V. Daqui em diante, a metodologia de carregamento pode optar em ligações em série e ligações em paralelo, de acordo com a equação (1). Se alguma célula exceder os limites das tensões, i.e., o valor médio das tensões das células  $\pm 0,01V$ , o algoritmo força a topologia a executar uma configuração paralela, permitindo o balanceamento das células que constituem o *pack*.

Como critério de segurança, se uma célula exceder a tensão máxima é efetuado o *bypass* da mesma.

O processo de carregamento termina quando o valor da tensão de cada célula atingir tensão máxima de 2,85V ou o tempo de carregamento seja completado.

$$\frac{1}{n \text{ células}} \sum_{j=1}^n \text{células } V_j - 0,01 \leq V_j \leq \frac{1}{n \text{ células}} \sum_{j=1}^n \text{células } V_j + 0,01 \quad (1)$$

Pseudocódigo 4: Terceiro caso de estudo (segunda variante da metodologia *multistage*).

---

#### Pseudocódigo para o terceiro caso de estudo

---

- 1: Início;
- 2: Definir o número de dispositivos que formam o *pack* ( $n$ );
- 3: **while** < tempo de carregamento máximo **ou**

```

o valor da tensão de todas as células < tensão máxima (2,85V)
4: Determinar as tensões de cada um dos dispositivos (tensão[n])
5: Aquisição das temperaturas de cada um dos dispositivos (temperatura [n]);
6: Determinar a média aritmética das tensões das células (média));
7: Calcular o erro ( $\gamma$ ) entre a tensão da célula mais carregada e a sua tensão máxima;
8: if (média) < 2V
9:     Configuração série;
10:    Corrente imposta ao pack de 6A;
11: else
12:    Cálculo da equação 1 para determinar as configurações a estabelecer;
13:    if (Eq.1 == 1)
14:        Configuração paralela;
15:    else
16:        Configuração série;
17:    end
18:    if ( $\gamma \Rightarrow 0,15V$ )
19:        Configuração série ou paralela;
20:        Corrente imposta ao pack de 6A;
21:    else
22:        if ( $\gamma \neq 0$ )
23:            switch ( $\gamma$ )
24:            {
25:                case  $0,15 < \gamma < 0,1$ :
26:                    Corrente imposta ao pack de 3A;
27:                    Configuração série ou paralela;
28:                    break;
29:                case  $0,1 < \gamma < 0,05$ :
30:                    Corrente imposta ao pack de 1A;
31:                    Configuração série ou paralela;
32:                    break;
33:                case  $0,05 < \gamma < 0,005$ :
34:                    Corrente imposta ao pack de 0,5A;
35:                    Configuração série ou paralela;
36:                    break;
37:                case  $0,005 < \gamma < 0,003$ :
38:                    Corrente imposta ao pack de 0,3A;
39:                    Configuração série ou paralela;
40:                    break;
41:                case  $0,003 < \gamma < 0$ :
42:                    Corrente imposta ao pack de 0,15A;
43:                    Configuração série ou paralela;
44:                    break;
45:            else
46:                if(célula==0)
47:                    Corrente imposta ao pack de 0 A;
48:                else
49:                    if (tensão[n] < 2,85)
50:                        variável = 1 (a célula ainda não está carregada);
51:                    else
52:                        variável = 0 (a célula está carregada);
53:                    end
54:                    if (variável = 0)
55:                        Encontra as posições das células que estão carregadas
56:                        (posição1);
56:            else

```

```

57:      Encontra as posições das células que estão descarregadas
      (posição2);
58:      end
59:      if (max(posição1) > max(posição2)
60:      Não existem células à direita (d=0);
61:      else
62:      Existem células à direita (d=1);
63:      end
64:      if (d ==1)
65:      Configuração bypass fechando o switch  $S_{n,1}$ ;
66:      else
67:      Configuração bypass fechando o switch  $S_{n,3}$ ;
68:      end
69:      break;
70:    }
71:  end
72: end
73: end
75: end

```

Fragmento do pseudocódigo para a descoberta das células existentes no *pack*

Esta abordagem de carregamento é ilustrada na figura 4.5, onde as tensões iniciais dos supercondensadores são distintas, estando compreendidas entre 100mV e 0,7V. Este algoritmo resulta num tempo de carregamento que dura cerca de 85 minutos. Em comparação com o algoritmo anterior, a utilização de ligações em paralelo resulta: i) num maior tempo de carregamento, visto que a corrente em cada estágio é dividida pelas células; ii) numa menor exigência de correção do estágio atual devido às células se equilibrarem entre si.

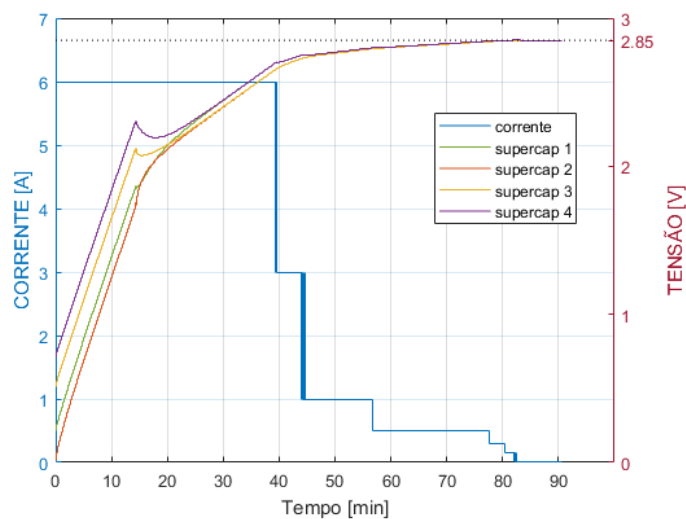


Figura 4.5: Resultados do terceiro caso de estudo

#### 4.1.4. Quarto caso de estudo (Terceira Variante da Metodologia *Multistage*)

De forma a melhorar o caso de estudo anterior, relativamente ao tempo de carregamento, outra variante foi desenvolvida e testada, ilustrada no pseudocódigo 5. Neste caso de estudo, o algoritmo começa por forçar a topologia a executar ligações série. Quando a tensão média das células atinge os 2,7V, a topologia é configurada de forma a estabelecer uma configuração em paralelo, permitindo o equilíbrio das células. Além disso estas ligações em paralelo, conferem a possibilidade de aumentar a corrente fornecida ao *pack*. Desta forma, foram implementados cinco estágios com os seguintes níveis de corrente: 6A, 4A, 2A, 1,2A e 0,6A. Como critério de segurança, se uma célula exceder a tensão máxima, é feito o *bypass* da mesma, tal como nos anteriores casos de estudo.

O processo de carregamento termina quando o valor da tensão média das células atinge os 2,85V ou tempo de carregamento máximo é alcançado.

Pseudocódigo 5: Quarto caso de estudo (terceira variante da metodologia *multistage*)

---

##### Pseudocódigo para o terceiro caso de estudo

---

```

1: Início;
2: Definir o número de dispositivos que formam o pack (n);
3: while < tempo de carregamento máximo ou
   o valor da tensão de todas as células < tensão máxima (2,85V)
4: Determinar as tensões de cada um dos dispositivos (tensão[n])
5: Aquisição das temperaturas de cada um dos dispositivos (temperatura [n]);
6: Determinar a média aritmética das tensões das células (média);
7: Calcular o erro ( $\gamma$ ) entre a tensão da célula mais carregada e a sua tensão máxima;
8: if (média) < 2,7V
9:     Corrente imposta ao pack de 6A;
10:    Configuração série;
11: else
12:    Corrente imposta ao pack de 6A;
13:    Configuração paralela;
14: end
15:    if ( $\gamma \Rightarrow 0,15V$ )
16:        Corrente imposta ao pack de 6A;
17:        Configuração paralela;
18:    else
19:        if ( $\gamma \neq 0$ )
20:            switch ( $\gamma$ )
21:            {
22:                case  $0,15 < \gamma < 0,1$ :
23:                    Corrente imposta ao pack de 6A;
24:                    Configuração paralela;
25:                break;
26:                case  $0,1 < \gamma < 0,05$ :
27:                    Corrente imposta ao pack de 4A;
28:                    Configuração paralela;
29:            }
30:
31:

```

```

32:         break;
33:         case 0,05 <  $\gamma$  < 0,005:
34:             Corrente imposta ao pack de 2A;
35:             Configuração paralela;
36:         break;
37:         case 0,005 <  $\gamma$  < 0,003:
38:             Corrente imposta ao pack de 1A;
39:             Configuração paralela;
40:         break;
41:         case 0,003 <  $\gamma$  < 0:
42:             Corrente imposta ao pack de 0,5A;
43:             Configuração paralela;
44:         break;
45:     else
46:         if(célula==0)
47:             Corrente imposta ao pack de 0 A;
48:         else
49:             if (tensão[n] < 2,85)
50:                 variável = 1 (a célula ainda não está carregada);
51:             else
52:                 variável = 0 (a célula está carregada);
53:             end
54:             if (variável = 0)
55:                 Encontra as posições das células que estão carregadas
                    (posição1);
56:             else
57:                 Encontra as posições das células que estão descarregadas
                    (posição2);
58:             end
59:             if (max(posição1)>max(posição2)
60:                 Não existem células à direita (d=0);
61:             else
62:                 Existem células à direita (d=1);
63:             end
64:             if (d ==1)
65:                 Configuração bypass fechando o switch  $S_{n,1}$ ;
66:             else
67:                 Configuração bypass fechando o switch  $S_{n,3}$ ;
68:             end
69:         break;
70:     }
71: end
72: end
73: end
75: end;

```

Fragmento do pseudocódigo para a descoberta das células existentes no *pack*

A metodologia de carregamento é apresentada na figura 4.7, onde as tensões iniciais dos supercondensadores são distintas, estando compreendidas entre 100mV e 0,7V. Este algoritmo quando comparado com as variantes introduzidas anteriormente, resulta num tempo de carregamento que dura cerca de 40 minutos. Apesar dos altos valores de corrente, todas as células atingem os 2,85V e foram evitados problemas de sobrecarga.

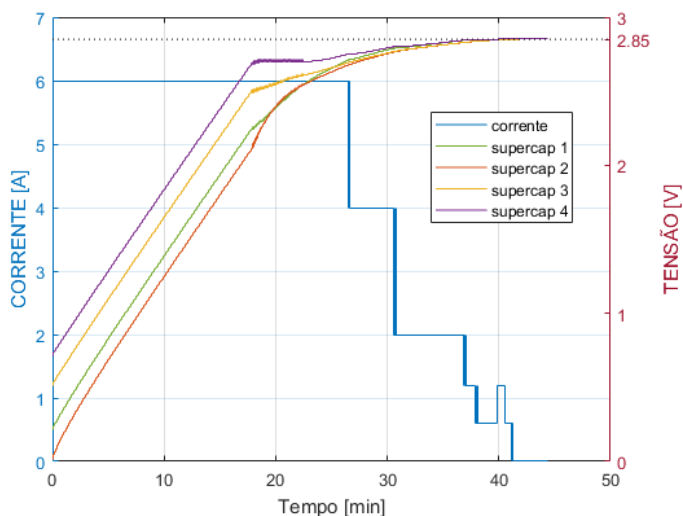


Figura 4.6: Resultado do quarto caso de estudo.

## 4.2. Resultados Experimentais

### 4.2.1. Algoritmo Desenvolvido

O algoritmo proposto atua como um único *swarm*, modificando a sua configuração, i.e., o tipo de ligações (série, paralela, híbrida ou *bypass*) em tempo real. O tipo de ligações entre as várias células do *pack* é determinado em função da tensão e da temperatura de cada célula do *pack*.

Este está implementado numa arquitetura distribuída hierarquicamente, onde  $n-1$  controladores locais são responsáveis por monitorizar os parâmetros inerentes à própria célula. Já o controlador global é responsável pela interpretação da informação adquirida pelos controladores locais e determinar a melhor configuração em ordem a providenciar uma utilização segura e eficiente, maximizando a capacidade útil e o tempo de vida do *pack* de células. Contudo, cada controlador local, apenas por razões de segurança, tem a autonomia de decidir a configuração de *bypass* e comunicar esta decisão ao controlador global.

A troca de informações entre controladores é realizada através de uma topologia *star*, através do protocolo de comunicação série síncrono ( $I^2C$ ), apresentado em 3.2.1.1. (*Inter-Integrated Circuit* ( $I^2C$ )). Para visualizar a informação em tempo real, o controlador global envia os dados previamente adquiridos pelos vários controladores, para um outro controlador local, que estabelece comunicação com o *software matlab*® por via do protocolo de comunicação RS232, como se ilustra na figura 4.8.

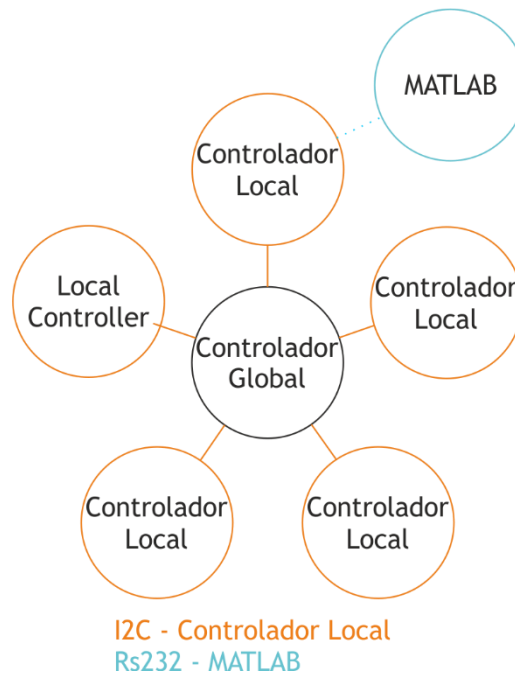


Figura 4.7: Comunicações entre os controladores que constituem o *pack* e o *matlab*®.

O algoritmo implementado no controlador global é descrito através do pseudocódigo 6. Numa primeira fase é desencadeada a função identificação, responsável pela identificação do número de controladores locais que constituem o *pack* e a sua posição no barramento.

Após o processo de identificação dos controladores, o controlador global, utilizando a interrupção do *Timer* (com um *sampling time* de 1s), vai desencadear as funções de aquisição das tensões e temperaturas das células/controladores que constituem o *pack*. Caso, a tensão ou a temperatura de uma das células do *pack* ultrapasse os valores definidos como seguros é realizado imediatamente o *bypass* da célula. Esta capacidade de executar *bypass* de qualquer célula do *pack*, ganha importância pois garante a segurança do *pack*.

Após recolher os dados dos controladores locais, o controlador global calcula a média aritmética da tensão das células e a tensão máxima da célula mais carregada, pois ambos os valores podem ser usados no processo de carregamento, i.e., conforme a metodologia de carregamento implementada.

O controlador global é também responsável por adquirir ciclicamente (com um *sampling time* de 0,25s) as tensões e a temperatura inerente a sua própria célula.

Pseudocódigo 6: Controlador global implementado em ambiente de laboratorial.

---

Pseudocódigo do controlador global implementado em ambiente laboratorial

---

- 1: Início;
- 2: Envio da função identificação, de forma a identificar o número de dispositivos (n) e a sua posição no barramento (j);

```

3:  while tensão das células < 2,85V
4:  while (timer interrupt <= 1s)
5:    for (i=1; i<n; i++)
6:      Envio da função leitura (0x01H) para aquisição do valor da tensão, lido pelo controlador local i;
7:      Envio da função leitura (0x02H) para aquisição do valor da temperatura, lido pelo controlador local i;
8:        if (temperatura do controlador local i < temperatura máxima)
9:          if (tensão do controlador local i < tensão nominal (2.85V)
10:            Envio da função configuração, de forma a estabelecer uma ligação série (0x05H) ou paralela (0x04H);
11:          else
12:            Envio da função configuração, de forma a estabelecer uma ligação bypass fechando o switch  $S_{n,1}$  (0x03H) ou o switch  $S_{n,3}$  (0x06H), conforme a existência de células à direita da célula em questão;
13:          end
14:        else
15:          Envio da função configuração, de forma a estabelecer uma ligação bypass fechando o switch  $S_{n,1}$  (0x03H) ou o switch  $S_{n,3}$  (0x06H), conforme a existência de células à direita da célula em questão;
16:        end
17:      Determinar a média aritmética das tensões das células que constituem o pack;
18:      Determinar o dispositivo com a tensão mais elevada (max(tensão));
20:    end
21:  end
22:  while (sampling time < 0,25s)
23:    Aquisição da tensão e da temperatura do controlador global com um sampling time de 0,25 segundos;
24:  end

```

---

Os controladores locais são responsáveis por adquirir a tensão e a temperatura inerente à própria célula e alterar a configuração dos *switches*, baseada nas decisões do controlador global, como é ilustrado através do pseudocódigo 7, controlador local implementado em ambiente laboratorial

Pseudocódigo 7: Controlador local implementado em ambiente laboratorial.

---

Pseudocódigo do controlador local implementado em ambiente laboratorial

---

```

1:  Início;
2:  if (identificação == 0)
3:    Permanece sem estabelecer comunicação;
4:  else
5:    while (sampling time < 0,25s)
6:      if (tensão da célula < 2,85V)
7:        Receção da função identificação;
8:      else
9:        Aquisição dos valores de tensão e de temperatura;
10:       switch (função)
11:     {
12:       case 1:
13:         Receção da função 0x01H;
14:         Envio dos dados da tensão;

```

```

15:   break;
16:   case 2:
17:     Receção da função 0x02H;
18:     Envio dos dados da temperatura;
19:     break;
20:   case 3:
21:     Receção da função 0x03H;
22:     Execução do bypass da célula fechando o switch  $S_{n,1}$  ;
23:     break;
24:   case 4:
25:     Receção da função 0x04H;
26:     Configuração das ligações em paralelo;
27:     break;
28:   case 4:
29:     Receção da função 0x05H;
30:     Configuração das ligações em série;
31:     break;
32:   case 5:
33:     Receção da função 0x06H;
34:     Execução do bypass da célula fechando o switch  $S_{n,3}$  ;
35:     break;
36: end
37: end

```

---

De acordo com os casos de estudo apresentados, o *hardware* desenvolvido (3.2.), juntamente com os algoritmos desenvolvidos, contribuem para que a topologia reconfigurável apresentada diminua o tempo de carregamento, melhore a sua eficiência e aumente a capacidade de carregamento, em relação a outras topologias presentes na literatura. Desta forma, foram reunidos argumentos para os algoritmos serem legitimados, podendo ser implementados numa vertente prática, por via do *hardware* desenvolvido.

#### 4.2.2. Resultados Experimentais

O algoritmo desenvolvido na subsecção 4.1.2 foi escolhido com o propósito de validar a topologia proposta através de testes experimentais. Neste caso de estudo, três controladores foram testados e usados, cada um deles com um supercondensador *Maxwell* K2 2,85V/3400F.

A figura 4.9 ilustra os resultados experimentais a partir do sistema proposto. Neste caso de estudo, as células apresentam uma tensão inicial de 1,5V, com um pequeno desequilíbrio entre as mesmas. A metodologia de carregamento, força a topologia proposta a uma ligação série, com o primeiro estágio de corrente a 6A. Quando o erro ( $\gamma$ ) for menor que 0,15V, dá-se uma mudança do estágio de corrente, passando para o seguinte, com um valor de corrente de 3A. Em todos os estágios de transição, a tensão da célula decresce substancialmente e, por consequência, o erro aumenta, exigindo uma correção do estágio atual de corrente. Assim que a células com maior tensão atinjam a tensão máxima, a topologia estabelece uma ligação *bypass* de forma a remover as células do *pack* (por volta dos 11, 14 e 15 minutos). Em seguida, a metodologia de carregamento determina, uma

vez mais, a célula com maior tensão numa ligação em série entre as células do pack e como resultado, um novo estágio de corrente é determinado.

O processo de carregamento termina quando todas as células estabelecem uma ligação *bypass*, podendo concluir-se que o sistema proposto foi implementado com sucesso-

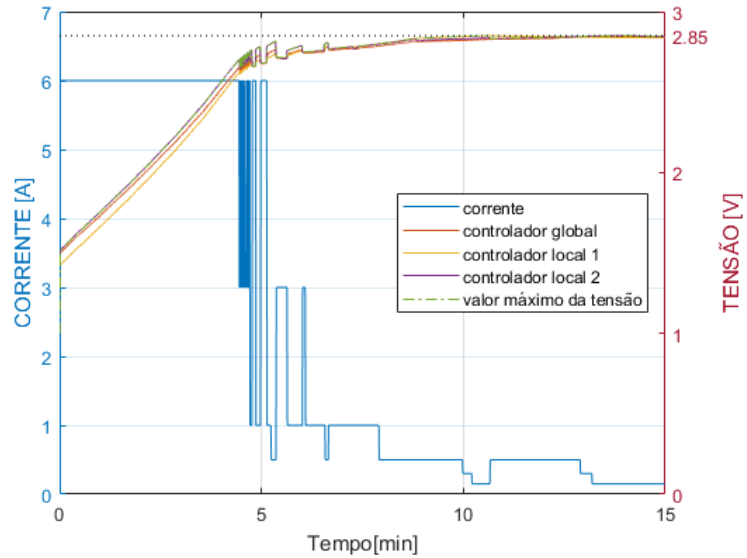


Figura 4.8: Resultados experimentais da topologia proposta com três placas, cada uma com um supercondensador Maxwell K2 2,85/3400F.



# Capítulo 5

*Neste capítulo são enunciadas as principais conclusões do trabalho realizado e sugeridas direções de investigação para desenvolvimentos futuros.*

## 5. Conclusão

### 5.1. Considerações Finais

O presente e o futuro dos sistemas de armazenamento de energia elétrica integram claramente as topologias reconfiguráveis. Nestas é depositada uma grande confiança no sentido que possam otimizar ainda mais os ESS, como têm feito até aqui. Deste modo o objetivo da presente dissertação consistiu em a criar uma nova topologia reconfigurável, desenvolvendo tanto a componente de *software*, como a componente de *hardware*. A implementação das metodologias de carregamento, no sistema proposto, demonstra a competência deste, em diminuir o tempo de carregamento e melhorar tanto a eficiência como a capacidade de carregamento, comparativamente a outras topologias existentes na literatura.

Respetivamente às metodologias de balanceamento referenciadas na literatura, estas encontram-se divididas em dois grupos, ativas e passivas. Apesar das metodologias ativas requererem um elevado número de *switches*, o que aumenta exponencialmente o seu custo, tamanho e complexidade comparativamente às suas homónimas passivas, estas são mais rápidas e eficientes em termos de balanceamento, o que para um ESS é fundamental.

No sentido de analisar as metodologias de carregamento já existentes, com o objetivo de verificar a eficiência, o tempo de carregamento e os ciclos de vida de cada uma, recorreu-se a um estudo comparativo sobre as principais metodologias de carregamento (*CC/CV*, *multistage*, *pulse current*), verificando-se que a metodologia *multistage* é aquela que apresenta maior equilíbrio entre a eficiência, simplicidade de controlo e o tempo de carregamento. Pelo contrário a metodologia de carregamento *pulse-current* é aquela que apresenta maior complexidade em termos de implementação. Já a metodologia de carregamento *CC/CV*, é aquela que mais tempo demora no

processo de carregamento, sendo por isso também a menos eficiente, no entanto, é a menos complexa e é a que apresenta mais simplicidade de implementação.

Com a investigação destes dois aspetos fundamentais para o funcionamento dos ESS, prosseguiu-se com a análise das topologias reconfiguráveis referenciadas na literatura, de forma a analisar as falhas e qualidades das mesmas. Estas topologias reconfiguráveis têm como princípio ligar as células que constituem um *pack* sob uma configuração dinâmica reconfigurável, onde a reconfigurabilidade é conseguida ajustando os *switches* em tempo real. Deste modo, verificou-se que de todas as topologias, apenas as que apresentam um elevado número de *switches* por célula, conseguem estabelecer todo o tipo de ligações, i.e., série, paralelo, híbridas e *bypass*. Outra característica analisada foi também a capacidade de tolerância a falhas, onde as topologias reconfiguráveis com mais *switches*, apresentam uma capacidade maior. Contudo estas topologias apesar de ganharem, através dos *switches*, maior reconfigurabilidade e flexibilidade que as restantes, também apresentam maior complexidade de controlo, maior dimensão e um custo mais elevado.

Concluiu-se então a necessidade de criar uma nova topologia reconfigurável, que possa ser configurada dinamicamente durante a operação de acordo com a demanda de carga e as condições das células, tal como todas as topologias reconfiguráveis já existentes, mas que por outro lado, apresente um número de *switches* mais reduzido, de forma a colmatar o custo, a complexidade de controlo e a diminuição do tamanho. Contudo existe a necessidade de continuar a garantir a flexibilidade que as topologias com um maior número de *switches* conferem, tal como, garantir uma grande capacidade de tolerância a falhas.

Procedeu-se assim ao desenvolvimento de uma nova topologia reconfigurável, onde tendo como base a simplicidade de controlo, verificou-se que o número mínimo de *switches* por célula, capaz de conferir flexibilidade de todo o tipo de ligações entre as várias células que constituem o *pack* é apenas de três *switches*. Esta simplicidade provou não influenciar o rigor no combate a problemas como a segurança, a temperatura, a monitorização e a escolha dos componentes que constituem o circuito.

Relativamente à topologia implementada, esta assenta numa arquitetura distribuída e hierárquica, constituída por  $n-1$  controladores locais e um controlador global. Tanto a componente de *hardware*, como a componente de software dos vários controladores foi desenvolvida, cumprindo desta forma o objetivo principal da presente dissertação.

O *hardware* de cada controlador foi desenvolvido na presente dissertação da dissertação, tendo englobando duas unidades, a unidade de controlo e aquisição e a unidade de configuração. A unidade de controlo e aquisição é responsável por executar o algoritmo de cada controlador, enquanto a unidade de configuração, determina as configurações das ligações entre os vários controladores, de acordo com os algoritmos implementados.

A componente de *software* de cada controlador, para além de controlar todo o processo de carregamento, é também responsável por tornar o *pack* de células autónomo, capaz de sincronizar e controlar todas as ações desempenhadas pelos controladores, salvaguardando a segurança, eficiência, capacidade e longevidade das células do *pack*. Desta forma foram desenvolvidas funções: i) função identificação, implementada no controlador global e com o propósito de identificar o número de dispositivos e a sua posição no barramento; ii) função leitura, abrange duas subfunções distintas, encarregue da aquisição dos valores de tensão e temperatura, lidos pelos controladores locais no *pack* de células; e função configuração, responsável pela configuração dos *switches* de forma a estabelecer a ligação pretendida. As comunicações entre os controladores ocorrem por via do protocolo de comunicação I<sup>2</sup>C. No entanto existe um outro controlador local, responsável por enviar os dados provenientes do controlador global para o *matlab*®, através de um protocolo de comunicação RS232.

Numa vertente de análise e investigação elaboraram-se diversos casos de estudo, baseados nas metodologias de carregamento existentes na literatura, onde foram implementados algoritmos com o objetivo de validar e comprovar a capacidade da topologia reconfigurável proposta, em diminuir o tempo de carregamento, melhorar a sua eficiência e aumentar a capacidade de carregamento, em comparação com as metodologias de carregamento já existentes. Estes algoritmos foram desenvolvidos por via do *software simulink/matlab*®.

O primeiro caso de estudo consistiu no desenvolvido de um algoritmo baseado na metodologia de carregamento CC/CV. Este algoritmo começa por configurar ligações série entre todas as células do *pack*, sendo imposto ao mesmo uma corrente de 6A (CC). Quando a tensão de uma célula do *pack* atinge os 2,85V, a topologia proposta, estabelece uma ligação em paralelo e deixa de ser aplicada uma corrente constante de 6A, para passar a ser aplicada uma tensão constante de 2,85V (CV). Os resultados concluem que através da simulação deste algoritmo implementado, obtém-se uma operação de carregamento com uma duração de 130 minutos, onde a fase CV é aquela que demora mais tempo.

O segundo caso de estudo, consistiu no desenvolvido de um algoritmo baseado na metodologia de carregamento *multistage*. Este pode ser dividido em três fases: i) Inicialmente foram determinados os melhores estágios de corrente; ii) De seguida o algoritmo foi implementado com base no critério “tradicional” para a transição de estágios, alterando os estágios assim que a tensão da célula atingisse a tensão máxima; iii) Por último, o algoritmo foi implementado com base num novo critério de mudança de estágios, alterando os estágios com base no erro ( $\gamma$ ) entre a tensão da célula mais carregada e a sua tensão máxima; iv) Após percorrer todos os estágios é feito o bypass da célula. Os resultados obtidos concluem que o algoritmo implementado sob o segundo critério, apresenta um tempo de carregamento de menos 43 minutos, em relação ao primeiro

O terceiro caso de estudo realizado baseia-se também na metodologia de carregamento *multistage*, podendo também ser dividido em quatro fases: i) inicialmente foram determinados os

melhores estágios de corrente; ii) posteriormente são configuradas todas as ligações entre células em série; iii) quando a média das tensões das células for igual ou superior a 2V e, caso, alguma célula exceda os limites das tensões permitidos, i.e., o valor médio das tensões das células  $\pm 0,01V$ , o algoritmo força a topologia a executar uma configuração paralela; iv) após percorrer todos os estágios de corrente é feito o *bypass* da célula.

O quarto caso de estudo elaborado, fundamenta-se uma vez mais na metodologia de carregamento *multistage*. Contudo, neste algoritmo, quando a tensão média das células atinge os 2,7V é alterada a configuração das ligações entre as células do *pack* para uma configuração em paralelo. Como critério de segurança, se uma célula exceder a tensão máxima, é feito o *bypass* da mesma.

Com o objetivo de validar a topologia proposta numa vertente prática, através de testes experimentais. Neste sistema três controladores foram testados e usados, cada um deles com um supercondensador *Maxwell K2 2,85V/3400F* Os resultados obtidos permitem concluir que a topologia proposta é robusta. Pois para além de apresentar uma excelente eficiência de carregamento, tendo todas as células atingido a tensão máxima, apresenta também um tempo de carregamento satisfatório, e uma total ausência de problemas de sobrecarga.

## 5.2. Direções de Investigação

É possível estabelecer um conjunto de direções de investigação, quer no âmbito desta dissertação, uma vez que a mesma não esgota os assuntos abordados, quer no que concerne a novas perspetivas, que a própria dissertação deixa antever, como direções para futuras investigações e desenvolvimentos. Assim, salientam-se as seguintes direções de investigação:

- Otimizar os algoritmos desenvolvidos na presente dissertação, no sentido de reduzir a sua complexidade e tentar encontrar soluções ainda mais precisas;
- Potencializar algoritmos, de forma a incorporem sistemas de células híbridas (e.g. baterias e supercondensadores);
- Otimizar o *hardware* dos controladores implementados;
- Desenvolver mais controladores, de forma a aumentar o número de células do *pack*

## Referências Bibliográficas

- [1] P. Filipe, F. Mendon, and E. Electrot, “Concepção e Requisitos de um Sistema de Recarregamento de um Veículo Elétrico Paulo Filipe Ferreira Mendonça Engenharia Electrotécnica e de Computadores Júri Abril 2008,” 2008.
- [2] S. K. Kollimalla, M. K. Mishra, and N. L. Narasamma, “Design and analysis of novel control strategy for battery and supercapacitor storage system,” *IEEE Trans. Sustain. Energy*, vol. 5, no. 4, pp. 1137-1144, 2014.
- [3] T. Applications, “NEW DuraBlue Shock and Vibration Technology PRODUCT SPECIFICATIONS,” pp. 3-4.
- [4] M. Halper and J. Ellenbogen, “Supercapacitors: A brief overview,” *Rep. No. MP 05W0000272*, ..., no. March, p. Report No. MP 05W0000272, 1-29, 2006.
- [5] M. B. Camara, H. Gualous, F. Gustin, and A. Berthon, “Design and new control of DC/DC converters to share energy between supercapacitors and batteries in hybrid vehicles,” *IEEE Trans. Veh. Technol.*, vol. 57, no. 5, pp. 2721-2735, 2008.
- [6] S.-M. Chen, R. Ramachandran, V. Mani, and R. Saraswathi, “Recent Advancements in Electrode Materials for the High- performance Electrochemical Supercapacitors: A Review,” *Int. J. Electrochem. Sci.*, vol. 9, no. September, pp. 4072-4085, 2014.
- [7] S. Steinhorst *et al.*, “Distributed reconfigurable Battery System Management Architectures,” *Proc. Asia South Pacific Des. Autom. Conf. ASP-DAC*, vol. 25-28-Janu, pp. 429-434, 2016.
- [8] K. Cermak and M. Bartl, “Decentralized battery management system,” *Proc. 2014 15th Int. Sci. Conf. Electr. Power Eng. EPE 2014*, pp. 599-603, 2014.
- [9] S. Ci, N. Lin, and D. Wu, “Reconfigurable Battery Techniques and Systems: A Survey,” *IEEE Access*, vol. 4, pp. 1175-1189, 2016.
- [10] J. Gallardo-Lozano, E. Romero-Cadaval, M. I. Milanés-Montero, and M. A. Guerrero-Martinez, “Battery equalization active methods,” *J. Power Sources*, vol. 246, pp. 934-949, 2014.
- [11] R. Velho, M. Beir, and J. Pombo, “Management System for Large Li-Ion Battery Packs with a New Adaptive Multistage Charging Method †,” 2017.
- [12] M. Daowd, N. Omar, P. Van Den Bossche, and J. Van Mierlo, “Passive and active battery balancing comp. based on MATLAB sim.,” *Veh. Power Propuls. Conf.*, 2011.
- [13] C. Zhang, J. Jiang, Y. Gao, W. Zhang, Q. Liu, and X. Hu, “Charging optimization in lithium-ion batteries based on temperature rise and charge time,” *Appl. Energy*, vol. 194, pp. 569-577, 2017.
- [14] Z. Chen, S. Member, B. Xia, S. Member, C. C. Mi, and R. Xiong, “Loss-Minimization-Based Charging Strategy for Lithium-Ion Battery,” vol. 51, no. 5, pp. 4121-4129, 2015.
- [15] A. B. Khan, V. L. Pham, T. T. Nguyen, and W. Choi, “Multistage constant-current charging

- method for Li-Ion batteries,” *2016 IEEE Transp. Electrifi. Conf. Expo, Asia-Pacific, ITEC Asia-Pacific 2016*, pp. 381-385, 2016.
- [16] A. B. Khan and W. Choi, “Optimal Charge Pattern for the High Performance Multi-Stage Constant Current Charge Method for the Li-ion Batteries,” *IEEE Trans. Energy Convers.*, vol. 8969, no. c, pp. 1-9, 2018.
- [17] J. Qi and D. Dah-Chuan Lu, “Review of battery cell balancing techniques,” *2014 Australas. Univ. Power Eng. Conf. AUPEC 2014 - Proc.*, no. October, pp. 1-6, 2014.
- [18] M. Daowd, N. Omar, P. van den Bossche, and J. van Mierlo, “A review of passive and active battery balancing based on MATLAB/Simulink,” *Int. Rev. Electr. Eng.*, vol. 6, no. 7, pp. 2974-2989, 2011.
- [19] J. Cao, N. Schofield, and A. Emadi, “Battery balancing methods: A comprehensive review,” *2008 IEEE Veh. Power Propuls. Conf. VPPC 2008*, pp. 3-8, 2008.
- [20] M. Ortúzar, J. Moreno, J. Dixon, and S. Member, “Implementation and Evaluation of an Ultracapacitor Based Auxiliary Energy System for Electric Vehicles,” vol. 54, no. 4, pp. 2147-2156, 2007.
- [21] M. M. Ur. Rehman *et al.*, “Modular approach for continuous cell-level balancing to improve performance of large battery packs,” *2014 IEEE Energy Convers. Congr. Expo. ECCE 2014*, no. October, pp. 4327-4334, 2014.
- [22] S. W. Moore and P. J. Schneider, “A Review of Cell Equalization Methods for Lithium Ion and Lithium Polymer Battery Systems,” 2001.
- [23] D. M. Divan and D. W. Novotny, “DESIGN CONSIDERATIONS FOR CELL EQUALIZATION OF AN ELECTRIC VEHICLE BATTERY SYSTEM,” vol. 35, no. 1, pp. 28-35, 1995.
- [24] W. Hong, K. S. Ng, J. H. Hu, and C. S. Moo, “Charge equalization of battery power modules in series,” *2010 Int. Power Electron. Conf. - ECCE Asia -, IPEC 2010*, pp. 1568-1572, 2010.
- [25] T. H. Phung, A. Collet, and J. C. Crebier, “An optimized topology for next-to-next balancing of series-connected lithium-ion cells,” *IEEE Trans. Power Electron.*, vol. 29, no. 9, pp. 4603-4613, 2014.
- [26] F. Mestrallet, L. Kerachev, J. C. Crebier, and A. Collet, “Multiphase interleaved converter for lithium battery active balancing,” *IEEE Trans. Power Electron.*, vol. 29, no. 6, pp. 2874-2881, 2014.
- [27] C. Young, N. Chu, L. Chen, Y.-C. Hsia, and C.-Z. Li, “A Single-Phase Multilevel Inverter with Battery-Balancing,” *IEEE Trans. Ind. Electron.*, vol. PP, no. 99, p. 1, 2012.
- [28] T. R. Ashwin, A. McGordon, and P. A. Jennings, “Electrochemical modelling of Li-ion battery pack with constant voltage cycling,” *J. Power Sources*, vol. 341, pp. 327-339, 2017.
- [29] Y. D. Lee and S. Y. Park, “Rapid charging strategy in the constant voltage mode for a high power Li-Ion battery,” *2013 IEEE Energy Convers. Congr. Expo. ECCE 2013*, pp. 4725-4731, 2013.

- [30] W. Shen, T. T. Vo, and A. Kapoor, "Charging algorithms of lithium-ion batteries: An overview," *Proc. 2012 7th IEEE Conf. Ind. Electron. Appl. ICIEA 2012*, pp. 1567-1572, 2012.
- [31] F. M. Ibanez, "Analyzing the Need for a Balancing System in Supercapacitor Energy Storage Systems," *IEEE Trans. Power Electron.*, vol. 33, no. 3, pp. 2162-2171, 2018.
- [32] D. Anseán, M. González, J. C. Viera, V. M. García, C. Blanco, and M. Valledor, "Fast charging technique for high power lithium iron phosphate batteries: A cycle life analysis," *J. Power Sources*, vol. 239, pp. 9-15, 2013.
- [33] C. L. Liu, S. C. Wang, S. S. Chiang, Y. H. Liu, and C. H. Ho, "PSO-based fuzzy logic optimization of dual performance characteristic indices for fast charging of Lithium-ion batteries," *Proc. Int. Conf. Power Electron. Drive Syst.*, pp. 474-479, 2013.
- [34] L. R. Chen, "A design of an optimal battery pulse charge system by frequency-varied technique," *IEEE Trans. Ind. Electron.*, vol. 54, no. 1, pp. 398-405, 2007.
- [35] L. R. Chen, "Design of duty-varied voltage pulse charger for improving Li-ion battery-charging response," *IEEE Trans. Ind. Electron.*, vol. 56, no. 2, pp. 480-487, 2009.
- [36] L. R. Chen, S. L. Wu, D. T. Shieh, and T. R. Chen, "Sinusoidal-ripple-current charging strategy and optimal charging frequency study for Li-ion batteries," *IEEE Trans. Ind. Electron.*, vol. 60, no. 1, pp. 88-97, 2013.
- [37] S. Ci, J. Zhang, H. Sharif, and M. Alahmad, "A novel design of adaptive reconfigurable multicell battery for power-aware embedded networked sensing systems," *GLOBECOM - IEEE Glob. Telecommun. Conf.*, pp. 1043-1047, 2007.
- [38] T. Kim, W. Qiao, and L. Qu, "Series-connected self-reconfigurable multicell battery," *Conf. Proc. - IEEE Appl. Power Electron. Conf. Expo. - APEC*, pp. 1382-1387, 2011.
- [39] H. Kim and K. G. Shin, "On dynamic reconfiguration of a large-scale battery system," *Proc. IEEE Real-Time Embed. Technol. Appl. Symp. RTAS*, pp. 87-96, 2009.
- [40] H. Kim and K. G. Shin, "DESA: Dependable, Efficient, Scalable Architecture for Management of Large-Scale Batteries," *Ind. Informatics, IEEE Trans.*, vol. 8, no. 2, pp. 406-417, 2012.
- [41] M. Dewey, D. Chandler, and A. Tamura, "Battery pack circuit design for safety and protection," *Proc. WESCON'95*, p. 543, 2000.
- [42] C. Kallfaß, C. Hoch, A. Hilger, and I. Manke, "Short-circuit and overcharge behaviour of some lithium ion batteries," *Int. Multi-Conference Syst. Signals Devices, SSD 2012 - Summ. Proc.*, pp. 1-5, 2012.
- [43] H. Nordmanna, C. Schapera, D. U. Sauera, S. Group, and E. O. N. Erc, "Challenges in Battery Pacl ( Design," pp. 1-6, 2012.
- [44] K. Taesic, Q. Wei, and Q. Liyan, "A multicell battery system design for electric and plug-in hybrid electric vehicles," *Electr. Veh. Conf. (IEVC), 2012 IEEE Int.*, pp. 1-7, 2012.
- [45] T. Kim, W. Qiao, and L. Y. Qu, "Power Electronics-Enabled Self-X Multicell Batteries: A Design Toward Smart Batteries," *Ieee Trans. Power Electron.*, vol. 27, no. 11, pp. 4723-4733, 2012



## Anexos

Artigos Científico Publicado:

### A new approach for dynamic energy storage system

No decorrer da elaboração da presente dissertação, foi publicado e apresentado um artigo científico na conferência 18<sup>a</sup> *International Conference on Environment and Electrical Engineering* (EEEIC), nos dias 12 a 15 de junho de 2018, em Palermo, Itália.

# A new approach for dynamic energy storage system

João Bárbara, João Fermeiro, José Pombo, Sílvio Mariano, Maria do Rosário Calado  
 University of Beira Interior and IT - Instituto de Telecomunicações  
 Covilhã, Portugal  
 joaopintobarbara@gmail.com; fermeiro@ubi.pt; jose.pombo@ubi.pt; sm@ubi.pt; rc@ubi.pt

**Abstract**—Battery packs with a large number of cells are becoming more and more prominent technology. Thus, monitoring and controlling these packs in a simple and proper way is now a subject with increased importance. The proposed and implemented system consists of only three switches per cell, allowing several types of connection between the cells (series, parallel, hybrid and bypass). The battery management system relies on a distributed hierarchical architecture with  $n-1$  local controllers and a global controller. In the proposed algorithm the cells act as a single swarm functioning autonomously and depending on the parameters (voltage, current and temperature) of each cell of the battery pack. The hardware for each cell is explained and demonstrated. The results obtained both in simulation and in experimental tests show the excellent performance of the proposed methodology, validating it. Also, the charging approach based on the traditional multistage method exhibited an excellent performance on charging supercapacitors, concerning its efficiency, charging time and overvoltage protection.

**Keywords**—Reconfigurable topology; Swarm algorithm; Battery Management System;

## I. INTRODUCTION

In the context of a sustainable development, there is now a clear focus on decentralized production of electricity, based on a mix of production technologies with renewable sources. This paradigm change introduces a new perspective of the electric sector. This new perspective has led to the introduction and development of new concepts such as smart grids, micro-grids and energy storage systems. Energy storage systems (ESS) have emerged as one of the most promising approaches, allowing to mitigate the variability and unpredictability of the production with renewable sources. ESSs can integrate different technologies, thus forming hybrid energy systems (HESS). An example of this is the integration of the high energy density of the batteries with the high power density of the supercapacitors [1].

The way to monitor these ESSs is through Battery Management Systems (BMS), which observes various parameters of the pack in real time (e.g., individual cell voltage and temperature, state of charge (SOC), among other parameters). Concerning the architecture of the BMS, it can be classified as centralized or decentralized and its structure (electrical circuit of both BMS and cell pack) can be classified as static or dynamic. In [2] the advantages and disadvantages of each architecture and structure are indicated.

An efficient BMS ensures a safe and efficient pack usage and the maximization of both the usable capacity and the longevity of each cell of the pack. In addition to the BMS,

external circuits can be also included to allow balancing between cells. Balancing systems are used to ensure that, within the pack, cell voltage imbalances do not exceed a certain value, equalizing the cell voltages. This avoids overcharge or overdischarge problems that result in decreased cell lifetime.

There are several balancing methodologies, which can be divided into two different methodologies, the passive and the active. In the first, the excess energy is dissipated through resistive elements, where the cells are typically connected in a fixed series-parallel configuration. In active balancing, the excess energy is transferred between the cells, using capacitors or converters, which may be isolated or not [3]. Other active methodologies where excess energy is transferred between cells are the reconfigurable topologies. In these topologies the cells of a pack are linked in a reconfigurable dynamic configuration. This ability is achieved by adjusting the switches in real time, increasing the pack's safety, the life cycles of the cells and the useful capacity of the cells. Several examples of this type of topologies, such as Earliest design, Series-topology and Self-x, Genetic framework and DESA, can be found in literature [4] – [5].

This paper is organized as follows: Section II presents the most used charging methods for ESSs. Section III describes the proposed system, regarding the reconfigurable topology methodology and hardware implementation. Also, an analysis of the existing reconfigurable topologies comparing with the proposed is also presented. Section IV exhibit the simulation results of three different charging approaches based on the traditional multistage method. Section V shows the experimental results obtained with the proposed system. Section VI concludes the paper and discusses the results.

## II. CHARGING APPROACH

Choosing the appropriate charging method is essential to improve its efficiency, charging time and the lifetime of the ESS. Several charging methods can be found in literature, such as: the constant voltage (CV), constant current (CC), constant current/constant voltage (CC/CV) and Multistage [6]–[13]. In the CV method, the maximum rated voltage is maintained throughout the charging approach to avoid overcharging problems, regardless of the state of charge of the cells. This method enables a fast charging, but provides high inrush charging current to the cell and, therefore, can damage the cell [6], [7]. In the CC method the cell is charged at a constant current throughout the charging process until it reaches maximum rated voltage. To reduce charging time, higher currents rates are required, which decreases charging efficiency due to the Joule heating effect. Furthermore, the cell will present a voltage drop at the end of the charging process

---

This work is funded by FCT/MEC through national funds and when applicable co-funded by FEDER – PT2020 partnership agreement under the project UID/EEA/50008/2013.

methods for batteries can be applied to the supercapacitors. Fig. 1 shows the charging behaviour of a supercapacitor (2.85 Volt, 3400 Farad Maxwell Technologies K2 supercapacitor) with the CC method under different currents rates, from 0.5 A to 6 A. As expected, higher charging currents results in a reduced charging time and a greater voltage drop after the maximum rated voltage is reached [8].

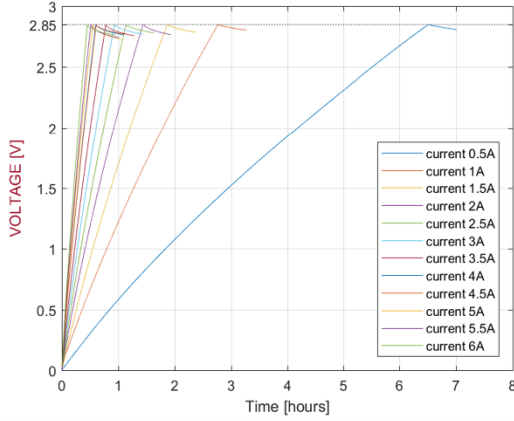


Fig. 1. Charging behavior of a 3400 F Maxwell supercapacitor with the CC method at different current values, from 0.5 A to 6 A.

The (CC/CV) method is typically referred in literature as the most commonly approach used for batteries and supercapacitors, for its simplicity of control, ease implementation and sufficient protection [9]. The charging approach starts at constant current until the maximum rated voltage is reached. After that, it changes to a constant voltage until the charging current value achieves a predetermined value, typically, when the charging current falls to a value below  $C/10$  ( $C$  represents the rating of the cell) or maximum charging time is achieved, which terminates the charging approach [10], [11].

Multistage method is another popular charging approach commonly found in literature for fast charging. This method consists of multiple charging stages with different charging current rates (current rate decreases at each consecutive stage). The most commonly used criterion to change the charging stages is the cell maximum rated voltage, reducing the charging rate and, consequently, reducing the cell voltage drop across its own internal resistance, making the cell voltage readings more realistic. This implies that the last charging stage should be considered a small current rate. The multistage method has the best balance between efficiency, simplicity of control, and charging time [12], [13].

Based on the multistage methodology, a study was carried out to optimize the number of stages and the current rates at each stage with the aim to improve the charging efficiency, minimize the charging time and prevent overvoltage problems. In addition, instead of using the most commonly used criterion to change between charging stages, it was considered the error between the cell voltage and its maximum rated voltage. This criterion results in a progressive attenuation of the cell voltage drop during charging process, thus preventing overvoltage problems. This

ultimately results in a reduction in charging time and a better charging efficiency. The tests were carried out with different number of stages, current rates at each stage and transition points to change between stages (different errors).

Fig. 2 shows three experimental tests for a supercapacitor (Maxwell K2 2.85V/3400F). The tests are conducted with a maximum and minimum allowed current rate of 6 A and 0.15 A, respectively. After testing several combinations, we can conclude that: i) from all the tests the faster approach was 6 charging stage with 6 A, 3 A, 1 A, 0.5A, 0.3 A and 0.15 A current rates at each stage; ii) this charging method, independently of the number of stages and current rates at each stage, prevents overvoltage; iii) to minimize the charging time the maximum current rate must be applied near to the maximum rated voltage (2.85V) and the remaining stages and current rates should be interpolated as a function of error; iv) in some transitions, cell voltage decreases greatly. Consequently, the error increases demanding a correction on the current stage. This procedure results in a reduction in charging time; iv) the charging approach adopted based on the traditional multistage method exhibited an excellent performance to charge supercapacitors, concerning its efficiency, charging time and overvoltage protection.

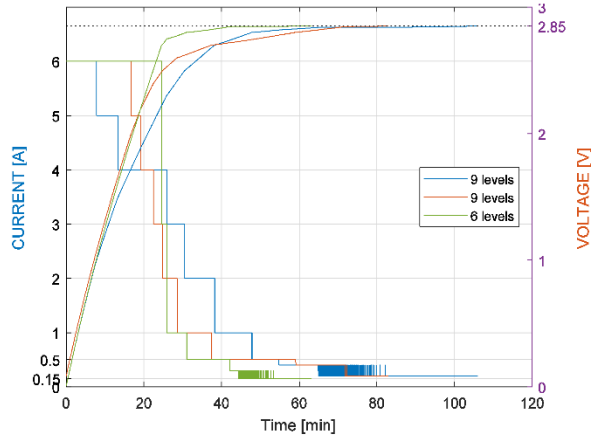


Fig. 2. Three experimental multistage charging tests on a 2.85 V, 3400 F Maxwell supercapacitor with different stage currents and threshold values.

### I. SYSTEM DESCRIPTION

The proposed and implemented topology, shown in Fig. 3, consists of only three switches, capable of establishing several types of connections between the various pack cells (series, parallel, hybrid and bypass).

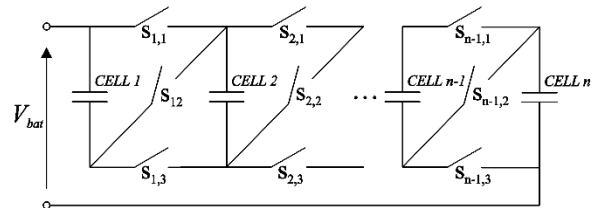


Fig. 3. Proposed reconfigurable topology.

This topology is characterized by a reduced number of switches per cell, reduced implementation and control complexity, without losing flexibility. In Table I, a comparative study is made on some existing reconfigurable topologies, with the number of switches per cell and the type of connections allowed [5].

TABLE I. COMPARISON AMONG EXISTING RECONFIGURABLE BATTERY PACK DESIGNS (Y=YES, N=NO, NA = NOT APPLICABLE).

	Existing Reconfigurable Cellular Pack				
	Earliest design	Series-topology and self-X	Genetic framework	DESA	Proposed topology
Switches per cell	5	2	6	NA	3
Series	Y	Y	Y	Y	Y
Parallel	Y	N	Y	Y	Y
Hybrid	Y	N	Y	N	Y
Control Complexity	Medium	Low	High	High	Low

Fig. 4 illustrates the various types of connections allowed by the implemented topology. To establish a series connection between cells, it is necessary to close switch  $S_{n2}$  (of each  $n$  cell) and leave all the other switches open, as shown in Fig. 4 (A). To establish a parallel connection, it is necessary to close switches  $S_{n1}$  and  $S_{n3}$ , leaving the remaining open, Fig. 4 (B). The hybrid configuration results from a combination of series connections with parallel connections, for example, Fig. 4 (C). Finally, Fig. 4 (D) shows another connection possibility, allowing to remove any cell from the pack, keeping the remaining in operation.

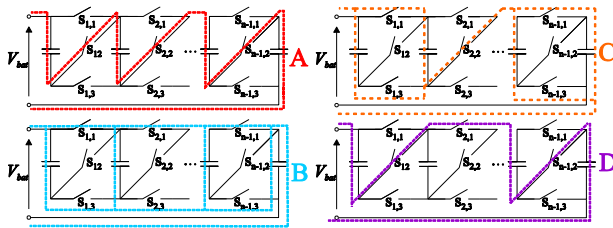


Fig. 1. Diferent cell configurations. A – Series Connection, B - Parallel Connection, C – Hybrid Connection, D – Bypass Connection .

### A. Algorithm Implementation

Each cell of the pack acts as a single swarm, modifying their configuration, i.e. the type of connection (series, parallel, hybrid or bypass) between them in real time. The type of connection between the various cells is determined as a function of the voltage and temperature of each cell of the pack.

The proposed algorithm is implemented in a distributed hierarchical architecture, where the  $n-1$  local controllers are responsible for measuring the parameters inherent to its own cell. The global controller is responsible for the interpretation of the information collected by the local controllers and determines the best configuration in order to provide a safe and efficient operation, maximizing usable capacity and cell pack's lifetime. However, each local controller, only for safety reasons, has the autonomy to decide its configuration (bypass only) and communicates its decision to the global controller.

The communication between controllers is performed through a star topology via the Inter-Integrated Circuit (I<sup>2</sup>C)

synchronous serial communication protocol, as shown in Fig. 5. To visualize the information in real time, the global controller sends the data collected from the various controllers to the Matlab®, through the protocol of asynchronous RS 232 serial communication.

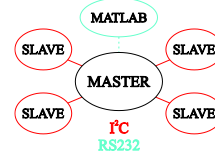


Fig. 2. Commuication between controllers performed through a star topology.

The implemented algorithm in the global controller is shown in the flowchart of Fig. 6. It initiates with an identification function responsible for identifying the number of local cells/controllers of the pack. After that, the global controller cyclically measures (with a sampling time of 0.25s) the voltages and temperature of its own cell. Using the timer interrupt (with a sampling time of 1s), the global controller will trigger the acquisition function, receiving the voltage and temperature readings from the other cells/controllers. If the voltage or temperature of one cell exceeds the safety values, the cell bypass is immediately carried out. This ability to bypass any cell in the pack gains importance in cases where the cells are damaged or reach the maximum or minimum state of charge (SOC).

After collecting the data from the local controllers, the global controller calculates the arithmetic mean value of the cells voltage and the voltage value from the most charged cell, because both can be used in charged process.

Local controllers are responsible for acquiring the voltage and temperature inherent to its own cell and changing the configuration of bi-directional switches based on the decision of the global controller.

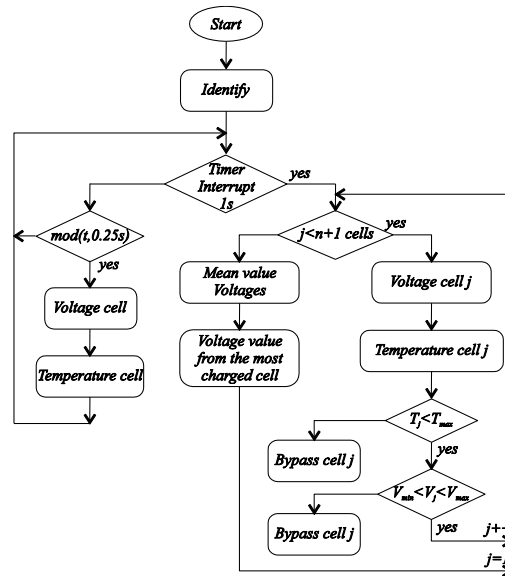


Fig. 3. Flowchart of the implemented algorithm in the global controller.

A. Hardware Implementation

The implemented BMS is based on a distributed hierarchical architecture, consisting of n-1 local controllers and a global controller.

Each controller (local or global), associated with each cell, consists of an 8-bit Microchip microcontroller (PIC16F1788). It is responsible for measure the individual cell temperature and voltage, as well as for the communication between the various controllers through the Inter-Integrated Circuit (I2C) synchronous serial communication protocol. A representation of the hardware of each controller is shown in Fig. 7.

The voltage value is directly obtained through a 12-bit ADC and the temperature value is extrapolated using the Steinhart-Hart equation using Semitec's 10k High Precision NTC thermistor.

Each switch consists of two MOSFETs configured as a bidirectional switch. The trigger system was implemented with optical couplers (TLP152) and isolated DC-DC converters. For safety reasons, a circuit with logic gates was implemented to avoid simultaneous switch trigger between S1-S2 and S2-S3.

The function and position of each controller on the DC bus is defined by the digital inputs SEL1 and SEL2 of each controller. The global controller function is defined with both inputs at low logic level. The last local controller on the DC bus is identified with both inputs at high logic level.

Another feature is an autonomous and analogic safety system implemented in each controller. This system is associated with an external interrupt that monitors the voltage of the cell. If this exceeds the reference voltage (safety voltage), the external interruption is triggered, resulting in the bypass of the cell by the local controller.

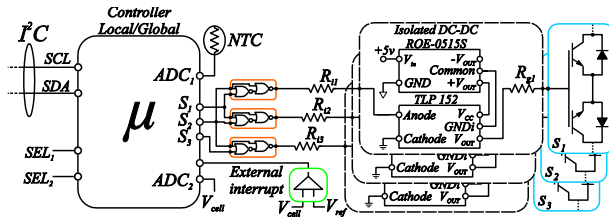


Fig. 1. Representation of the hardware of each controller.

Fig. 8 shows the implemented hardware of the proposed controller, where a Maxwell Technologies supercapacitor, with a capacity of 3400 F and an operating voltage of 2.85 V, was integrated.



Fig. 2. Picture of the fully functional board with the supercapacitor Maxwell K2 2.85V/3400F.

II. SIMULATION RESULTS

To validate the proposed reconfigurable topology, several simulations have been carried out with software Simulink/Matlab® with the aim to improve the charging efficiency, minimize the charging time and prevent overvoltage problems. Since the proposed topology allows a great flexibility during the charging process i.e., series connection, parallel connection, hybrid connection and bypass, three different charging approaches were implemented and tested for the proposed reconfigurable topology. In all simulations four supercapacitors were used with a different state of charge.

A. Charging approach 1

In this simulation, to test the proposed reconfigurable topology, a charging approach was developed that only uses two types of connection (series and bypass). The charging approach was a charging with six stages (6 A, 3 A, 1 A, 0.5A, 0.3A and 0.15 A current rates at each stage) and the criterion to change between stages is the error between the cell with the highest voltage and the cell maximum rated voltage (2.85 V).

The charging approach leads the proposed topology to a series connection with all cells with the first stage with a current rate of 6 A. When the error between the cell with the highest voltage and the cell maximum rated voltage is less than 0.15V a correction is required at the current stage and the charging approach changes to the second stage with a current rate of 3 A. As this cell reaches the respective thresholds, the current rate decreases (stages transition) until the last stage with a current rate of 0.15 A. Once this cell reaches the maximum rated voltage the topology bypassed the cell. To bypass the cell, the topology must know which cells are in series connection because the MOSFET to perform the bypass differs.

After this procedure the charging approached determines, once again, the cell with the highest voltage in the series connection and, consequently, the new charging stage. As soon as all cells have been removed from the serial connection the charging approached is completed. This charging approach is shown in Fig. 9, where the supercapacitors initial voltage ranges from 100 mV to 0.7 V, resulting in a full-charging time close to 65 minutes. In some transitions, the cell voltage decreases greatly and, consequently, the error increases. This demands a correction on the current stage.

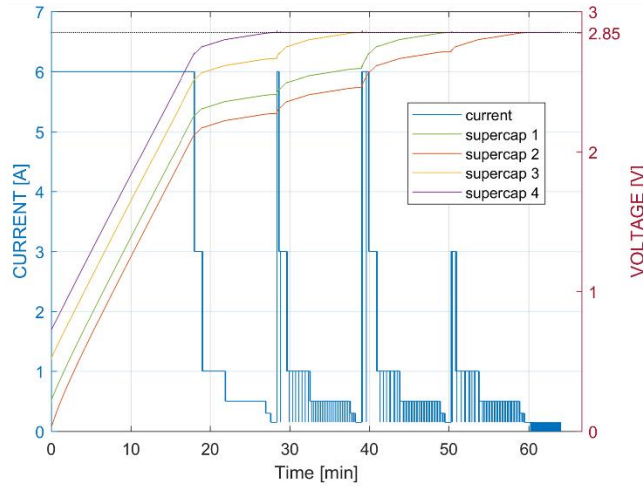


Fig. 1. Simulaton results for the charging approach 1.

### A. Charging approach 2

In this simulation, it was created a charging approach that forces the topology to execute series, parallel and bypass connection. Initially, the charging approach compels the topology to execute a series connection until the mean value of the voltage of the cells reaches 2 V. Hereafter the charging approach can choose between a series or parallel connection according to (1). If any cell voltage exceeds the acceptable voltage limits i.e., mean value of the voltages of the cells  $\pm 0.01$  V, the charging approach compels the topology to execute a parallel connection, allowing the equalization of the cells (balancing).

As a safety criterion, if a cell exceeds the maximum rated voltage, it is bypassed. Since there is going to be a voltage drop caused by the current transition from 6 A to 0A, by the time its voltage satisfy equation (1), it returns to the pack.

The charging process ends when the mean value of the voltages of the cells reaches the maximum rated voltage (2.85 V).

$$\frac{1}{n \text{ cells}} \sum_{j=1}^{n \text{ cells}} V_j - 0.01 \leq V_j \leq \frac{1}{n \text{ cells}} \sum_{j=1}^{n \text{ cells}} V_j + 0.01 \quad (1)$$

This charging approach is shown in Fig. 10, where the supercapacitors initial voltage ranges from 100 mV to 0.7 V, resulting in a full-charging time close to the 85 minutes. As cells are now placed in parallel connection, the rated current at each stage is divided by the cells which led to a longer charging approach. Another feature that stands out, in this simulation, due to the parallel connection, is the lower correction demanding in the current stage, when compared to the previous charging approach.

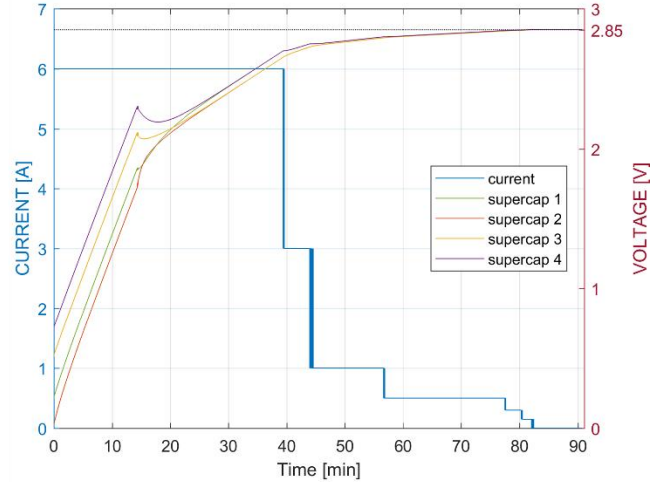


Fig. 2. Simulaton results for the charging approach 2.

### B. Charging approach 3

To improve the previous charging approach concerning the charging time, another algorithm based on algorithm 2 has been developed and tested. In this simulation, the charging approach force the topology to execute a series connection until the mean value of the voltage of the cells reaches 2.7 V. From this point on, the topology switches to parallel connection, which allows the equalization of the cells and increases the charging current rate. The charging process ends when the average voltage value of the cells reaches 2.85 V. As a result, this charging was only performed with five charging stages (6 A, 4 A, 2 A, 1.2 A, 0.6 A current rates at each stage). The results for this charging approach is shown in Fig. 11, where the supercapacitors initial voltage ranges from 100 mV to 0.7 V, resulting in a full-charging time close to 40 minutes. Despite the high current rates all the cells reached 2.85 V and dangerous overvoltage problems were avoided.

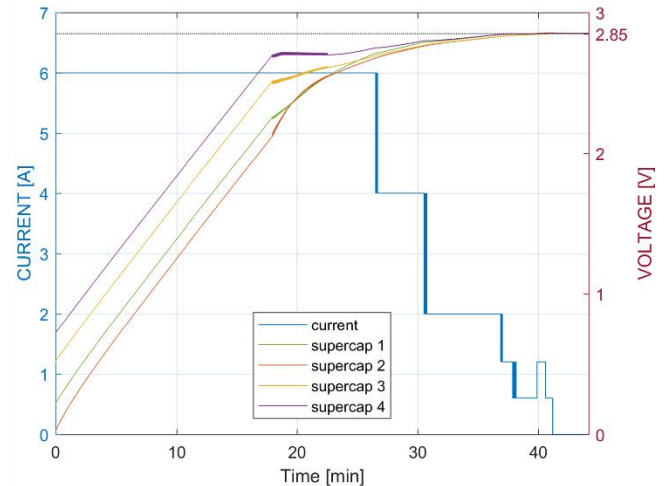


Fig. 3. Simulaton results for the charging approach 3.

## I. EXPERIMENTAL RESULTS

In this section, one of the charging approach was chosen to validate the proposed methodology in the experimental tests. In this system, three fully functional boards were used, each one with a supercapacitor Maxwell K2 2.85V/3400F. The data collected from the global controller was sent and plotted in real time in Matlab®.

An example of a run obtained from the proposed system is illustrated in Fig. 12. In this case the cells initial voltage was around 1.5 Volt with a small imbalance between cells. The charging approach forced the proposed topology to a series connection with the first charging stage current with a current rate of 6 A. When the error between the cell with the highest voltage and the maximum rated voltage was less than 0.15 V the charging approach changed to the second stage with a current rate of 3 A. In all stages transition, the cell voltage decreases greatly and, consequently the error increases demanding a correction on the current stages. Once the cells with the highest voltage reached the maximum rated voltage the topology bypassed the cells (around  $t = 11, 14$  and  $15$  min). After this procedure the charging approach determine, once again, the cell with the highest voltage in the series connection and, consequently, the new charging stage.

The charging process terminated when every cell was bypassed, and we can conclude that the proposed system implementation was a success.

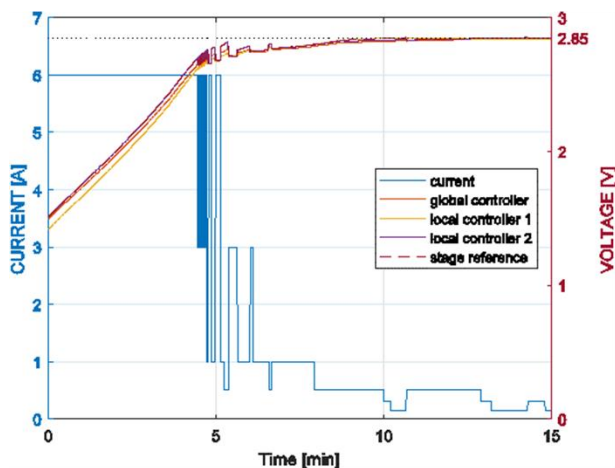


Fig. 1. Experimental results of the proposed system with three fully functional boards, each one with a supercapacitor Maxwell K2 2.85V/3400F.

## II. CONCLUSION

In this work, it was proposed a reconfigurable cell topology, and its corresponding algorithm, where the cells/controllers behave as individuals in a swarm. The pack configuration, i.e., the connections between cells changes in real time. This algorithm is implemented in a distributed and hierarchical way, with a topology with only three switches per cell. The proposed topology allows a great flexibility during the charging process i.e., series connection, parallel connection, hybrid connection

and bypass. Three different charging approaches were implemented to validate the proposed reconfigurable topology. The simulation results and the experimental tests show the excellent performance of the proposed reconfigurable cell topology. Also, the adopted Multistage charging method showed an excellent performance to charge supercapacitors, concerning its efficiency, charging time and overvoltage protection.

## REFERENCES

- [1] S. K. Kollimalla, M. K. Mishra, and N. L. Narasamma, "Design and analysis of novel control strategy for battery and supercapacitor storage system," *IEEE Trans. Sustain. Energy*, vol. 5, no. 4, pp. 1137–1144, 2014.
- [2] S. Steinhilber *et al.*, "Distributed reconfigurable Battery System Management Architectures," *Proc. Asia South Pacific Des. Autom. Conf. ASP-DAC*, vol. 25–28–Janu, pp. 429–434, 2016.
- [3] R. Velho, M. Beir, and J. Pombo, "Management System for Large Li-Ion Battery Packs with a New Adaptive Multistage Charging Method †," 2017.
- [4] S. Ci, J. Zhang, H. Sharif, and M. Alahmad, "A novel design of adaptive reconfigurable multicell battery for power-aware embedded networked sensing systems," *GLOBECOM - IEEE Glob. Telecommun. Conf.*, pp. 1043–1047, 2007.
- [5] S. Ci, N. Lin, and D. Wu, "Reconfigurable Battery Techniques and Systems: A Survey," *IEEE Access*, vol. 4, pp. 1175–1189, 2016.
- [6] T. R. Ashwin, A. McGordon, and P. A. Jennings, "Electrochemical modelling of Li-ion battery pack with constant voltage cycling," *J. Power Sources*, vol. 341, pp. 327–339, 2017.
- [7] Y. D. Lee and S. Y. Park, "Rapid charging strategy in the constant voltage mode for a high power Li-Ion battery," *2013 IEEE Energy Convers. Congr. Expo. ECCE 2013*, pp. 4725–4731, 2013.
- [8] W. Shen, T. T. Vo, and A. Kapoor, "Charging algorithms of lithium-ion batteries: An overview," *Proc. 2012 7th IEEE Conf. Ind. Electron. Appl. ICIEA 2012*, pp. 1567–1572, 2012.
- [9] F. M. Ibanez, "Analyzing the Need for a Balancing System in Supercapacitor Energy Storage Systems," *IEEE Trans. Power Electron.*, vol. 33, no. 3, pp. 2162–2171, 2018.
- [10] C. Zhang, J. Jiang, Y. Gao, W. Zhang, Q. Liu, and X. Hu, "Charging optimization in lithium-ion batteries based on temperature rise and charge time," *Appl. Energy*, vol. 194, pp. 569–577, 2017.
- [11] Z. Chen, S. Member, B. Xia, S. Member, C. C. Mi, and R. Xiong, "Loss-Minimization-Based Charging Strategy for Lithium-Ion Battery," vol. 51, no. 5, pp. 4121–4129, 2015.
- [12] A. B. Khan, V. L. Pham, T. T. Nguyen, and W. Choi, "Multistage constant-current charging method for Li-Ion batteries," *2016 IEEE Transp. Electr. Conf. Expo. Asia-Pacific, ITEC Asia-Pacific 2016*, pp. 381–385, 2016.
- [13] A. B. Khan and W. Choi, "Optimal Charge Pattern for the High Performance Multi-Stage Constant Current Charge Method for the Li-ion Batteries," *IEEE Trans. Energy Convers.*, vol. 8969, no. c, pp. 1–9, 2018.