



**UNIVERSIDADE DA BEIRA INTERIOR**

**DEPARTAMENTO DE ENGENHARIA ELECTROMECHANICA**

*Desenvolvimento de uma aparelhagem de auditoria  
energética de sistemas eléctricos*

Fábio Mendes Castanheira

(Licenciado em Engenharia Electrotécnica e de Computadores)

Covilhã, Outubro de 2010



# Agradecimentos

Gostaria de expressar o mais profundo e sincero agradecimento a todas as pessoas que me apoiaram na elaboração deste trabalho, ao longo do ano. É óbvio que é impossível enumerar todos aqueles que, de alguma forma, tiveram alguma influência positiva na concepção deste projecto.

Ao Professor Doutor António Espírito Santo, sendo ele o principal responsável orientador científico, desejo expressar o meu agradecimento pela motivação, esforço, dedicação e experiência na formulação desta dissertação de mestrado.

Agradeço também ao Professor Doutor Bruno Ribeiro pela ajuda e cooperação dada na elaboração da parte prática deste projecto devido ao seu vasto conhecimento na área do desenvolvimento de hardware.

Cabe-me ainda expressar a minha gratidão perante os meus colegas de curso que durante estes vários anos me ajudaram de alguma forma na minha aprendizagem, especialmente ao Diogo Correia, Luís Cardoso, João Paulo, Rui Vaz e Luís Gonçalves.

Por último e não por menos, gostaria também de agradecer à minha família pelo apoio incondicional que me deram durante estes vários anos da minha vida académica.



# Resumo

Esta dissertação com vista à obtenção do Grau de Mestre em Engenharia Electrónica e de Computadores, ramo de automação e electrónica, tem como principal objectivo o desenvolvimento de um dispositivo para apoio à realização de auditorias energéticas da rede eléctrica.

O trabalho consiste em criar de raiz os vários componentes de *hardware* que constituem o equipamento pretendido. Esta tarefa inclui tanto a parte do dimensionamento dos PCBs e dos componentes, como a escolha mais apropriada dos diferentes componentes que compõe cada um dos módulos. Além disso, é descrito integralmente a parte do funcionamento dos circuitos concebidos.

Neste trabalho de dissertação, também é feito o estudo pormenorizado do protocolo de comunicação I<sup>2</sup>C utilizado entre os diversos módulos. Este protocolo foi escolhido devido à sua simplicidade de implementação, que se traduz numa fácil programação.

## Palavras-chave

Wattímetro digital, MSP430, Microcontroladores, Protocolo I<sup>2</sup>C, Potência, Corrente.



# Abstract

The objective of this dissertation, which was elaborated to achieve a master's degree in Electrical and computer engineering, in the area of automation and electronics, is to develop a device to support energy audits in an electrical network.

This involves creating various hardware components which also included not only the sizing of PCBs and their components as well as the choice of the most appropriate components for each module. A complete and in depth description of how the new circuits operate can also be found in this dissertation.

This dissertation includes a detailed study of the I<sup>2</sup>C communication protocol used among the different modules and the protocol which is presented was chosen due to it's simplicity of implementation and consequential simple programming.

## Keywords

Digital Wattmeter, MSP430, Microcontroller, I<sup>2</sup>C Protocol, Power, Current.



# Índice

<b>1</b>	<b>INTRODUÇÃO .....</b>	<b>1</b>
1.1	Introdução.....	1
1.2	Objectivos e Estratégias.....	1
1.3	Organização do Relatório.....	2
<b>2</b>	<b>REVISÃO BIBLIOGRÁFICA.....</b>	<b>4</b>
2.1.	Instrumentação de Medida Electromecânica .....	4
2.2.	Contador de Indução Electromecânico.....	5
2.3.	Contadores Baseados em Microprocessadores.....	7
2.4.	Contadores Híbridos .....	8
2.5.	Contadores Baseados nos Tempos de Multiplicadores de Divisões .....	8
2.6.	Medida de Potências em Regimes Sinusoidais .....	9
2.7.	Medida de Potências em Regimes não Sinusoidais .....	10
2.8.	Definição de Potência de Budeanu .....	11
2.9.	Definição de Potência de Fryze.....	12
2.10.	Definição de Potência de Shepherd e Zakikhani.....	14
2.11.	Definição de Potência de Sharon.....	15
2.12.	Definição de Potência de Kusters e Moore .....	16
2.13.	Definição de Potência de Slonim e Van Wyk.....	17
2.14.	Definição de Potência de Enslin e Van Wyk .....	18
2.15.	Definição da Potência de Czarnecki.....	19
2.16.	Definição de Potência de Al-Tallaq .....	21
2.17.	Definição de Potência do IEEE de 2009 .....	25
2.18.	Análise das Definições Apresentadas .....	30
<b>3</b>	<b>HARDWARE .....</b>	<b>32</b>
3.1	Conceito.....	32
3.2	O Módulo da Fonte de Alimentação.....	33

3.3	O Módulo MCU .....	37
3.4	O Módulo LCD .....	39
3.5	O módulo USB .....	41
<b>4</b>	<b>PROTOCOLO I<sup>2</sup>C.....</b>	<b>44</b>
4.1	Introdução.....	44
4.2	As Grandes Vantagens deste Protocolo.....	44
4.3	Características do Protocolo I <sup>2</sup> C.....	45
4.4	Barramento do Protocolo I <sup>2</sup> C.....	45
4.5	Sinal SDA e SCL.....	46
4.6	Níveis Lógicos do SDA e SCL.....	47
4.7	Validade dos Dados.....	47
4.8	Condições de START e de STOP.....	48
4.9	Formato do Byte .....	48
4.10	Acknowledge (ACK) e Not Acknowledge (NACK).....	49
4.11	Sincronização dos Relógios.....	50
4.12	Arbitragem.....	51
4.13	Prolongamento do Relógio .....	52
4.14	O Endereço do Slave e o Bit R/W .....	53
4.15	Endereçamento de 10 Bits.....	55
4.16	Endereços Reservados.....	57
4.17	Endereço da General Call .....	57
4.18	Reset do Software .....	60
4.19	Byte de START.....	60
4.20	Limpeza do Barramento .....	61
<b>5</b>	<b>FIRMWARE .....</b>	<b>63</b>
5.1	Introdução.....	63
5.2	Comunicação entre Módulos.....	63
5.3	Medidas .....	65
5.4	LCD .....	65

5.4.1	Registos .....	65
5.4.2	Instruções.....	66
5.4.3	S.....	69
5.4.4	D .....	69
5.4.5	C .....	69
5.4.6	B .....	69
5.4.7	Deslocamento do cursor ou do display.....	70
5.4.8	Function Set .....	70
5.4.9	Função de extensão de instruções e características.....	71
5.5	Relés.....	72
<b>6</b>	<b>CONCLUSÃO .....</b>	<b>73</b>
6.1	Introdução.....	73
6.2	Projectos Futuros.....	74
<b>7</b>	<b>REFERÊNCIAS BIBLIOGRÁFICAS .....</b>	<b>77</b>
	<b>ANEXO A - CIRCUITO DA FONTE DE ALIMENTAÇÃO .....</b>	<b>78</b>
	<b>ANEXO B - CIRCUITO DA PLACA MCU.....</b>	<b>79</b>
	<b>ANEXO C - CIRCUITO DA PLACA USB .....</b>	<b>82</b>
	<b>ANEXO D - CIRCUITO DA PLACA LCD .....</b>	<b>84</b>



# Lista de Figuras

Figura 2-1 Elementos de um contador de indução, [ <a href="http://www.josematias.pt/EsquemasElectrotecnia/ContadorEnergia600.JPG">http://www.josematias.pt/EsquemasElectrotecnia/ContadorEnergia600.JPG</a> ]	6
Figura 2-2 Diagrama de blocos de um Time Division Multiplier	9
Figura 3-1 Diagrama de blocos do módulo da fonte de alimentação	33
Figura 3-2 Entrada e protecção da placa	34
Figura 3-3 Condicionamento de Sinal do módulo	35
Figura 3-4 Gestão de Energia da placa	36
Figura 3-5 Organização interna do microcontrolador MSP430F47197	37
Figura 3-6 Diagrama de blocos do módulo MCU	38
Figura 3-7 Organização interna do microcontrolador MSP430F2132	39
Figura 3-8 Diagrama de blocos do módulo LCD	40
Figura 3-9 Diagrama de blocos do módulo USB	41
Figura 4-1 Dispositivos com várias tensões de alimentação partilhando o mesmo barramento, [UM10204, 19 de Junho 2007]	47
Figura 4-2 Transferência de um bit no barramento I <sup>2</sup> C, [UM10204, 19 de Junho 2007]	47
Figura 4-3 Condições de START e de STOP, [UM10204, 19 de Junho 2007]	48
Figura 4-4 Transferência de dados no barramento I <sup>2</sup> C, [UM10204, 19 de Junho 2007]	49
Figura 4-5 Sincronização durante o processo de arbitragem, [UM10204, 19 de Junho 2007]	50
Figura 4-6 Processo de arbitragem de dois masters, [UM10204, 19 de Junho 2007]	52
Figura 4-7 Transferência completa de dados, [UM10204, 19 de Junho 2007]	53
Figura 4-8 Primeiro byte após o processo de START, [UM10204, 19 de Junho 2007]	53
Figura 4-9 <i>Master</i> -transmissor endereçando o <i>slave</i> -receptor com um endereço de 7 bits, [UM10204, 19 de Junho 2007]	54
Figura 4-10 O <i>master</i> lê o <i>slave</i> imediatamente depois do primeiro byte, [UM10204, 19 de Junho 2007]	54
Figura 4-11 Formato combinado, [UM10204, 19 de Junho 2007]	55
Figura 4-12 <i>Master</i> -transmissor endereçando o <i>slave</i> -receptor com um endereço de 10 bits, [UM10204, 19 de Junho 2007]	56
Figura 4-13 <i>Master</i> -transmissor endereçando o <i>slave</i> -transmissor com um endereço de 10 bits, [UM10204, 19 de Junho 2007]	56
Figura 4-14 Formato do endereço da <i>general call</i> , [UM10204, 19 de Junho 2007]	58
Figura 4-15 Transferência de dados do hardware do <i>master</i> -transmissor, [UM10204, 19 de Junho 2007]	59

Figura 4-16 Transferência de dados pelo hardware do <i>master</i> -transmissor de fazer ' <i>dumping</i> ' aos dados directamente a partir dos dispositivos <i>slaves</i> , [UM10204, 19 de Junho 2007]	59
Figura 4-17 Processo do byte START, [UM10204, 19 de Junho 2007]	61



# Lista de Tabelas

Tabela 4-1 Definição da terminologia do barramento I <sup>2</sup> C, [UM10204, 19 de Junho 2007] .....	46
Tabela 4-2 Endereços reservados, [UM10204, 19 de Junho 2007] .....	57
Tabela 5-1 Comandos de Instruções para I <sup>2</sup> C, [PCF2119X LCD controllers/drivers, 2003 Jan 30] .....	66
Tabela 5-2 Comandos de instruções para barramento paralelo, [PCF2119X LCD controllers/drivers, 2003 Jan 30].....	67
Tabela 2-7 Explicação dos símbolos S1 e S0 utilizados na Tabela 5-2, [PCF2119X LCD controllers/drivers, 2003 Jan 30].....	68
Tabela 5-3 Explicação dos símbolos da Tabela Erro! Não existe nenhum texto com o estilo especificado no documento.-4, [PCF2119X LCD controllers/drivers, 2003 Jan 30] .....	68
Tabela 5-4 Explicação dos símbolos TC1 e TC2 utilizados na Tabela 5-2, [PCF2119X LCD controllers/drivers, 2003 Jan 30] .....	68



# Lista de Acrónimos

AC	Address Counter.
ACK	Acknowledge.
CGRAM	Character Generator RAM.
CMOS	Complementary metal-oxide-semiconductor.
DDRAM	Display Data RAM.
DMA	Direct Access Memory.
EEPROM	Electrically Erasable Programmable Read-Only Memory.
I <sup>2</sup> C	Inter-Integrated Circuit.
I/O	Input/Output
IR	Registo de Instrucção.
IrDA	Infrared Data Association.
JTAG	Join Test Action Group.
LCD	Liquid Crystal Display.
MCU	Micro Computer Unit.
MSB	Most significant Bite or Byte.
NACK	Not Acknowledge.
NMOS	N-type metal-oxide-semiconductor.
TH	Transformada de Hilbert.
THD	Distorção Total Harmónica.
uC	Micro-controler.
RAM	Random Access Memory.
ROM	Read-Only Memory.
R/ $\overline{W}$	Read/Write.
RS	Registo de Selecção.
RS-232	Recommended Standard 232.
RS-485	Recommended Standard 485.
SCL	Serial Clock Signal.
SDA	Serial Data Signal.
Sr	Start Repeat.
UART	Universal Asynchronous Receiver-Transmitter.
USB	Universal Serial Bus.

## Geral

A	Ampère
C	Capacidade.
D	Potência de Distorção.
F.P.	Factor de Potência.
G	Condutância.
Hz	Hertz.
<i>i</i>	Corrente instantânea.
<i>I</i>	Valor eficaz da corrente.
L	Indução.
N	Ordem.
P	Potência Activa.
<i>p</i>	Potência instantânea.
Q	Potência Reactiva.
s	Segundos.
S	Potência Aparente.
<i>t</i>	Tempo
T	Período do sinal

$u$	Tensão instantânea.
$U$	Valor eficaz da tensão.
$v$	Tensão instantânea.
$V$	Valor eficaz da tensão.

### Simbologia grega

$\alpha$	Ângulo inicial da tensão.
$\beta$	Ângulo inicial da corrente.
$\omega$	Velocidade angular.
$\varphi$	Desfasamento entre a tensão e a corrente.

### Índices inferiores

$a$	Activa.
$C$	Complementar.
$d$	Distorção.
$H$	Harmónico.
$l$	Indutiva.
$n$	Ordem.
$opt$	Óptima.
$Q$	Aparente.
$q$	Reactiva.
$r$	Reactiva.
$0$	Inicial.



# Capítulo 1- Introdução

## 1.1 Introdução

A importância da energia é hoje reconhecida a todos os níveis da sociedade. Esta consciencialização abriu as portas à implementação de medidas de conservação de energia. Esta tarefa só é possível dispondo-se de conhecimentos que permitam equacionar o problema no sentido de procurar a resposta mais adequada.

Neste enquadramento, o desenvolvimento de equipamento específico destinado à caracterização energética das instalações eléctricas é uma tarefa de importância extrema.

Com este trabalho pretende-se desenvolver um equipamento microprocessado destinado à realização de acções de caracterização energética. Este equipamento deve possuir um conjunto de características que lhe confirmam versatilidade, robustez, baixo custo, capacidade de diálogo com outros. Estes aspectos devem proporcionar uma aquisição de dados precisa e fiável.

## 1.2 Objectivos e Estratégias

Um dos problemas objectivos neste trabalho situa-se essencialmente na criação de um sistema fiável, económico o quanto possível e versátil. Será então possível, com esse sistema, ter a possibilidade de fazer análise, medições e/ou testes a quaisquer sistemas eléctricos necessitando de melhoramento.

Outro dos problemas, já citado acima, é a fiabilidade do sistema. O aparelho quer-se fiável, logo para cumprir esse ponto, é necessário que o sistema funcione a uma frequência certa e o maior desempenho possível.

Outro ponto essencial deste trabalho é a versatilidade do sistema. Como o sistema é supostamente utilizado para trabalhos de campo, será muito agradável o utilizador ter a possibilidade de poder levar com ele o aparelho de medição sem ter a necessidade de ter que o ligar à rede eléctrica para o alimentar. Outra das funcionalidades desejadas para este sistema é a possibilidade de ser modular. Ou seja, o utilizador pode acrescentar ou retirar funcionalidades do aparelho em função das necessidades.

## 1.3 Organização do Relatório

Este relatório está organizado da seguinte forma:

- O primeiro capítulo é a Introdução. Nesse capítulo é feita uma breve abordagem do que é pretendido com este trabalho de dissertação.
- O segundo capítulo é a Revisão Bibliográfica. É nessa parte do relatório que é feita a pesquisa de trabalhos existentes e de métodos de análise que são necessários para a elaboração do trabalho.
- O terceiro capítulo é o *Hardware*. Nesse capítulo é feita a descrição pormenorizada de toda a parte física do sistema criado.
- O quarto capítulo é o Protocolo I<sup>2</sup>C. É nessa parte do relatório que é feita a descrição do funcionamento do protocolo de comunicação utilizado neste projecto.
- O quinto capítulo é o *Firmware*. Nesse capítulo são descritas todas as funcionalidades disponíveis no sistema e respectivo funcionamento. É igualmente nessa parte que é descrito o funcionamento da comunicação entre módulos.
- O sexto capítulo é a Conclusão. É neste capítulo que se encontra a discussão dos resultados obtidos e propostas de trabalhos futuros.



# Capítulo 2 - Revisão Bibliográfica

## 2.1. Instrumentação de Medida Electromecânica

Com o aumento da procura de energia por parte dos consumidores perante as entidades produtoras, tem-se tido necessidade em quantificar e de medir de alguma forma o produto transaccionado. Existe para isso, regra geral, duas formas de fazer a medição. O chamado método directo e método indirecto. O primeiro, obtêm-se com uma simples leitura directa do valor no próprio instrumento de medida. Enquanto que no método indirecto a informação obtêm-se com base numa expressão matemática que relaciona duas ou mais grandezas físicas cujo valor é necessário determinar.

A primeira pessoa a descobrir uma relação entre a corrente e o magnetismo foi o dinamarquês Hans Christian Oersted que nos anos 20 do século XIX observou que ao aproximar uma bússola de um fio percorrido por uma corrente, a agulha da bússola se movia. Em 1831, o britânico Michael Faraday demonstrou que um condutor percorrido por uma corrente move-se quando posto num campo magnético. A isto dá-se-lhe o nome de indução electromagnética. Em 1951, Lord Kelvin concebeu um sistema muito mais sensível que os existentes até à data, o galvanómetro de Thomson. Este instrumento tinha um inconveniente, ímanes ou peças de ferro situados próximos do galvanómetro podem fazer com a medição se altere. Em 1882, Jacques-Arsène d'Arsonval desenvolveu um dispositivo que ao contrário do anterior, é possível ser instalado em qualquer lugar. Em 1888, Edward Weston introduziu um dispositivo comercial e nele elaborou alguns aperfeiçoamentos técnicos<sup>1</sup>.

Pode-se observar que existem três fenómenos em jogo num dispositivo de medição clássico: o magnetismo, o electromagnetismo e a indução electromagnética. Estes fenómenos produzem na parte móvel do dispositivo três forças bem distintas:

- As forças motoras: São devidas às correntes eléctricas e aos campos magnéticos criados pelos ímanes permanentes ou bobinas do sistema e originam o movimento do elemento móvel do aparelho.
- As forças antagonistas: São estas forças que fazem com que o ponteiro indique sempre o mesmo valor para o mesmo valor de grandeza. Este tipo de força opõe-se ao movimento.
- As forças amortecedoras: São estas forças que fazem com que o sistema encontre rapidamente o equilíbrio. Sem elas o ponteiro do aparelho oscilaria em demasia devido à inércia existente antes de se fixar no valor final medido.

---

<sup>1</sup> <http://en.wikipedia.org/wiki/Galvanometer>

A classificação do aparelho de medida faz-se consoante o tipo da força motora utilizada. Desta forma existem vários tipos de instrumentação:

- Instrumentação de bobina móvel: Este instrumento é constituído por uma bobina de fio muito fino colocada num eixo móvel, e instalada entre pólos de um ímã fixo. Quando uma corrente eléctrica percorre a bobina, forma-se um campo magnético que interage com o campo do ímã, girando assim a bobina e consequentemente um ponteiro, ou agulha sobre uma escala graduada. Como o movimento do ponteiro é proporcional à corrente, o valor da corrente é indicado na escala graduada. O galvanómetro pode ler outras grandezas eléctricas como tensão contínua, tensão alternada, resistência potencia, e outras através de um circuito apropriado.<sup>2</sup>
- Instrumentação electrodinâmica: Este instrumento é idêntico ao anterior excepto que neste, o ímã permanente é substituído por um electroímã. Este sistema é utilizado em medições de potência. A grande importância desta construção está no facto de poder ser utilizada tanto em correntes contínuas como em correntes alternadas, considerando que o momento de rotação da bobina mantém a sua direcção quando ambas as correntes da bobina mudam de sentido.<sup>3</sup>
- Instrumentação de ferro móvel: Neste instrumento, ao contrário do instrumento de bobina móvel, a bobina é fixa, envolvendo uma pequena peça de ferro ligada ao ponteiro. Esse mesmo ponteiro tem a possibilidade de girar conforme o campo magnético produzido pela bobina. Este tipo de instrumento é pouco utilizado por ser menos sensível que o de bobina móvel, mas tem como vantagens ser mais barato, mais robusto e funcionar tanto com corrente contínua como com corrente alternada.<sup>4</sup>

## 2.2. Contador de Indução Electromecânico

O contador de indução, mais conhecido por FERRARI, foi apresentado pela primeira vez em 1888 por Shallenberger. Este instrumento permite determinar a energia consumida através da contagem das revoluções de um disco de alumínio que roda a uma velocidade proporcional à potência consumida. Duas bobinas actuam no disco metálico. Uma bobina, chamada bobina de tensão, é ligada de modo a que produza um fluxo magnético proporcional à tensão. A outra bobina, chamada de bobina de corrente, produz um fluxo magnético proporcional à corrente (ver Figura 2-1). Estes campos designados de “campos motores” provocam correntes de retornos denominadas de correntes de Foucault. A força exercida sobre o disco é proporcional ao produto da corrente instantânea com a

---

<sup>2</sup> <http://www.scribd.com/doc/3757139/Galvanometro-de-bobina-movel>

<sup>3</sup>

[http://books.google.com/books?id=qZvGfduPAT0C&pg=PA1000&lpg=PA1000&dq="galvanometro+eletrodinamico"&source=bl&ots=w13](http://books.google.com/books?id=qZvGfduPAT0C&pg=PA1000&lpg=PA1000&dq=)

<sup>4</sup> <http://www.scribd.com/doc/3757139/Galvanometro-de-bobina-movel>

tensão instantânea. Um ímã permanente exerce uma força de oposição proporcional à velocidade do disco. O equilíbrio entre essas duas forças opostas resulta na rotação a velocidade proporcional do disco.<sup>5</sup>

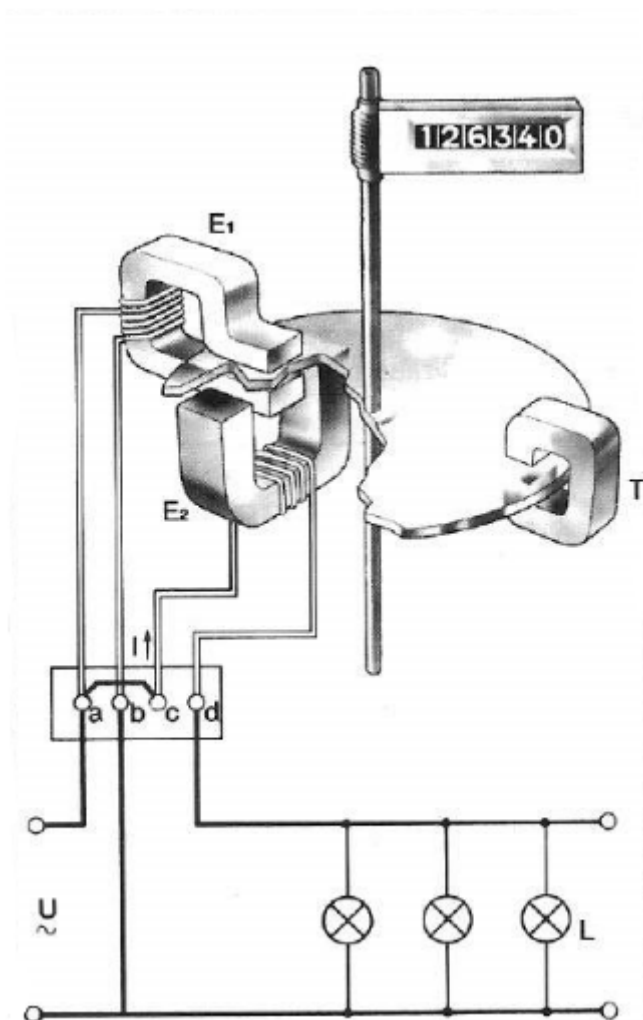


Figura 2-1 Elementos de um contador de indução,  
[<http://www.josematias.pt/EsquemasElectrotecnia/ContadorEnergia600.JPG>]

Este tipo de medição pode envolver vários tipos de erro. Um deles é o desgaste devido ao tempo das próprias componentes móveis do próprio instrumento. Outra possibilidade de erro são as condições climáticas em que se encontra o sistema de medição, como a temperatura, a sujidade, as poeiras, etc. Os lubrificantes da engrenagem podem, ao longo do tempo, secar e com isso os dentes das engrenagens do sistema perdem a relação de transmissão ou podem mesmo partir. Além disso pode

---

<sup>5</sup> [http://en.wikipedia.org/wiki/Electricity\\_meter](http://en.wikipedia.org/wiki/Electricity_meter)

existir também o erro devido às diferentes vibrações que o instrumento está sujeito. Estas vibrações podem causar a descalibração do sistema ou eventualmente fazer parar o disco rotativo.<sup>6</sup>

Além dos erros descritos acima, existem também os erros devido aos harmónicos. A introdução na rede eléctrica de cargas não lineares provoca o aparecimento de ondas não sinusoidais. O contador de indução possui componentes de grande inércia, como os circuitos magnéticos, bobinas ou ímanes de travagem, que não reagem tão rapidamente quanto o desejado a variações de carga, resultando em erros de leitura.

Além dos erros encontrados neste tipo de aparelho de medição, existe também a desvantagem dos elevados custos de manutenção. Devido a todas estas desvantagens, tem-se feito pesquisas no âmbito de melhorar tanto o custo como a qualidade de instrumentação de medida.

## 2.3. Contadores Baseados em Microprocessadores

Devidos aos problemas de erros causados pelos contadores de indução, tem-se observado com o avanço das novas tecnologias que os contadores baseados em microprocessadores têm maior capacidade em analisar dados e conseqüentemente introduzir menos erros. Esses novos dispositivos electrónicos são mais susceptíveis a eventos associados à baixa qualidade energética, como ondulações, transitórios e harmónicos do que os contadores de indução.

Nestes últimos dispositivos, a contagem é feita a partir de duas medições, uma inicial e outra final. O valor consumido é obtido com a diferença entre a final e inicial. Já com os instrumentos digitais, é possível ter um maior controlo da energia consumida tanto pelo consumidor como pela entidade distribuidora de energia.

Por outro lado, um dispositivo digital permite não só fazer a contagem da energia consumida pelo utilizador como pode também fazer a análise de outros componentes importantes na análise energética, como a potência reactiva, o factor de potência, os harmónicos, etc.

Outra das vantagens claras que este sistema possui, é a capacidade de criar um sistema de concentradores. Este sistema tem como objectivo principal a recolha dos valores dos consumos finais para efeitos de facturação e de automatizar os procedimentos envolvidos na aplicação do sistema tarifário. Este tipo sistema consiste em armazenar, concentrar a informação de um grupo de consumidores num único ponto de preferência num Posto de Transformação (PT), através da rede de distribuição, com um conjunto de contadores electrónicos. Assim sendo, o consumo de cada consumidor que está dependente daquele ramo de distribuição estará disponível no concentrador. Esse concentrador tem a capacidade de efectuar leituras diárias e armazena-las, o que permite ter

---

<sup>6</sup> [http://www.analog.com/static/imported-files/tech\\_articles/5779410760\\_year\\_life.pdf](http://www.analog.com/static/imported-files/tech_articles/5779410760_year_life.pdf)

um maior controlo do consumo. Evitando assim os diversos ajustes de fins de meses. Outra vantagem deste sistema é a possibilidade de criação de um sistema multi-tarifário. Esta solução permite ter menos custos devido à possibilidade de efectuar recolha das medições à distância, por via de linhas telefónicas, fibra óptica, cabo de televisão, rádio frequência ou até internet. Mas este sistema não se encontra ainda totalmente implementado devido a insegurança deste modo de comunicação e aos custos ainda elevados de implementação a grande escala.

Até agora, nos diversos métodos analisados, o pagamento é sempre feito pós-consumo. Mas com contadores digitais, a possibilidade de termos um sistema de pré-pagamento existe. Ou seja, o consumidor pode comprar uma quantia de energia para ir consumindo como bem o entender. Este sistema permite ao consumidor ter uma maior percepção dos gastos que está a ter a tempo real e não ter surpresas de fim de meses.

## 2.4. Contadores Híbridos

Este tipo de contadores é composto por uma parte microprocessada e outra baseada no conhecido sistema de FERRARIS. A parte digital permite contar o número de volta que efectua o disco de metal do contador de indução para que em seguida seja possível fazer todos os cálculos desejados.

Este sistema permite tirar as vantagens de cada uma das suas partes. Isto é, tem a robustez e a fiabilidade do contador de indução e a versatilidade de comunicação e de análise de dados que compõe o sistema baseado em microprocessador. Além disso, este sistema torna-se mais económico devido à simplicidade de que é constituído este contador.

## 2.5. Contadores Baseados nos Tempos de Multiplicadores de Divisões

Estes tipos de contadores funcionam da seguinte forma: se num instante  $t$ , for gerado uma largura de pulso for proporcional a um dos sinais de entrada e a amplitude do mesmo pulso for por sua vez proporcional à entrada do outro sinal, então a saída, que também é um impulso, será considerada como sendo o produto dos dois sinais de entrada. Contudo este tipo de contador apresenta limitações na sua banda de frequências relativamente estreita<sup>7</sup>. O princípio de funcionamento está representado na Figura 2-2.

---

<sup>7</sup> Paulo Alexandre Santos, “*Medida de Consumos de Electricidade por Processos de Amostragem*”, Coimbra, 1993.

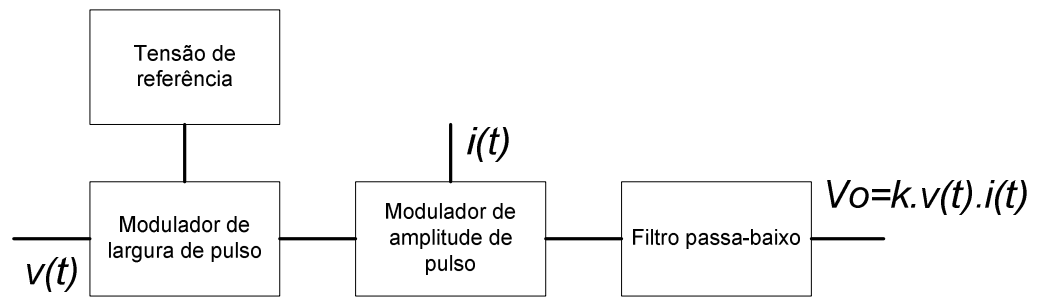


Figura 2-2 Diagrama de blocos de um Time Division Multiplier

## 2.6. Medida de Potências em Regimes Sinusoidais

Nos casos onde os sinais da corrente e da tensão se encontram simplesmente desfasada entre elas, a potência instantânea  $p$  é dada pela expressão

$$p = u \cdot i \quad [W],$$

Eq. 1

onde  $u$  → Tensão instantânea  
 $i$  → Corrente instantânea

A Potência Activa  $P$  define-se como o valor médio da potência instantânea durante um período, ou um número inteiro de períodos, e é dada pela expressão

$$P = \frac{1}{T} \int_0^T p \, dt = U \cdot I \cdot \cos(\varphi) \quad [W],$$

Eq. 2

onde  $T$  → Período do sinal  
 $U$  → Valor eficaz da tensão  
 $I$  → Valor eficaz da corrente  
 $\varphi$  → Desfasamento entre a tensão e a corrente

A Potência Reactiva  $Q$  é definida como a potência eléctrica associada ao fluxo oscilatório de energia existente entre a fonte e a carga e é dada pela expressão

$$Q = U \cdot I \cdot \sin(\varphi) \quad [VAR].$$

Eq. 3

A Potência Aparente  $S$  é definida como a máxima potência que se pode transferir da fonte para a carga. O seu valor é dado pela expressão

$$S = \sqrt{P^2 + Q^2} \quad [VA].$$

Eq. 4

O Factor de Potência (F.P.) é definido como a relação entre a potência média (potência activa) e a potência aparente e traduz a “utilização” da potência disponível. O seu valor é dado pela expressão

$$F.P. = \frac{P}{S} = \cos(\varphi).$$

Eq. 5

## 2.7. Medida de Potências em Regimes não Sinusoidais

Como se pode verificar anteriormente, as definições das diversas grandezas são unanimemente aceites pelos investigadores. Já não se pode dizer o mesmo quando o regime de funcionamento é não sinusoidal.

De tal forma, considerando as ondas da tensão  $u$  e da corrente  $i$  definidas pelas expressões

$$u = \sum_n \sqrt{2} \cdot U_n \cdot \sin(n \cdot \omega \cdot t + \alpha_n)$$

Eq. 6

e

$$i = \sum_n \sqrt{2} \cdot I_n \cdot \sin(n \cdot \omega \cdot t + \beta_n),$$

Eq. 7

onde

- $U_n$  → Valor eficaz da tensão do harmónico de ordem  $n$
- $I_n$  → Valor eficaz da corrente do harmónico de ordem  $n$
- $\alpha_n$  → Ângulo inicial da tensão do harmónico de ordem  $n$
- $\beta_n$  → Ângulo inicial da corrente do harmónico de ordem  $n$

Podemos desta forma definir a Potência Activa pela expressão

$$P = \frac{1}{T} \int_0^T p \, dt = \frac{1}{T} \int_0^T u \cdot i \, dt \quad [W].$$

Eq. 8

E fazendo uma aproximação do integral a um somatório a expressão anterior fica

$$P = \sum_n U_n \cdot I_n \cdot \cos(\phi) \quad [W] \quad \text{com } \phi = \beta_n - \alpha_n.$$

Eq. 9

Observa-se que os investigadores são unânimes quanto à aplicação da definição anterior tanto a regimes sinusoidais como não sinusoidais. Mas no que diz respeito à Potência não Activa, tem-se visto alguma diferença entre investigadores. Distinguem-se duas vertentes principais:

- Análise no domínio da frequência
- Análise no domínio do tempo

## 2.8. Definição de Potência de Budeanu

A análise no domínio da frequência é baseada na análise de Fourier, introduzida por Budeanu e distingue quatro potências: A Potência Aparente (S), a Potência Activa (P), a Potência Reactiva (R) e a Potência de Distorção (D). A opinião é unânime, as definições abaixo não têm significado físico, apesar de haver a seguinte relação

$$S^2 = P^2 + Q^2 + D^2.$$

Eq. 10

Assim, a Potência Reactiva tem a expressão

$$Q = \sum_n U_n \cdot I_n \cdot \sin(\phi_n) \quad [VAR].$$

Eq. 11

Enquanto a Potência de Distorção é dada por

$$D = \sqrt{S^2 - P^2 - Q^2}.$$

Eq. 12

A análise no domínio do tempo é baseada na decomposição da corrente em duas componentes ortogonais, a corrente activa  $i_a$ , em fase com a tensão, e a corrente fictícia  $i_r$ , em quadratura de fase com o sinal da tensão.

Este tipo de aproximação, embora seja aquele que reúne o maior consenso, ainda não é globalmente aceite.

## 2.9. Definição de Potência de Fryze

Esta aproximação foi introduzida pelo investigador Polaco S. Fryze em 1932. A sua proposta da caracterização da potência é feita no domínio do tempo e consiste em subdividir a corrente total do sistema  $i(t)$  em duas componentes ortogonais, corrente activa  $i_a(t)$  e a corrente reactiva  $i_r(t)$ .

No domínio do tempo, a onda da corrente activa tem a mesma forma de onda da tensão  $u(t)$  estando em fase com ela e a amplitude proporcional à condutância  $G$  do circuito.

$$i_a(t) = G \cdot u(t) = \frac{P}{|u|^2} \cdot u,$$

Eq. 13

onde  $|u|$  representa o valor eficaz da tensão.

A corrente reactiva representa a diferença entre a corrente total e a corrente activa, assim sendo temos

$$i_r(t) = i(t) - i_a(t).$$

Eq. 14

Como a corrente  $i_a(t)$  e  $i_r(t)$  são ortogonais, pode-se estabelecer entre os valores eficazes a seguinte relação

$$I^2 = I_a^2 + I_r^2.$$

Eq. 15

Tendo em conta o seguinte

$$P = I_a \cdot U$$

Eq. 16

e

$$Q = I_r \cdot U.$$

Eq. 17

Pode-se definir a potência aparente  $S$  da forma

$$S^2 = U^2 \cdot I^2 = U^2 \cdot (I_a^2 + I_r^2) = P^2 + Q^2.$$

Eq. 18

Contudo, a vantagem principal deste método é que não necessita da introdução de uma quarta quantidade. No caso da corrente residual ser anulada, o factor de potência é unitário. No entanto, em cálculos de fluxos de energia, não pode ser utilizada. Esta teoria tornou possível o desenvolvimento de instrumentação para medir potência reactiva por não ser necessário a utilização das componentes harmónicas na definição de potência.

## 2.10. Definição de Potência de Shepherd e Zakikhani

À semelhança da definição anterior, a definição dada por W. Shepherd e P. Zakikhani é baseada na decomposição da corrente total em duas componentes:  $i_r$  que se encontra em fase com a tensão e  $i_x$  que se encontra em quadratura. Estas correntes estão definidas da forma

$$i_r = \sqrt{2} \cdot \sum_n I_n \cdot \cos \phi_n \cdot \sin(n\omega t + \alpha_n)$$

Eq. 19

e

$$i_x = \sqrt{2} \cdot \sum_n I_n \cdot \sin \phi_n \cdot \cos(n\omega t + \alpha_n)$$

Eq. 20

Como  $i_r$  e  $i_x$  são ortogonais, temos que

$$|i|^2 = |i_r|^2 + |i_x|^2.$$

Eq. 21

Ao multiplicar esta expressão pelo quadrado do valor eficaz da tensão  $|u|$ , temos então a equação da potência,

$$S^2 = S_r^2 + S_x^2.$$

Eq. 22

Onde  $S_r$  é a potência aparente reactiva e  $S_x$  é a potência aparente activa. No caso de haver uma carga não linear, Shepherd e Zakikhani definiram uma terceira potência, ou seja a potência de distorção  $S_d$ , cujo quadrado é adicionado à equação da potência.

S&Z, tal como Budeanu, afirmam que a potência reactiva não representa qualquer quantidade física e que a respectiva compensação não leva a uma situação de factor de potência máximo. Para

efeitos de cobrança, os autores também afirmam que no caso da onda de tensão de alimentação se apresentar distorcida, o cálculo da potência reactiva segundo Budeanu produz um fornecimento gratuito de potência ao utilizador.

A proposta de Shepherd e Zakikhani foi muito criticada devido ao facto de ele não terem introduzido a tradicional definição de potência activa. Pela primeira vez, foi possível resolver o problema de minimização de potência aparente através da compensação da potência reactiva.

## 2.11. Definição de Potência de Sharon

A análise em ambientes não sinusoidais da potência aparente apresentada por D. Sharon é muito semelhante à de Shepherd e Zakikhani. A definição é baseada numa análise no domínio da frequência. Recorre a uma divisão em duas componentes, em harmónicos comuns e não comuns. Uma componente de potência aparente  $S_q$  é proposta da forma

$$S_q^2 = U^2 \sum_n I_n^2 \cdot \sin^2 \phi_n.$$

Eq. 23

A componente de potência complementar  $S_c$  é dada da forma

$$S_c^2 = \sum_{m \in M} U_m^2 \sum_{n \in N} I_n^2 \cdot \cos \phi_n + U_{rms} \left[ \sum_{p \in P} I_p^2 + \frac{1}{2} \sum_{\beta \in N} \sum_{\gamma \in N} (U_\beta \cdot I_\gamma \cdot \cos \phi_\gamma - U_\gamma \cdot I_\beta \cdot \cos \phi_\beta) \right].$$

Eq. 24

Resultando disso, a potência aparente  $S$  é dada por:

$$S^2 = P^2 + S_q^2 + S_c^2.$$

Eq. 25

Sharon introduziu, igualmente para efeitos de compensação do factor de potência, as expressões de capacidade óptima ( $C_{opt}$ ) e de indução óptima ( $L_{opt}$ ), dependendo das características da carga.

## 2.12. Definição de Potência de Kusters e Moore

N. L. Kusters e W. J. Moore propõem um novo método para definir a potência reactiva em regime não sinusoidal. Este método consiste em subdividir a corrente em três componentes:

1. A componente da corrente activa, tem a mesma forma de onda e fase da tensão aplicada.
2. A componente da corrente reactiva indutiva/capacitiva, tem a mesma forma de onda e fase de uma corrente que atravessa um indutância/capacidade com a mesma tensão aplicada.
3. A componente da corrente reactiva residual, quer capacitiva ou indutiva, é o que resta da corrente total após ter-lhe subtraído as duas outras componentes anteriores.

A equação da corrente usa a expressão

$$i = i_p + i_q.$$

Eq. 26

Onde a corrente activa instantânea tem a forma

$$i_p = \frac{P}{U^2} \cdot u = u \cdot \left( \frac{1}{T} \cdot \int_0^T ui \, dt \right) / U^2.$$

Eq. 27

Onde  $U$  representa o valor eficaz da tensão.

Assim sendo, a corrente reactiva instantânea fica

$$i_q = i - i_p.$$

Eq. 28

E a corrente reactiva eficaz é

$$I_q = \sqrt{I^2 - I_p^2}.$$

Eq. 29

Temos ainda a potência reactiva expressa por

$$Q = \sqrt{S^2 - P^2}.$$

Eq. 30

A corrente reactiva é ainda dividida numa componente indutiva ou capacitiva e numa componente residual indutiva ou capacitiva.

A corrente reactiva indutiva instantânea fica então

$$i_{ql} = \bar{u} \left( \frac{1}{T} \int_0^T \bar{u}i \, dt \right) / \bar{U}^2.$$

Eq. 31

Sendo  $\bar{u}$  e  $\bar{U}$  os valores instantâneo e eficaz da componente alternada  $\frac{du}{dt}$ .

Por último a correspondente componente residual indutiva ou capacitiva tem a expressão:

$$i_{qlr} = i - i_p - i_{ql}.$$

Eq. 32

## 2.13. Definição de Potência de Slonim e Van Wyk

Uma definição de potência activa, reactiva, aparente e de distorção é proposta por M. A. Slonim e J. D. Van Wyk. Esta proposta tenta encontrar e formular uma interpretação física simples para cada componente da potência em sinais sinusoidais e/ou não sinusoidais. Para estes investigadores, a potência de distorção é composta por termos activos e reactivos e a potência aparente em sistemas não sinusoidais deve ser representada por um vector multi-dimensional, ao contrário de um vector tridimensional como até agora se tem apresentado.

Analisando a expressão da potência aparente  $S$  num sistema não sinusoidal temos a expressão

$$\begin{aligned} S^2 &= U^2 \cdot I^2 \\ &= \sum_{k=0}^{\infty} U_k^2 \cdot \sum_{n=0}^{\infty} I_n^2 \\ &= \sum_{k=0}^{\infty} U_k^2 \cdot I_k^2 + \sum_{\substack{k=0, n=0 \\ k \neq n}}^{\infty} U_k^2 \cdot I_n^2 \\ &= S_h^2 + D_z^2. \end{aligned}$$

Eq. 33

Cada componente  $U_k I_k$  tem a mesma forma e a mesma natureza física que a potência aparente do harmónico particular ( $S_k$ ).

Cada componente  $U_k I_n$  depende do valor eficaz da tensão e da corrente de frequências diferentes. Deste modo, cada componente pode ser designada por potência de distorção de um par particular de harmónicos ( $D_{kn}$ ).

Concluindo,  $S_k$  e  $D_{kn}$  podem ser representados por duas formas equivalentes para componentes de potência activa e reactiva que são elas:

$$S_k^2 = U_k^2 \cdot I_k^2 = P_{kn}^2 + Q_k^2$$

Eq. 34

e

$$D_{kn}^2 = U_k^2 \cdot I_n^2 = P_{kn}^2 \cdot Q_{kn}^2$$

Eq. 35

## 2.14. Definição de Potência de Enslin e Van Wyk

J. H. R. Enslin e J. D. Van Wyk propõem no seu artigo uma definição de potência no domínio do tempo utilizando técnicas de correlação. A proposta compreende uma combinação de técnicas de processamento digital e analógico na medição e análise das componentes da potência. Estes autores propõem uma subdivisão em duas componentes ortogonais reais, potência activa e fictícia, em analogia à definição de Fryze. No entanto, para o controlo da potência fictícia, esta mesma é subdividida em duas componentes ortogonais.

A potência activa  $P$  de um período fundamental  $T$  é definida da forma

$$P = \frac{1}{T} \int_0^T u(t) \cdot i(t) dt.$$

Eq. 36

Caso seja num intervalo de tempo  $dt$ , determinado arbitrariamente, a potência activa pode ser obtida do resultado da correlação cruzada entre a tensão e a corrente. Assim sendo, temos a expressão:

$$R_{ui}(t) = \frac{1}{dT} \int_0^{dT} u(t) \cdot i(t - \tau) dt.$$

Eq. 37

Sabendo isso, a primeira componente da potência fictícia é a potência reactiva e tem a expressão

$$Q = \sqrt{\hat{R}_{ui}^2(\tau) - R_{ui}^2(0)}.$$

Eq. 38

Onde  $\hat{R}_{ui}(\tau)$  representa o valor máximo de  $R_{ui}(\tau)$  e  $R_{ui}(0)$  representa o valor de  $R_{ui}(\tau)$  no instante inicial.

A segunda componente da potência fictícia é a chamada *deactive power*. Esta componente é associada à não similaridade entre as formas de ondas da tensão e da corrente e é calculada da forma

$$D = \sqrt{S^2 - P^2 - Q^2}.$$

Eq. 39

## 2.15. Definição da Potência de Czarnecki

Em 1987 L. S. Czarnecki fez uma proposta onde define a potência no domínio da frequência utilizando a definição de corrente activa apresentada por Fryze. Segundo o autor, esta última definição tem utilidade no sentido de descrever o fenómeno da transferência de energia. Czarnecki tenta combinar esta aproximação com a definição de Shepherd e Zakikhani na óptica de preservar as vantagens de cada uma delas.

Uma tensão periódica pode ser descrita por uma série de Fourier complexa, ou seja,

$$u = \text{Re} \left( \sum_{n=0}^{+\infty} U_n e^{jn\omega_1 t} \right).$$

Eq. 40

Onde  $\omega_1$  é a frequência angular do harmónico fundamental e  $n$  a ordem de um harmónico não nulo.

Esta tensão pode alimentar uma carga linear num sistema de potência com uma admitância dada por

$$Y_n = G_n + jB_n.$$

Eq. 41

Onde  $G$  e  $B$  são factores dependentes da frequência.

A corrente que percorre a carga é

$$i = \operatorname{Re} \left( \sum_{n=0}^{+\infty} U_n (G_n + jB_n) e^{jn\omega_1 t} \right).$$

Eq. 42

De acordo com a definição de Fryze e assumindo que toda a potência é absorvida pela condutância  $G_e$ , temos a seguinte expressão

$$G_e = \frac{P}{U^2}.$$

Eq. 43

Esta condutância alimentada pela tensão  $u$ , irá ser percorrida por uma corrente activa  $i_a$  e por uma corrente residual definida por

$$i - i_a = \operatorname{Re} \left( \sum_{n=0}^{+\infty} U_n (G_n - G_e + jB_n) e^{jn\omega_1 t} \right).$$

Eq. 44

Esta última corrente pode ser dividida em duas componentes. A primeira denominada de corrente dispersa  $i_s$  (*scattered*) e a segunda por corrente reactiva  $i_r$ .

$$i_s = \operatorname{Re} \left( \sum_{n=0}^{+\infty} U_n (G_n - G_e) e^{jn\omega_1 t} \right)$$

Eq. 45

e

$$i_r = \operatorname{Re} \left( \sum_{n=0}^{+\infty} U_n jB_n e^{jn\omega_1 t} \right).$$

Eq. 46

Devido a estas correntes serem ortogonais, os seus valores eficazes podem ser expressos por

$$I^2 = I_a^2 + I_s^2 + I_r^2.$$

Eq. 47

Multiplicando esta expressão por  $U^2$ , obtêm-se a expressão do quadrado da potência aparente

$$S^2 = P^2 + D_s^2 + Q_r^2.$$

Eq. 48

## 2.16. Definição de Potência de Al-Tallaq

Este método permite calcular a corrente instantânea activa e reactiva, a tensão activa e reactiva, as componentes complexas de potência e a potência de distorção. Este método é baseado na transformada de Hilbert (TH). As partes reais dessas quantidades complexas são obtidas com medidas directas da corrente e tensão real dos sinais do sistema de potência. As partes imaginárias dessas quantidades são desenvolvidas com a ajuda da transformada de Hilbert. A vantagem deste método é que pode ser aplicado tanto em sistemas sinusoidais como em sistemas não sinusoidais, com ou sem potência instantânea nula.

Em sistemas não sinusoidais, a tensão  $v(t)$  e a corrente  $i(t)$  podem ser consideradas como a combinação de dois sinais, nomeadamente  $v_1(t)$ ,  $v_h(t)$ ,  $i_1(t)$  e  $i_h(t)$ ,

$$v(t) = v_1(t) + v_h(t)$$

Eq. 49

e

$$i(t) = i_1(t) + i_h(t).$$

Eq. 50

Onde  $v_1(t)$  e  $i_1(t)$  são os componentes fundamentais da tensão e da corrente instantâneas.

As componentes de harmónicos da corrente instantânea  $i_h(t)$  e tensão instantânea  $v_h(t)$  são dadas por

$$v_h(t) = v_0 + \sum_{n=2}^{n=N} v_n$$

Eq. 51

e

$$i_h(t) = i_0 + \sum_{n=2}^{n=N} i_n.$$

Eq. 52

Onde  $v_0$  e  $i_0$  são as componentes da corrente contínua e  $n$  e  $N$  são a ordem dos harmónicos e o número do sinal harmónico.

A componente complexa da corrente  $\dot{I}(t)$  e da tensão  $\dot{V}(t)$  são geradas pela TH que atrasa todas as componentes de frequência (fundamental e harmónica) de  $90^\circ$ . Assim sendo temos:

$$\dot{I}(t) = i(t) + \tilde{i}(t)$$

Eq. 53

e

$$\dot{V}(t) = v(t) + \tilde{v}(t).$$

Eq. 54

Referindo-se à serie de Fourier, a corrente e a tensão podem ser expressas por

$$i(t) = a_{i0} + \sum_{n=1}^{\infty} (a_{in} \cos(n\omega t) + b_{in} \sin(n\omega t))$$

Eq. 55

e

$$v(t) = a_{v0} + \sum_{n=1}^{\infty} (a_{vn} \cos(n\omega t) + b_{vn} \sin(n\omega t)).$$

Eq. 56

Utilizando a TH, a componente reactiva da corrente  $\tilde{i}(t)$  e a tensão reactiva  $\tilde{v}(t)$  fica

$$\tilde{i}(t) = \sum_{n=1}^{\infty} a_{in} \sin(n\omega t) - \sum_{n=1}^{\infty} b_{in} \cos(n\omega t)$$

Eq. 57

e

$$\tilde{v}(t) = \sum_{n=1}^{\infty} a_{vn} \sin(n\omega t) - \sum_{n=1}^{\infty} b_{vn} \cos(n\omega t).$$

Eq. 58

As magnitudes e as fases dos ângulos dos sinais da corrente complexa instantânea e tensão complexa instantânea são definidas por

$$I_m(t) = \sqrt{i^2(t) + \tilde{i}^2(t)},$$

Eq. 59

$$V_m(t) = \sqrt{v^2(t) + \tilde{v}^2(t)},$$

Eq. 60

$$\phi_i(t) = \tan^{-1} \left( \frac{\tilde{i}(t)}{i(t)} \right),$$

Eq. 61

e

$$\phi_v(t) = \tan^{-1} \left( \frac{\tilde{v}(t)}{v(t)} \right).$$

Eq. 62

A potência complexa  $\hat{S}(t)$  pode ser definida multiplicando a tensão complexa pelo conjugado da corrente complexa,  $\hat{I}(t)$ , ou seja

$$\hat{S}(t) = \frac{1}{2} \hat{V}(t) \hat{I}(t) = \frac{1}{2} V_m(t) I_m(t) e^{j(\phi(t))},$$

Eq. 63

onde  $\phi(t) = \phi_v(t) - \phi_i(t)$  é o ângulo da carga do factor de potência.

A potência aparente instantânea  $S(t)$ , real instantânea e reactiva instantânea podem ser calculadas para sistemas sinusoidais da forma

$$S(t) = \frac{1}{2} V_m(t) I_m(t) = V(t) I(t),$$

Eq. 64

$$P(t) = \frac{1}{2} V_m(t) I_m(t) \cos(\phi(t)) = V(t) I(t) \cos(\phi(t)),$$

Eq. 65

e

$$Q(t) = \frac{1}{2} V_m(t) I_m(t) \sin(\phi(t)) = V(t) I(t) \sin(\phi(t)).$$

Eq. 66

Estas potências activa e reactiva instantâneas podem ser também decompostas em componentes fundamental e harmónicas. Vem então que,

$$P(t) = P_1(t) + P_h(t) = i(t)v(t) + \tilde{i}(t)\tilde{v}(t)$$

Eq. 67

e

$$Q(t) = Q_1(t) + Q_h(t) = i(t)\tilde{v}(t) - \tilde{i}(t)v(t).$$

Eq. 68

Onde  $P_1$  é a potência activa (media) gerada pela frequência fundamental.  $P_h$  é a potência activa instantânea gerada pela componente harmónica.  $Q_1$  é a potência reactiva gerada pela frequência fundamental.  $Q_h$  é a potência reactiva instantânea gerada pela a componente harmónica. A expressão para  $P_1$  e para  $Q_1$  são respectivamente

$$P_1 = \frac{1}{T} \int_0^T P(t) dt = \frac{1}{T} \int_0^T P_1(t) dt + \frac{1}{T} \int_0^T P_h(t) dt,$$

Eq. 69

e

$$Q_1 = \frac{1}{T} \int_0^T Q(t) dt = \frac{1}{T} \int_0^T Q_1(t) dt + \frac{1}{T} \int_0^T Q_h(t) dt.$$

Eq. 70

A potência aparente média  $S$  é dada pela expressão

$$S = \frac{1}{T} \int_0^T S(t) dt.$$

Eq. 71

A componente da potência distorção  $D$ , pode ser expressa da por

$$D = \sqrt{S^2 - P_1^2 - Q_1^2},$$

Eq. 72

onde se verifica que a relação  $P_1^2 - Q_1^2 \geq S^2$  é verdadeira.

## 2.17. Definição de Potência do IEEE de 2009

Esta definição de potência activa, reactiva e aparente é baseada no conhecimento desenvolvido e aceite desde dos anos 40. Tem como base as diferentes discussões e críticas feitas ao longo dos anos pelos diversos investigadores sobre este tema.

Existe duas componentes distintas da corrente e da tensão instantânea em sistemas não sinusoidais, a saber

$$v = v_1 + v_H$$

Eq. 73

e

$$i = i_1 + i_H.$$

Eq. 74

Onde

$$v_1 = \sqrt{2}V_1 \sin(\omega t - \alpha_1),$$

Eq. 75

$$i_1 = \sqrt{2}I_1 \sin(\omega t - \beta_1),$$

Eq. 76

$$v_H = V_0 + \sqrt{2} \sum_{h \neq 1} V_h \sin(h\omega t - \alpha_h),$$

Eq. 77

e

$$i_H = I_0 + \sqrt{2} \sum_{h \neq 1} I_h \sin(h\omega t - \beta_h).$$

Eq. 78

A potência instantânea é dada pelas expressões

$$p = v \cdot i,$$

Eq. 79

e

$$p = p_a + p_q.$$

Eq. 80

Onde

$$p_a = V_0 I_0 + \sum_h V_h I_h \cos \theta_h [1 - \cos(2h\omega t - 2\alpha_h)].$$

Eq. 81

É a parte da potência instantânea que é igual a soma dos harmônicos da potência activa.

A componente  $p_q$  que se segue, é o termo que não representa a transferência nítida de energia:

$$\begin{aligned}
 p_q = & - \sum_h V_h I_h \sin \theta_h \sin(2h\omega t - 2\alpha_h) \\
 & + 2 \sum_n \sum_m V_n I_m \sin(m\omega t - \beta_n) \sin(n\omega t - \beta_n) \\
 & + \sqrt{2}V_0 \sum_h I_h \sin(h\omega t - \beta_h) + \sqrt{2}I_0 \sum_h V_h \sin(h\omega t - \alpha_h).
 \end{aligned}$$

Eq. 82

A potência activa é dada pela expressão

$$P = \frac{1}{kT} \int_{\tau}^{\tau+kT} p dt = \frac{1}{kT} \int_{\tau}^{\tau+kT} p_a dt.$$

Eq. 83

Ou seja,

$$P = P_1 + P_H.$$

Eq. 84

Onde a potência activa fundamental  $P_1$  é dada por

$$P_1 = \frac{1}{kT} \int_{\tau}^{\tau+kT} v_1 i_1 dt = V_1 I_1 \cos \theta_1.$$

Eq. 85

E a potência activa harmónica é dada por

$$P_H = V_0 I_0 + \sum_{h \neq 1} V_h I_h \cos \theta_h = P - P_1.$$

Eq. 86

A potência reactiva fundamental é expressa da forma

$$Q_1 = \frac{\omega}{kT} \int_{\tau}^{\tau+kT} i_1 \left[ \int v_1 dt \right] dt = V_1 I_1 \sin \theta_1.$$

Eq. 87

A potência aparente é dada pela expressão

$$S = VI.$$

Eq. 88

A potência aparente fundamental e as suas componentes são dadas respectivamente por

$$S_1 = V_1 I_1$$

Eq. 89

e

$$S_1^2 = P_1^2 + Q_1^2$$

Eq. 90

A separação da corrente e da tensão de valores eficazes em termo fundamental e harmónico resolve a potência aparente da forma

$$S^2 = (VI)^2 = (V_1^2 + V_H^2)(I_1^2 + I_H^2) = S_1^2 + S_N^2.$$

Eq. 91

Onde  $S_N = \sqrt{S^2 - S_1^2}$  é a potência aparente não fundamental. Essa potência permite calcular estes três termos ( $D_1, D_V$  e  $S_H$ ) da forma

$$S_N^2 = D_1^2 + D_V^2 + S_H^2.$$

Eq. 92

A potência da corrente de distorção é calculada da forma

$$D_I = V_1 I_H = S_1 (THD_I).$$

Eq. 93

Onde a distorção total harmónica da corrente é dada por

$$THD_I = \frac{I_H}{I_1} = \sqrt{\left(\frac{I}{I_1}\right)^2 - 1}.$$

Eq. 94

A potência da tensão de distorção é dada por

$$D_V = V_H I_1 = S_1 (THD_V).$$

Eq. 95

Onde a distorção total harmónica da tensão é dada por

$$THD_V = \frac{V_H}{V_1} = \sqrt{\left(\frac{V}{V_1}\right)^2 - 1}.$$

Eq. 96

A potência de aparente harmónica é expressa por

$$S_H = V_H I_H = S_1 (THD_I) (THD_V) = \sqrt{P_H^2 + D_H^2}.$$

Eq. 97

Onde a distorção total harmónica é dada por

$$D_H = \sqrt{S_H^2 - P_H^2}.$$

Eq. 98

A potência não activa que no passado era chamada de potência fictícia, é agora calculada da forma

$$N = \sqrt{S^2 - P^2}.$$

Eq. 99

## 2.18. Análise das Definições Apresentadas

Podemos observar com base nas diferentes definições que existem duas claras vertentes principais. A análise no domínio da frequência e no domínio do tempo. Na análise no domínio do tempo introduzida por Budeanu, ainda hoje, aceites como standards, as definições não têm sentido físico. Além disso, é muito difícil criar instrumentos para medir as potências baseadas na análise no domínio da frequência.

Por outro lado a análise no domínio do tempo introduzida por Fryze surgiu da necessidade de criar instrumentos com capacidade de medir potências reactivas em ambientes não sinusoidais.

Podemos também observar que existe uma decomposição em noutros termos da corrente e na tensão. Esta aproximação feita por alguns autores como Kusters, Czarnecki, Al-Tallaq, reúne até os dias de hoje a maior unanimidade entre os investigadores, no entanto, ainda não existe definições globalmente aceites.



# Capítulo 3 - Hardware

## 3.1 Conceito

Com este projecto pretendeu-se desenvolver uma aparelhagem de auditoria energética de sistemas eléctricos. No mercado dos dispositivos de monitorização já existem aparelhos com este tipo de capacidade. No entanto, muito deles têm dimensões elevadas, com capacidade por vezes desnecessárias e, claro, isso reflecte-se no custo.

Para tal, este dispositivo pretende-se que tenha um custo mais baixo possível, de pequenas dimensões e baseado em módulos alteráveis. Ou seja, ser possível escolher os diferentes módulos que o compõe dependendo da necessidade do utilizador.

Devido ao objectivo de criação de um sistema baseado em movimentação dos diferentes módulos, o protocolo de comunicação entre as várias partes que compõem o aparelho, tem de ser simples e ter a capacidade de funcionar inteiramente mesmo que lhe faltando uma das partes que compõe o sistema por inteiro. Assim sendo, a possibilidade encontrada de comunicação entre os diferentes módulos é o protocolo I<sup>2</sup>C (Inter-Integrated Circuit).

Em cada plataforma criada, existe um microprocessador que permite a comunicação entre as diferentes partes, à excepção do módulo de alimentação. Este último, como não necessita de comunicar com outros módulos, também não é necessário o módulo de comunicação.

## 3.2 O Módulo da Fonte de Alimentação

É nesta parte do *hardware* que reside, como o nome indica, toda a parte da alimentação do sistema. Como um dos objectivos deste projecto era a criação de um sistema leve, de fácil transporte e barato, o módulo da fonte de alimentação também se queria desse modo. Por isso, o desejo de se poder alimentar em qualquer lugar é essencial.

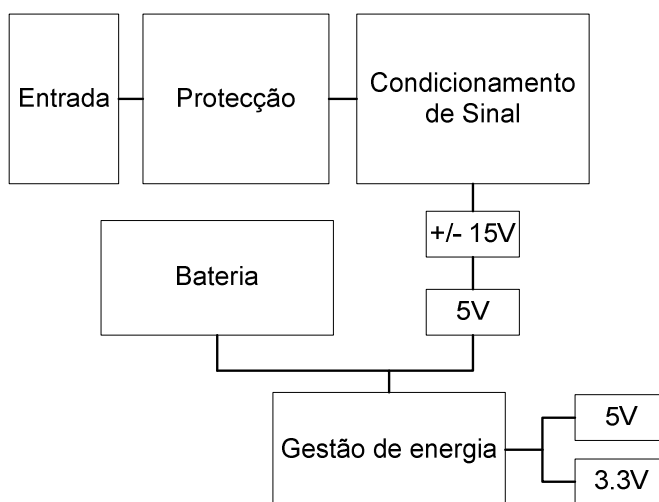


Figura 3-1 Diagrama de blocos do módulo da fonte de alimentação

Uma das possibilidades de alimentação é à rede eléctrica de 230V ou de 380V. Com este módulo, temos a possibilidade de se poder alimentar tanto numa rede eléctrica de 230V como numa de 380V. Para tal, não foi utilizado nenhum transformador nesse módulo. A utilização do transformador iria provocar um desfasamento entre a tensão e a corrente o que provocaria medições alteradas. Ao utilizar um simples condensador para baixar a tensão de entrada, não existe nenhum deslocamento entre tensão e corrente. Além disso, o transformador não tem a versatilidade de ser ligado a uma tensão de 230V ou 380V. Para poder ter essa opção utilizando transformadores, seria necessária a utilização de dois transformadores diferentes, o que tornaria o sistema caro, pesado e pouco versátil.

Este sistema, ao querer ser versátil, foi pensado para ter a possibilidade de ser alimentado por pilha para que não seja necessária a sua ligação à rede eléctrica. Por isso, foi estudada a possibilidade de introduzir uma bateria para a própria alimentação do sistema. Esta placa também tem essa possibilidade de alimentação. O ponto negativo é que a bateria utilizada no módulo não tenha tensão suficiente para alimentar o amplificador operacional utilizado na placa MCU. Esse amplificador necessita de uma alimentação de  $\pm 15V$ . A bateria utilizada só disponibiliza uma tensão de 6V. Assim sendo a parte da medida das correntes, quando o sistema não está ligado à rede, não é possível, enquanto que a parte das medidas das tensões continua operacional devido ao facto de não ser necessário a utilização de um amplificador operacional.

As tensões de saída necessária para o resto do circuito são +/- 15V, 5V e 3.3V. A transformação da tensão de 380V/220V para estas tensões é feita sem a utilização de transformador devido ao custo elevado deles e desta forma temos também a possibilidade de poder ligar uma tensão de 230V na mesma entrada da tensão de 380V. Para poder recriar esta situação utilizando transformadores são necessários dois transformadores diferentes, um para cada tensão. E, conseqüentemente haveria uma repercussão no custo e no tamanho do módulo.

Nos parágrafos seguintes, está explicado em detalhe todo o funcionamento deste módulo.

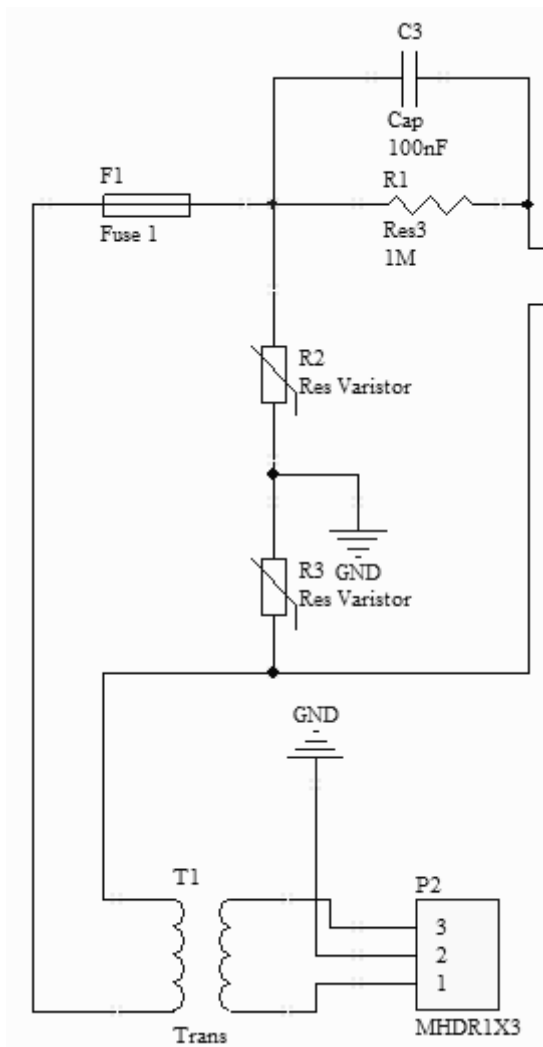


Figura 3-2 Entrada e protecção da placa

A Figura 3-2 é a parte da entrada e da protecção do módulo da fonte de alimentação. Pode-se observar a utilização de um transformador ligado directamente à entrada da alimentação da rede (P2). Anteriormente foi dito que não se iria utilizar um transformador para baixar a tensão. Essa afirmação mantém-se correcta. Neste módulo o transformador utilizado é de relação unitária (1:1) e tem como funcionalidade isolar galvanicamente o resto do circuito da tensão de entrada. O utilizador tem assim, com a utilização deste componente, uma maior segurança.

Pode-se também notar que foi utilizado um fusível para permitir a protecção do circuito contra os picos de corrente existentes na rede eléctrica. Também se pode observar a colocação de dois varistores em montagem de modo comum. Estes dois componentes permitem proteger o circuito contra os picos de tensão. O varistor deixa passar uma determinada tensão, dependendo do potencial de condutividade dele. Caso seja sujeito a uma tensão superior, o varistor faz com que esse excedente seja transformado em calor.

O condensador C3 é utilizado para baixar a tensão de entrada. Este condensador foi dimensionado para suportar tensões até 380Vac, ou seja  $\sim 650V_{p-p}$ . O componente escolhido para este módulo foi o condensador GRM55DR73A104KW01 que tem uma tensão de 1000V, o que permite alguma segurança caso haja alguns picos de correntes que cheguem aos seus terminais. A capacidade do condensador é de 100nF. A escolha desse valor foi estabelecida analisando a tensão máxima de carga do condensador e o tempo de carregamento. Ao aumentar a capacidade desse condensador, a tensão máxima seria mais elevada mas ao invés o tempo de carregamento seria igualmente maior e vice-versa. A resistência R1 que se encontra em paralelo tem como simples função a dissipação da energia, armazenada no condensador, em forma de calor.

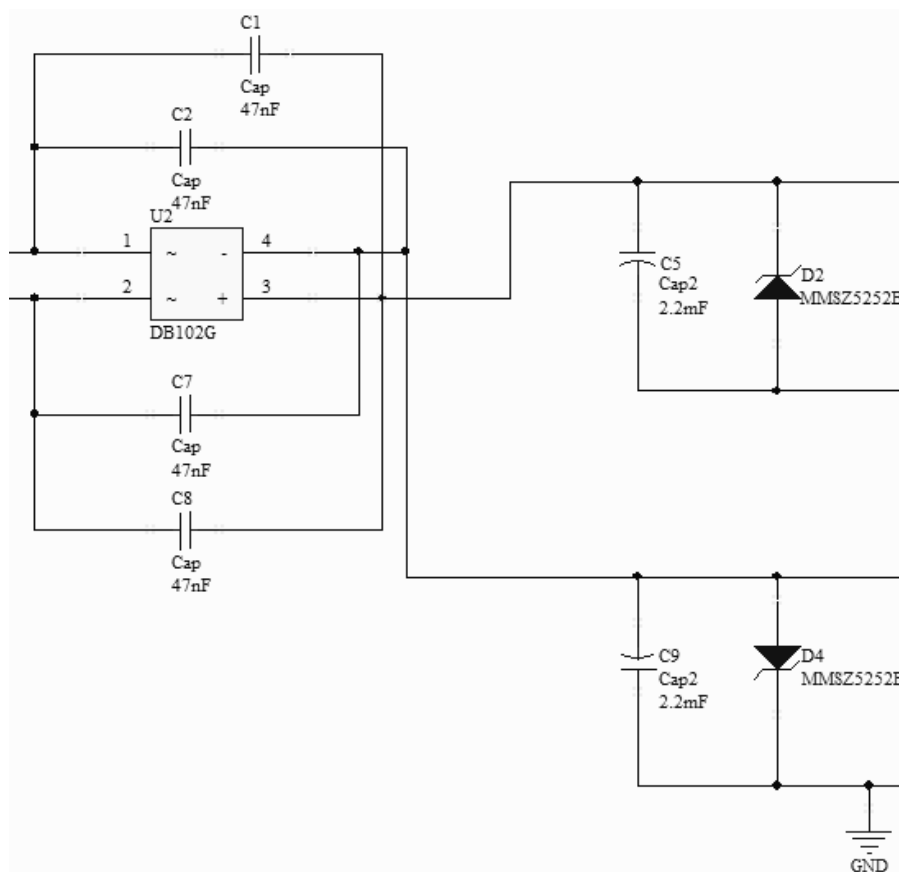


Figura 3-3 Condicionamento de Sinal do módulo

A Figura 3-3 faz parte do bloco de condicionamento do sinal. O circuito integrado DB102G é uma ponte rectificadora. Esta última tem como função a rectificação da onda sinusoidal. Como na

entrada desse componente, a onda tem somente a tensão reduzida, é necessário rectificar a onda para de seguida fazer o alisamento e as últimas reduções de tensões para os valores finais. Este último componente poderia ser substituído por quatro díodos colocados de forma a criar uma ponte rectificadora. O inconveniente da utilização de díodos é o facto de ser necessário mais espaço no PCB. Os condensadores C5 e C9 permitem efectuar a filtragem da onda e assim minimizar a flutuação na tensão contínua obtida. Por fim, os díodos permitem manter a tensão desejada constante para, em seguida, efectuar a regulação da tensão para valores mais baixos.

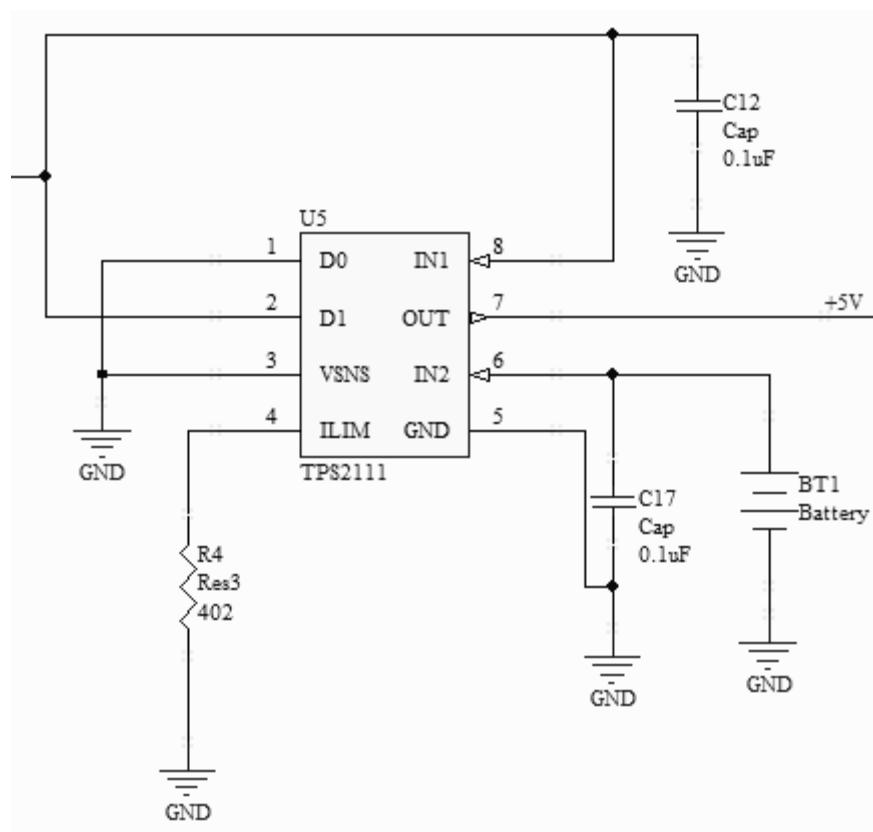


Figura 3-4 Gestão de Energia da placa

O componente que se pode ver acima é o TPS2111. Este circuito integrado permite fazer a gestão da tensão. Ou seja, em função das tensões de entrada, o componente encaminha uma delas para a saída. Este último permite assim, em caso de corte da corrente eléctrica, manter a tensão de saída proveniente da bateria nos 5V.

Por último, a regulação da tensão para os valores desejados, ou seja +/- 15V, 5V e 3.3V, é toda feita com reguladores de tensão. À saída do bloco de acondicionamento de sinal tem-se uma tensão contínua de 24V. Um regulador de tensão passa esta última para +15V e outro para -15V. De seguida, a tensão de 5V pode ser gerada de duas formas. Uma delas provém da passagem de +15V para 5V num regulador de tensão, as outras provêm directamente da bateria. Por fim, a tensão de 3.3V provém de um regulador de tensão que faz a passagem dos 5V para os 3.3V. Somente as

tensões de +15V e -15V é que se situam antes do gestor de energia. Quer isso dizer que em caso de falha de luz, todos os componentes alimentados com 5V e 3.3V mantêm-se activos devido à bateria.

### 3.3 O Módulo MCU

É neste módulo que se encontra o núcleo principal do processamento e onde é feita toda a parte de aquisição das medidas. Neste módulo está a ser utilizado o MSP430F47197. Esse microcontrolador foi escolhido por ser o único com 7 conversores analógico/digital.

Uma esquematização do funcionamento interno do microcontrolador é mostrada na figura seguinte.

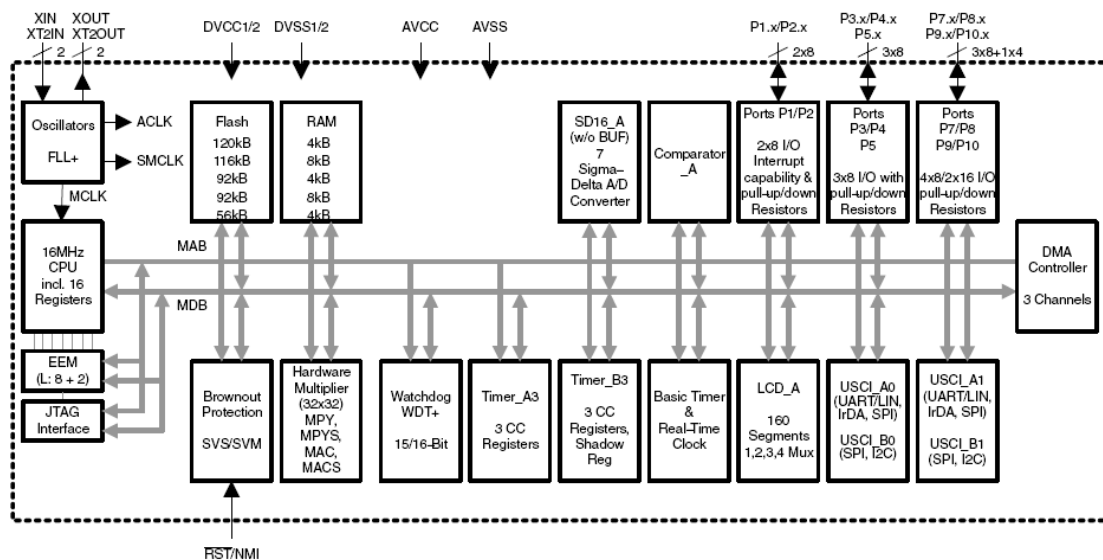


Figura 3-5 Organização interna do microcontrolador MSP430F47197

O esquema por blocos do módulo MCU está demonstrado na Figura 3-6. Nesta imagem estão demonstradas as várias funções que formam o principal módulo da aparelhagem.

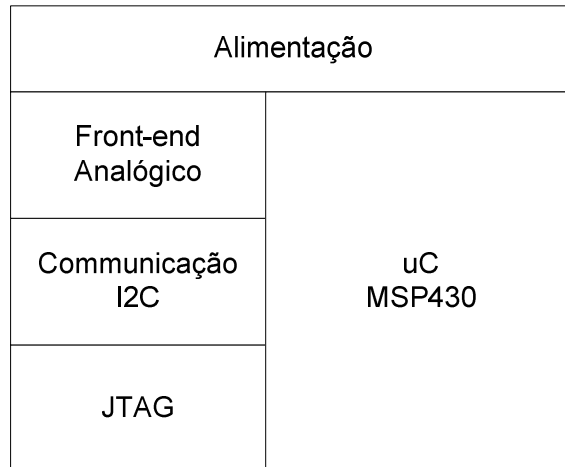


Figura 3-6 Diagrama de blocos do módulo MCU

O bloco mais importante deste módulo é o *front-end* analógico. É nessa parte do módulo que se faz a passagem da corrente e da tensão para valores aceitáveis para o microcontrolador. Para a análise dos diferentes valores desejados (corrente, tensão, potência, etc...), o microcontrolador necessita somente de obter o valor instantâneo da corrente e da tensão. Esses dois valores únicos valores permitem, por software, calcular as grandezas desejadas.

Assim sendo, para a obtenção da tensão, tem de se reduzir a tensão de entrada dos 380V rms para os 500mV de pico a pico. A solução utilizada foi criar um divisor de tensão com resistências. Como as impedâncias dos componentes nunca são iguais, foi colocado um potenciômetro para se poder ajustar o divisor de tensão.

Foi colocado um *jumper* que une os três neutros, permitindo assim colocar os três neutros de um sistema trifásico ao mesmo potencial. Desse modo, escusa-se de ter de se fazer a obtenção dos valores dos neutros a quando de um sistema trifásico equilibrado.

A obtenção da corrente torna-se um pouco mais complicada já que o microcontrolador mede tensões e não correntes. Tem de se passar de corrente para tensão. A solução proposta para este módulo foi a utilização de um amplificador operacional em montagem seguidora (ganho unitário) para medir a queda de tensão aos terminais de uma resistência. Esta última foi calibrada para uma corrente máxima de 0.125A. Como o valor da corrente ultrapassa sempre esse valor máximo, a utilização de transformador de corrente é necessário.

A montagem seguidora dos ampop's deve ter um ganho o mais próximo possível de 1. Para tal, as resistências utilizadas devem ser as mais precisas possíveis, ou seja ter um erro o menor possível.

Por fim, todas as medidas obtidas (tensões e correntes) estão a ser filtradas pelo um filtro RC passa-baixo, permitindo assim a eliminação de altas-frequências indesejáveis.

O bloco de comunicação I<sup>2</sup>C é feito directamente a partir do microcontrolador MSP430F47197. À diferença dos outros módulos abaixo descritos, este não necessita de um microcontrolador adicional para efectuar a comunicação.

A programação do microcontrolador é feita a partir de uma montagem JTAG. O programa utilizado para programar todos os microcontroladores de todos os módulos é o IAR Embedded Workbench.

### 3.4 O Módulo LCD

É com este módulo que o utilizador do sistema de monitorização interage directamente. Encontra-se nesta parte um pequeno ecrã LCD e os diferentes botões que permitem interagir com o microcontrolador. Como este módulo deverá sempre se situar no topo do aparelho de auditoria, a colocação de dois relés foi possível devido ao espaço existente neste PCB.

O microcontrolador utilizado neste módulo foi o MSP430F2132. A escolha deste componente baseou-se essencialmente na comunicação I<sup>2</sup>C existente nele.

Na Figura 3-7 encontra-se o bloco de funcionalidades que o microcontrolador oferece.

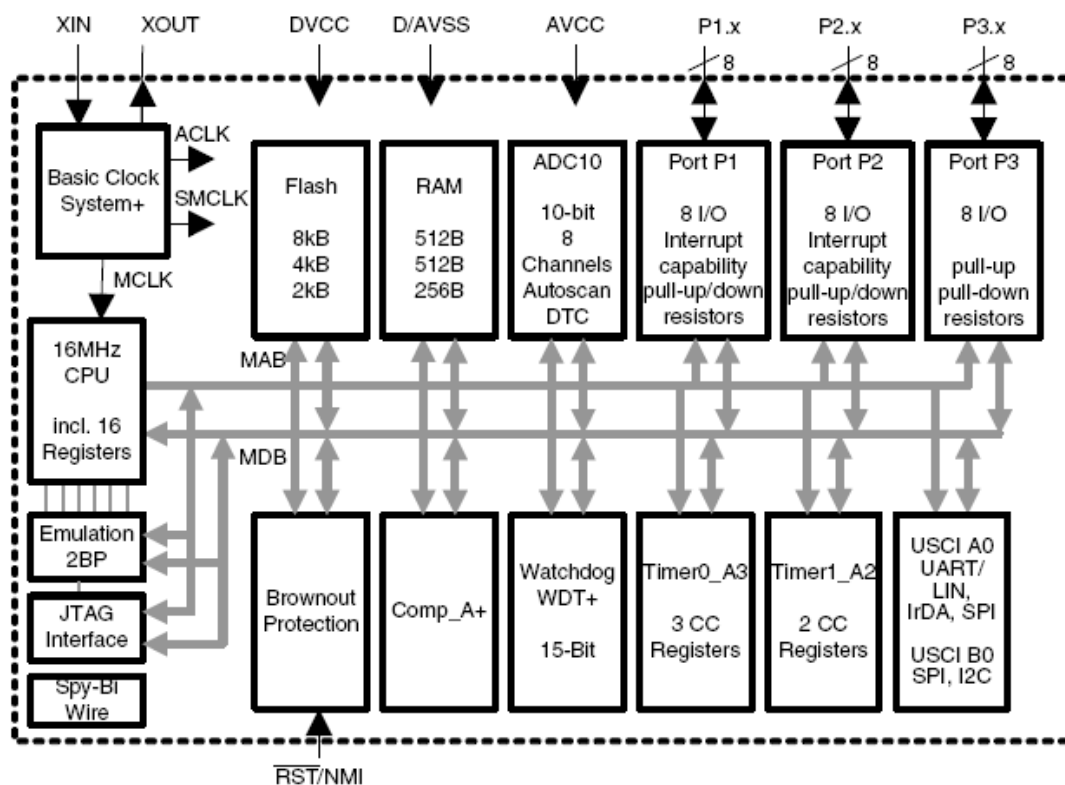


Figura 3-7 Organização interna do microcontrolador MSP430F2132

Pode-se observar Figura 3-8 a esquematização por blocos do módulo LCD.

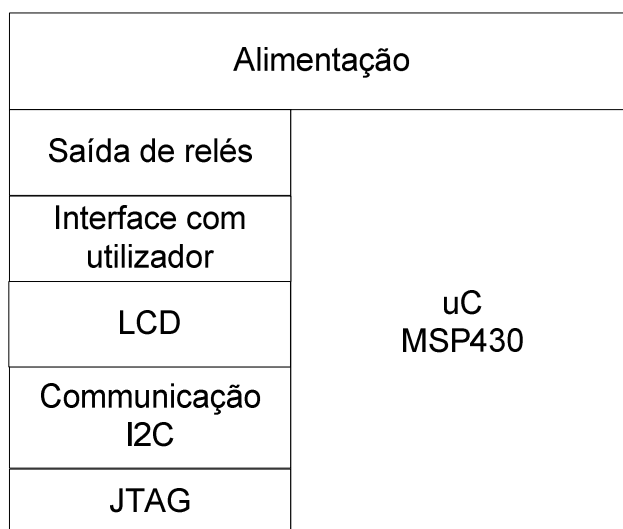


Figura 3-8 Diagrama de blocos do módulo LCD

Inicialmente o módulo LCD foi estudado para que a comunicação entre o LCD e a placa fosse feita por emulação de dois portos do microcontrolador, devido ao facto do LCD ter a possibilidade de aceitar tensões até 5V nas entradas da comunicação. Depois de alguns testes foi verificado que o LCD utilizado considera igualmente valores de 3.3V como nível alto. Assim sendo foi possível funcionar com o LCD no barramento principal I<sup>2</sup>C do módulo. Um dos pontos importantes deste módulo encontra-se no facto de ter a possibilidade de efectuar a emulação de uma comunicação I<sup>2</sup>C. A razão disso provém do facto do microcontrolador utilizado só ter a possibilidade de ter uma comunicação desse tipo. Como o ecrã LCD utiliza o protocolo I<sup>2</sup>C como comunicação e a comunicação entre módulos também é feita por esse protocolo, a necessidade de utilização de dois barramentos I<sup>2</sup>C é indispensável. Assim sendo, a forma escolhida para resolver esta situação foi a de emular por software o protocolo com portos I/O,

A interface com o utilizador é feita a partir de cinco botões ligados a portos de entrada do microcontrolador. O ecrã LCD instalado neste módulo também faz parte deste bloco funcional, já que permite ao utilizador ter uma interacção com o dispositivo.

Os relés escolhidos para este módulo, permitem controlar qualquer aparelho com tensão alternada de 250V e corrente alternada de 7A. Em corrente contínua o valor máximo do relé é de 1A.

O ecrã LCD escolhido foi o BT 21605 da BATRON.

A programação deste microcontrolador, à diferença do módulo MCU, é feita por JTAG Spy-by-Wire. Ou seja, a programação necessita de mais um pino, denominado de TEST, no conector JTAG.

### 3.5 O MÓDULO USB

O módulo que se segue tem como funcionalidade, como o nome o sugere, a comunicação USB. Este módulo permite assim ter a possibilidade de se poder ligar a um dispositivo que utilize o protocolo USB como comunicação. Um dessas possibilidades é a ligação a um computador, por exemplo.

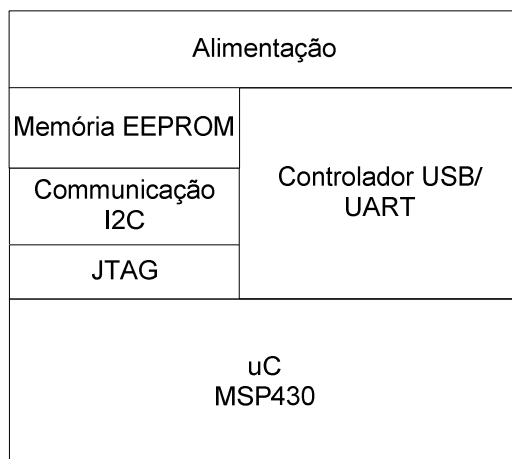


Figura 3-9 Diagrama de blocos do módulo USB

Neste módulo como no módulo LCD é utilizado o microcontrolador MSP430F2132 para poder comunicar com os diversos dispositivos do sistema por via do protocolo I<sup>2</sup>C. Como já foi feita a especificação deste componente no módulo anterior, a necessidade de voltar a descrevê-la foi dispensada.

Foi colocado neste módulo um controlador de USB/UART para fazer a passagem da comunicação UART para USB. O controlador escolhido foi o componente TUSB3410VF da Texas Instruments. Este último permite fazer a passagem entre o porto USB e a porta série UART. O TUSB3410VF contém toada a lógica necessária para comunicar com o computador anfitrião usando o barramento USB. Ele contém uma unidade de microcontrolador com 16K bytes de RAM que pode ser carregada do anfitrião ou de uma memória externa via o barramento de comunicação I<sup>2</sup>C. Ele contém igualmente 10K bytes de ROM, o que permite ao MCU configurar o porto USB no instante da inicialização. O código guardado na EEPROM contém igualmente um carregador de inicialização de I<sup>2</sup>C. Todas as funções do dispositivo, tais como a descodificação dos comandos USB, a instalação da UART e os relatórios de erros são geridos pelo firmware interno do MCU, sob os comandos do computador anfitrião.

O TUSB3410VF controla a interface de USB em resposta aos comandos USB, esta acção é independente do modo da porta série. Por outro lado, o porto série pode ser configurado em três modos diferentes.

Como acontece com qualquer dispositivo de interface, o movimento de dados é a principal função do TUSB3410, mas normalmente a configuração inicial e o tratamento de erros consome a maior parte do código de apoio. Os três modos são eles o modo RS-232, RS-485 e o modo IrDA.

O TUSB3410VF, como já foi dito, contém um micro-código na sua ROM, que permite ao MCU enumerar o dispositivo como um periférico USB. Esse micro-código pode igualmente carregar o código de aplicação na memória RAM interna de qualquer outra memória por via do barramento I<sup>2</sup>C ou do computador anfitrião por via USB.

Depois da inicialização, o TUSB3410 é desligado do USB. O dispositivo verifica o porto I<sup>2</sup>C se existe um código válido. Se encontrar um, é então carregado o código da memória externa para espaço do programa livre na RAM. Depois de carregado, o TUSB3410VF liga o USB e coloca o pin (CONT) a um e a enumeração e a configuração fica então concluída. Este é o uso mais apropriado para este dispositivo.

Caso não se encontre um código válido no porto I<sup>2</sup>C, o TUSB3410 liga-se ao porto USB colocando o pin (CONT) a um no registo USBCTL, e a enumeração e configuração por defeito fica concluída. O anfitrião pode baixar um código adicional na RAM para adequar a aplicação. Em seguida, o microcontrolador desliga-se e volta-se a ligar limpando e colocando o bit (CONT) a um, o que fará com que o TUSB3410 seja reenumerado com uma nova configuração.

Do ponto de vista da USB, o TUSB3410 parece um periférico USB. Ele usa o *endpoint 0* como controlo de *endpoint*, como fazem todos os periféricos USB. Ele também configura até três entradas e três saídas *endpoints*. Embora a maioria das aplicações utilizem um terminal de entrada *endpoint* de dados, um terminal de saída de *endpoint* e uma interrupção de *endpoint* para actualizações de estados. A configuração USB mais apropriada continua a ser a mesma, independentemente da configuração do porto série.

A maioria dos dados é movida a partir da USB para a UART e da UART para a USB usando a transferência DMA embutida no dispositivo. Em certos casos especiais podem ser usados entradas e/ou saídas sob controlo do MCU.



# Capítulo 4 - Protocolo I<sup>2</sup>C

## 4.1 Introdução

Este trabalho baseia-se principalmente na versatilidade dos módulos. Na possibilidade de se poder escolher os seus próprios módulos de hardware. Nesta óptica, a comunicação entre os módulos deve ser simples de utilizar e muito versátil. A escolha feita para resolver esta situação foi o protocolo I<sup>2</sup>C (Inter-Integrated Circuit). Este último, adequa-se perfeitamente ao problema de comunicação que surge na criação do sistema de monitorização.

Este protocolo permite, devido à sua simplicidade de implementação, minimizar a complexidade do *hardware* em si. Desenvolvido originalmente pela PHILIPS em meados de 1996 para poder interligar vários dispositivos internos de uma televisão. Este protocolo utiliza somente duas linhas de comunicação, tornando o sistema menos complexo em termos de *hardware*. Todo sistema é gerido por um único dispositivo, o *Master*. Este último inicia e termina a comunicação entre os outros dispositivos, é a ele que cabe igualmente a gestão do relógio. Os outros dispositivos ligados ao barramento têm como nome de *Slaves*.

## 4.2 As Grandes Vantagens deste Protocolo

- Não há necessidades de desenvolvimento de interfaces. Todos os dispositivos integram as interfaces "*on-chip*", o que aumenta a agilidade no desenvolvimento.
- A organização funcional do *hardware* é feita por blocos, providenciando um simples diagrama no final.
- Protocolo de transferência e endereçamento de dados totalmente definido via *software*.
- Possibilidade alteração nos dispositivos (inclusão ou exclusão) no barramento sem afeta-lo.
- O diagnóstico de falhas ou erros torna-se extremamente simples. O mal funcionamento resolve-se muito rapidamente.
- Desenvolvimento simplificado do *software* através do uso de bibliotecas e módulos de *software* reutilizáveis
- A utilização de duas linhas no barramento I<sup>2</sup>C minimiza as ligações, logo os circuitos integrados são compostos por menos pinos e não é necessário criar grandes PCB devido às poucas ligações. Resultado: os PCB's tornam-se mais baratos.
- O protocolo I<sup>2</sup>C permite eliminar a necessidade de codificadores para endereçamento.
- A capacidade multi-mestre do barramento I<sup>2</sup>C permite testes rápidos e alinhamento de equipamento através de ligações externas para uma linha de montagem.

Estes são alguns dos benefícios que existem na utilização deste protocolo. Em suma, a compatibilidade do barramento I<sup>2</sup>C com circuitos integrados acresce a flexibilidade do esquema do sistema permitindo assim efectuar uma criação simples de equipamento variante e de fácil actualização. Dessa forma, um vasto equipamento pode ser desenvolvido à volta do modelo. Actualizações para um novo equipamento, ou novas funcionalidades (por exemplo aumento da memória, controlo remoto, etc.) podem ser produzidas simplesmente acrescentando no barramento um circuito integrado apropriado.

### 4.3 Características do Protocolo I<sup>2</sup>C

- Só são necessárias duas linhas no barramento; uma linha de dados (SDA) e outra linha de relógio (SCL).
- É possível endereçar cada componente ligado ao barramento por um único endereço. Uma simples relação entre o *master* e o *slave* existe a cada momento. O *master* pode funcionar em modo de transmissão ou recepção.
- O barramento I<sup>2</sup>C é um verdadeiro *multi-master*. Inclui detecção de colisões e arbitragem para prevenir dados corrompidos em casos de dois ou mais *masters* iniciam a transferência de dados em simultâneo.
- Os dados transferidos em série de 8 bits bidireccionalmente podem ser enviados até 100 kbits/s no Standard-mode, até 400 kbits/s no Fast-mode, até 1 Mbits/s no *Fast-mode Plus* ou ainda até 3.4 Mbits/s no *High-speed mode*.
- O número de circuitos integrados que podem ser ligados ao mesmo tempo no barramento é somente limitado pela capacidade máxima do barramento.

### 4.4 Barramento do Protocolo I<sup>2</sup>C

Duas ligações, uma de dados (SDA) e outra de relógio (SCL), transportam a informação entre os dispositivos ligados ao barramento. Cada dispositivo é reconhecido por um único endereço (se é um microcontrolador, um controlador LCD, uma memória ou até um teclado) e pode funcionar tanto como emissor tanto como receptor, dependendo da funcionalidade do dispositivo. O controlador LCD pode ser apenas um receptor, ao passo que a memória pode receber e transmitir dados. Além disso, para transmitir ou receber, os dispositivos podem também ser considerados como mestres ou escravos, quando realizar transferências de dados (ver Tabela 4-1). Um *master* é o dispositivo que inicia a transferência de um conjunto de dados no barramento e gera o sinal de relógio para permitir a transferência. Nesse momento, qualquer dispositivo endereçado é considerado como um escravo.

Descrição dos termos:

Tabela 4-1 Definição da terminologia do barramento I<sup>2</sup>C, [UM10204, 19 de Junho 2007]

Transmissor	Dispositivo que envia os dados para o barramento.
Receptor	Dispositivo que recebe dados do barramento.
Master	Dispositivo que inicializa a transferência, gera sinais de relógio e termina a transferência.
Slave	Dispositivo endereçado pelo Master.
Multi-master	Mais de um Master pode tentar controlar o barramento ao mesmo tempo sem corromper os dados da mensagem.
Arbitragem	Procedimento para garantir que, se mais do que um Master tenta, em simultâneo, controlar o barramento, somente um o pode fazer e a mensagem vencedora não fica corrompida.
Sincronização	Procedimento que sincroniza o sinal de relógio com dois ou mais dispositivos.

O barramento I<sup>2</sup>C é dito *multi-master* quando mais do que um dispositivo capaz de controlar o barramento pode ser conectado a ele.

## 4.5 Sinal SDA e SCL

Os dois SDA e SCL são linhas bidireccionais ligadas à tensão positiva de alimentação por via de uma fonte de corrente ou por uma resistência de *pull-up* (ver Figura 4-1). Quando o barramento está livre, as duas linhas estão a nível alto. O estado da saída dos dispositivos ligados ao barramento deve estar em colector aberto ou dreno aberto para permitir a função “wired-AND”. Para uma única aplicação de *master*, o SCL de saída do *master* pode estar em configuração de um controlador *push-pull* desde que não haja dispositivos no barramento que atrasar o relógio.

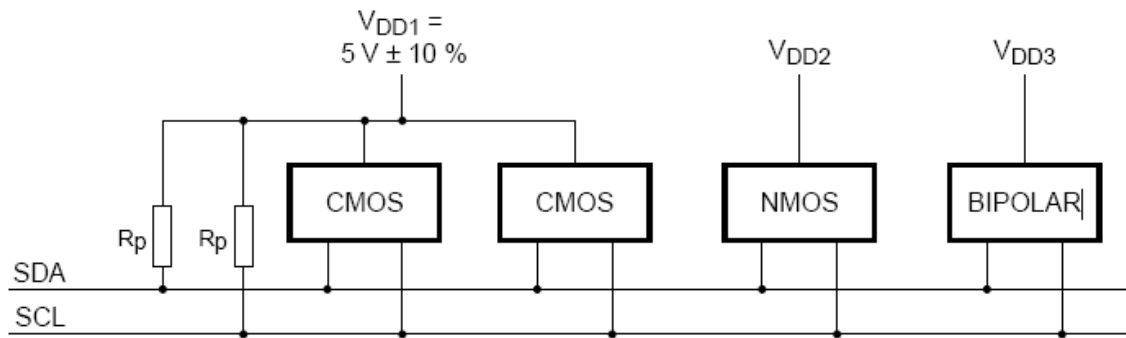


Figura 4-1 Dispositivos com várias tensões de alimentação compartilhando o mesmo barramento, [UM10204, 19 de Junho 2007]

## 4.6 Níveis Lógicos do SDA e SCL

Devido a variedade das diferentes tecnologias dos dispositivos (CMOS, NMOS, Bipolar) que podem ser ligadas ao barramento I<sup>2</sup>C, os níveis lógicos '0' (baixo) e '1' (alto) não são fixos e dependem do nível associado do V<sub>DD</sub>. Os níveis da referência de entrada são definidos como 30% e 70% do V<sub>DD</sub>.

## 4.7 Validade dos Dados

Os dados da linha SDA devem estar estáveis durante o período a alto do relógio. O estado a alto, ou a baixo da linha de dados só pode ser alterada quando o sinal do relógio da linha SCL está a baixo. (ver Figura 4-2). Um pulso de relógio é gerado por cada bit transferido.

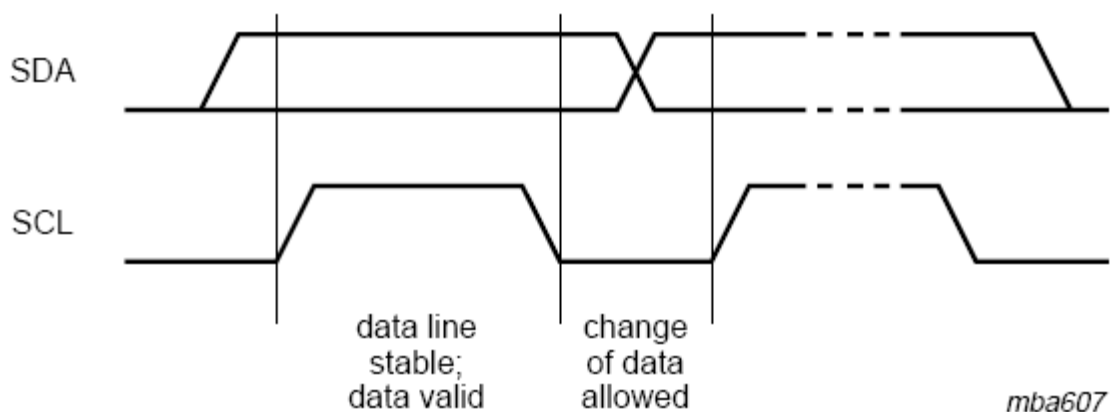


Figura 4-2 Transferência de um bit no barramento I<sup>2</sup>C, [UM10204, 19 de Junho 2007]

## 4.8 Condições de START e de STOP

Todas as transferências iniciam-se com o START (S) e podem ser terminadas pelo STOP (P) (ver Figura 4-3). A transição de nível alto para baixo da linha SDA quando a linha SCL está a alto identifica a condição de START. A transição de nível baixo para alto da linha SDA quando a linha SCL está a alto identifica a condição de STOP.

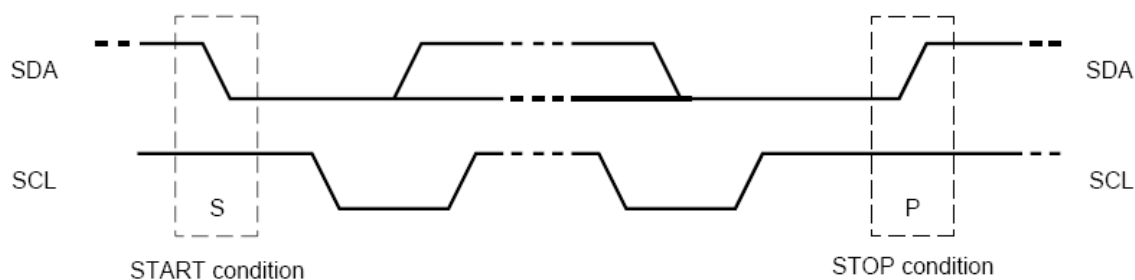


Figura 4-3 Condições de START e de STOP, [UM10204, 19 de Junho 2007]

As condições START e STOP são sempre geradas pelo *master*. O barramento é considerado ocupado depois da condição START. O barramento volta a estar livre depois de um certo tempo a seguir à condição STOP. O barramento mantém-se ocupado se a condição de repetição START (Sr) é gerada em vez da condição STOP. Neste contexto, as condições de START (S) e da repetição de START (Sr) são funcionalidades idênticas. Portanto, para o restante documento, o símbolo S irá sempre utilizado como termo genérico para representar a condição START e a repetição START, a não ser que Sr seja particularmente relevante.

A detecção das condições START e STOP pelos dispositivos ligados ao barramento é fácil se eles incorporam a interface de hardware necessária. No entanto, os microcontroladores sem essa interface têm de amostrar a linha SDA pelo menos duas vezes por período de relógio para detectar a transição.

## 4.9 Formato do Byte

Cada byte colocado na linha SDA tem de ter 8 bits de comprimento. O número de bytes que podem ser transmitidos por transferência não é restringido. Cada byte tem de ser seguido por um bit de Acknowledge. O dado é transferido com o bit mais significativo (MSB) em primeiro (ver Figura 4-4). Se um *slave* não pode receber ou enviar outro byte de dados completo até que tenha realizado uma outra função, por exemplo, uma interrupção interna ao serviço, ele pode manter a linha do relógio

SCL a baixo para manter o master em estado de espera. A transferência de dados continua quando o escravo está pronto para outro byte de dados e liberta a linha de relógio SCL.

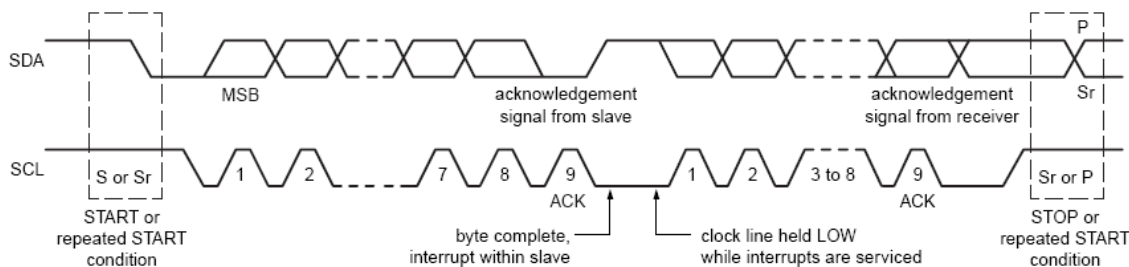


Figura 4-4 Transferência de dados no barramento I<sup>2</sup>C, [UM10204, 19 de Junho 2007]

## 4.10 Acknowledge (ACK) e Not Acknowledge (NACK)

O Acknowledge acontece sempre após o envio de um byte. O bit permite confirmar que a informação enviada pelo emissor é recebida com sucesso e um outro byte pode ser enviado. Todos os pulsos incluindo o nono pulso (o acknowledge) são gerados pelo master.

O sinal de Acknowledge é definido pelo seguinte: o emissor liberta a linha SDA durante o pulso do relógio para que o receptor possa puxar a linha para baixo e permaneça estável durante o período a alto do pulso de relógio (ver Figura 4-2).

Quando a SDA se mantém a alto durante o nono pulso, isso significa que o sinal não foi reconhecido (*Not Acknowledge*). O *master* pode então gerar uma condição de STOP para abortar a transferência, ou repetir a condição START para iniciar uma nova transferência. Existe 5 condições que levam à geração de um NACK:

1. Nenhum receptor está presente no barramento com o endereço transmitido, por isso não há nenhum dispositivo que responda com um ACK.
2. O receptor é incapaz de receber ou transmitir porque ele está a realizar alguma função nesse momento e não está preparado para iniciar a comunicação com o master.
3. Durante a transferência, o receptor recebe dados ou comandos corrompidos.
4. Durante a transferência, o receptor não pode receber mais bytes de dados.
5. O master em modo receptor necessita de um sinal de fim de transferência do slave em modo transmissor.

## 4.11 Sincronização dos Relógios

Dois *masters* podem iniciar uma transmissão ao mesmo tempo num barramento ocupado. É preciso haver um método para decidir qual deles toma o controlo do barramento e completa a transmissão. Isto é conseguido através das funcionalidades de sincronização e da arbitragem. Num sistema de um único *master*, a sincronização do relógio e a arbitragem não são necessárias.

A sincronização do relógio é feita usando a ligação wired-AND das linhas SCL das interfaces I<sup>2</sup>C. Isto significa que a transição de alto para baixo na linha SCL força os *masters* em causa a iniciarem a contagem de relógio do seu período a baixo, o relógio do *master* fica a baixo e vai manter a linha SCL nesse estado até que o estado alto do relógio seja atingido (ver Figura 4-5). No entanto, a transição de baixo para alto do relógio não pode alterar o estado da linha SCL se outro relógio ainda está no seu período baixo. Portanto a linha SCL será mantida a baixo pelo *master* de maior período a baixo. *Masters* com períodos a baixo mais curtos inserem um tempo de espera a alto durante esse tempo.

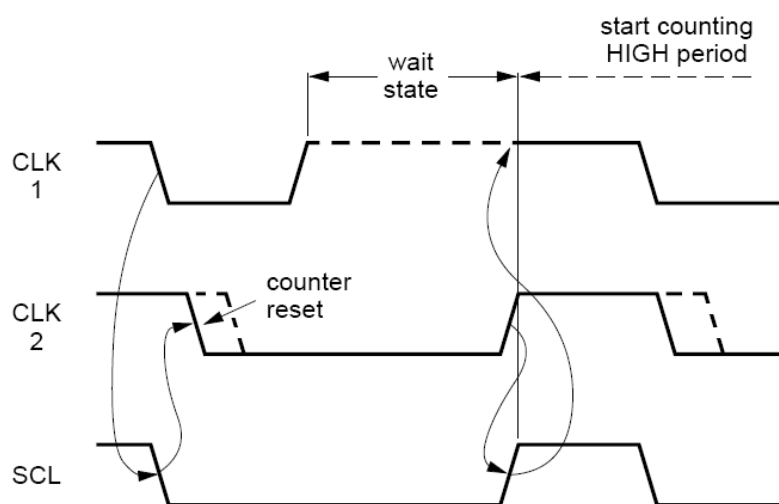


Figura 4-5 Sincronização durante o processo de arbitragem, [UM10204, 19 de Junho 2007]

Quando todos os *masters* envolvidos concluírem a contagem dos períodos a baixo, a linha de relógio será libertada e portanto levada para alto. Neste instante, não haverá mais diferenças entre os relógios e o estado da linha SCL, e todos os *masters* iniciarão a contagem do período a alto dos respectivos relógios. O primeiro *master* a completar o seu período a alto, levará a linha SCL para baixo.

Desta maneira, a sincronização do relógio SCL é gerada com o período baixo determinado pelo *master* com maior período a baixo e o período a alto é determinado pelo menor período a alto.

## 4.12 Arbitragem

A arbitragem, como a sincronização, refere-se a uma funcionalidade do protocolo que requer a existência de vários *masters* a funcionar ao mesmo tempo. Os *slaves* não estão envolvidos no procedimento da arbitragem. Um *master* pode iniciar uma transferência somente se o barramento está livre. Dois *masters* podem gerar uma condição de START dentro do tempo mínimo ( $T_{HD;STA}$ ) da condição de START, o que resulta numa condição de início válida no barramento. A arbitragem é então requerida para determinar qual deles irá completar a transmissão.

A arbitragem processa-se bit a bit. Durante cada bit, quando a linha SCL está a alto, cada *master* verifica se o nível do SDA corresponde ao que ele enviou. Este processo pode ter muitos bits. Dois *masters* podem actualmente completar uma transacção por inteiro e sem erros, desde de que a transmissão seja idêntica. No primeiro instante, um dos *masters* tenta enviar um nível alto, mas detecta que o SDA está em baixo, o *master* sabe que perdeu a arbitragem e desliga o controlador de saída da linha SDA. O outro *master* prossegue até completar a transmissão.

Nenhuma informação é perdida durante o processo de arbitragem. O *master* que perdeu a arbitragem gera pulsos de relógio até o fim do byte no qual ele perdeu a arbitragem e deve reiniciar a transacção quando o barramento está livre.

Se o *master* também inclui a função de *slave*, e perde a arbitragem durante o momento de endereçamento, é possível que o *master* vencedor o tente endereçar. O *master* que perdeu deve imediatamente passar para o seu modo *slave*.

A Figura 4-6 mostra o processo de arbitragem de dois *masters*. É óbvio, que possa haver mais envolvidos dependendo de quantos *masters* existem no barramento. No momento onde haja uma diferença entre o valor interno do nível do *master* que gerou o DATA1 e o actual nível da linha SDA, a saída DATA1 é desligada. Não irá afectar de forma alguma o dado transferido inicialmente pelo *master* vencedor.

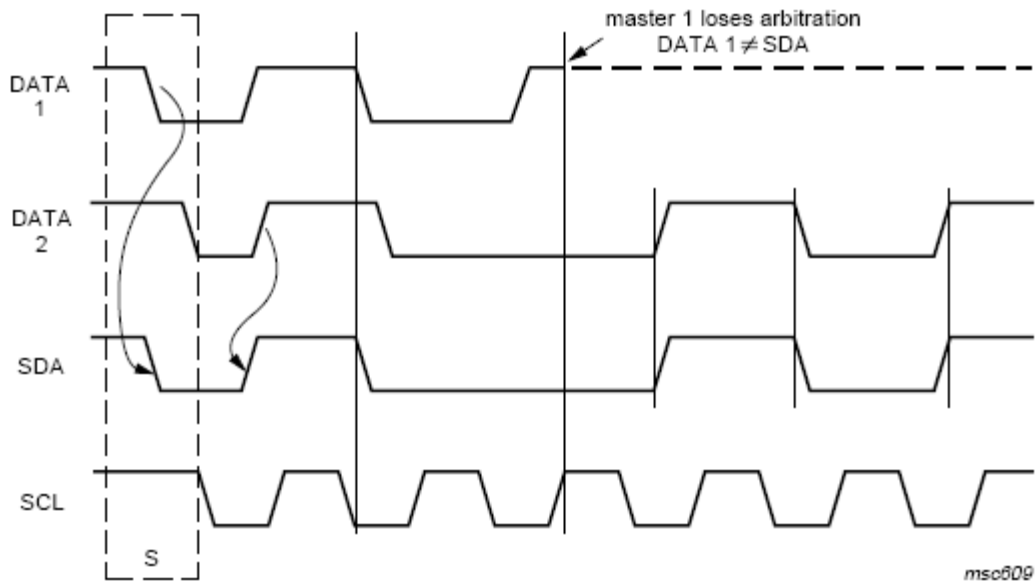


Figura 4-6 Processo de arbitragem de dois masters, [UM10204, 19 de Junho 2007]

Existe uma condição indefinida se um processo de arbitragem está em progresso no momento onde um dos *masters* envia uma condição de START repetida ou de STOP e o outro esteja a enviar dados. Noutras palavras, as combinações que se seguem resultem numa condição indefinida:

- *Master 1* envia uma condição de START repetida e o *master 2* envia um bit de dado.
- *Master 1* envia uma condição de STOP e o *master 2* envia um bit de dado.

*Master 1* envia uma condição de START repetida e o *master 2* envia uma condição de STOP.

### 4.13 Prolongamento do Relógio

O prolongamento do relógio pausa a transacção mantendo a linha SCL em baixo. A transacção não pode continuar enquanto a linha não voltar a alto. O prolongamento do relógio é opcional e de facto, a maioria dos dispositivos *slaves* não incluem o controlo da linha SCL, o que não permite prolongar o relógio.

No nível do byte, o dispositivo pode ser capaz de receber bytes de dados com maior frequência, mas necessita de mais tempo para armazenar o byte recebido ou preparar outro byte a ser transmitido. Os *slaves* podem manter a linha SCL a baixo após a recepção e conhecimento do byte para forçar o *master* a esperar até o *slave* estar pronto a transferir o próximo dado (ver Figura 4-5).

No nível do bit, um dispositivo como o microcontrolador com ou sem *hardware* limitado para o barramento I<sup>2</sup>C, pode abrandar o relógio do barramento para estender cada relógio do período baixo. A velocidade de qualquer *master* é assim adaptada à taxa interna de cada operação desse dispositivo. No modo *High-speed*, este processo pode só ser utilizado no nível do byte.

#### 4.14 O Endereço do Slave e o Bit R/W

A transferência de dados segue o formato da Figura 4-7. Após a condição de START (S), o endereço do *slave* é enviado. Esse endereço é composto por 7 bits seguido de um oitavo bit no qual se define a direcção do dado (R/W). O ‘zero’ indica uma transmissão (WRITE), o ‘um’ indica um pedido de dados (READ) (ver Figura 4-8). A transferência de dados é sempre terminada pela condição de STOP (P) gerada pelo *master*. No entanto, se o *master* continua a desejar comunicar com o barramento, ele pode gerar uma nova condição de START (Sr) e endereçar um novo *slave* sem antes gerar uma condição de STOP. Várias combinações de formato de leitura/escrita são então possíveis dentro dessa transferência.

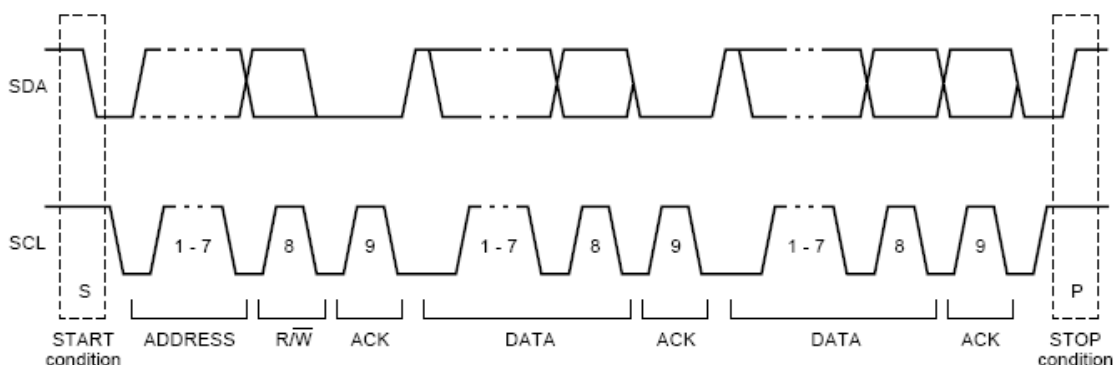


Figura 4-7 Transferência completa de dados, [UM10204, 19 de Junho 2007]

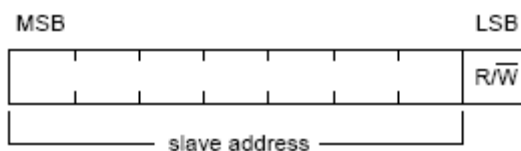


Figura 4-8 Primeiro byte após o processo de START, [UM10204, 19 de Junho 2007]

Possíveis formatos de transferências de dado:

- O *master*-transmissor transmite para o *slave*-receptor. O sentido da transferência não muda (ver Figura 4-9). O *slave*-receptor toma conhecimento de cada byte.
- O *master* lê o *slave* imediatamente após cada primeiro byte (ver Figura 4-10). No momento do primeiro ACK, o *master*-transmissor passa a *master*-receptor e o *slave*-receptor passa a *slave*-transmissor. O primeiro ACK é sempre gerado pelo *slave*. Subsequentemente os ACK's são gerados pelo *master*. A condição de STOP é gerada pelo *master*, o qual envia um NACK mesmo antes da condição de STOP.
- Formato combinado (ver Figura 4-11). Durante a mudança de direção com a transferência, a condição de START e o endereço do slave são os dois repetidos, mas com o bit  $R/\overline{W}$  invertido. Se o *master*-receptor envia uma condição de START repetida, ele envia um NACK mesmo antes da condição de START repetida.

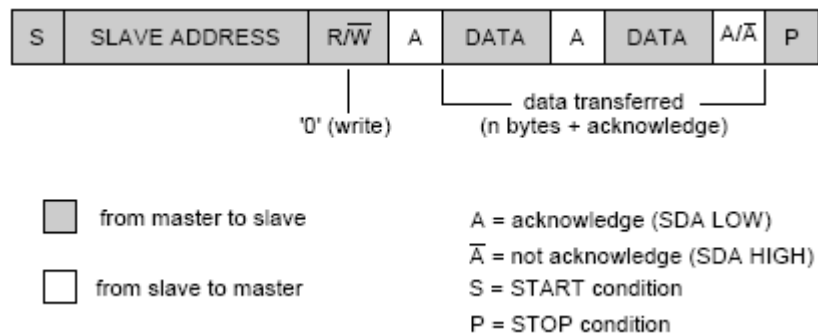


Figura 4-9 *Master*-transmissor endereçando o *slave*-receptor com um endereço de 7 bits, [UM10204, 19 de Junho 2007]

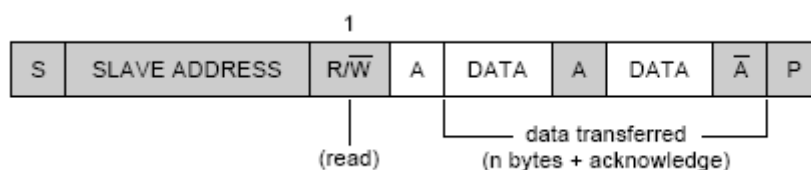


Figura 4-10 O *master* lê o *slave* imediatamente depois do primeiro byte, [UM10204, 19 de Junho 2007]

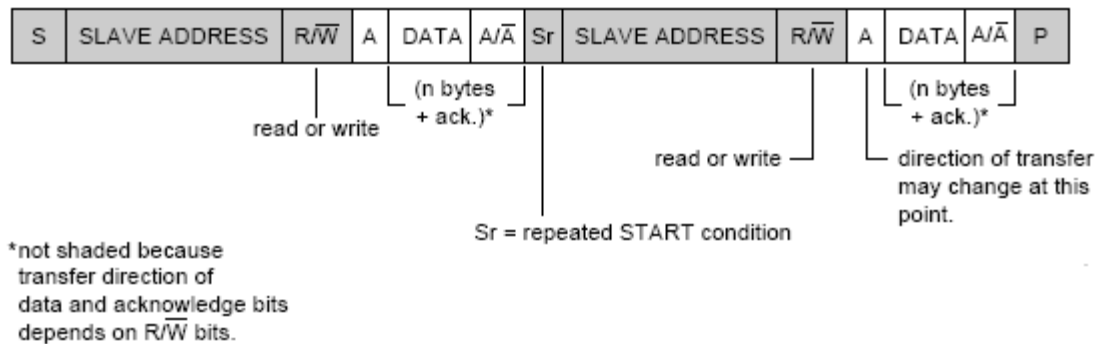


Figura 4-11 Formato combinado, [UM10204, 19 de Junho 2007]

## 4.15 Endereçamento de 10 Bits

O endereçamento de 10 bits aumenta o número de endereços possíveis. Os dispositivos com endereços de 7 bits e de 10 bits podem estar ligados ao mesmo barramento I<sup>2</sup>C, e os dois endereços podem ser igualmente utilizados em todos os modos de velocidade. Actualmente, o endereçamento de 10 bits não está a ser amplamente utilizado.

O endereço de 10 bits do *slave* é formado em primeiro por dois bytes seguido da condição START (S) ou a condição START repetida (Sr).

Os primeiros sete bits do primeiro byte são a combinação 1111 0XX cujos os dois últimos bits (XX) são os dois bits mais significativos (MSBs) do endereço de 10 bits; o oitavo bit do primeiro byte é o bit  $\overline{R/W}$  que determina a direcção da mensagem.

Apesar de existirem oito combinações possíveis de bits de endereços reservados 1111 XXX, somente as quatro combinações 1111 0XX são utilizadas no endereçamento de 10 bits. As restantes quatro combinações 1111 1XX estão reservadas para futuras melhorias do barramento I<sup>2</sup>C.

Todas as combinações de formato de leitura/escrita descritas anteriormente para endereçamento de 7 bits são válidas para endereçamento de 10 bits. Duas delas estão detalhadas aqui:

- O *master*-transmissor envia dados ao *slave*-receptor cujo endereçamento do slave é feito com 10 bits. A direcção da transferência não é alterada (ver Figura 4-12). Quando o endereço de 10 bits seguido pela condição de START, cada *slave* compara os primeiros sete bits do primeiro byte do endereço do *slave* (1111 0XX) com o seu próprio endereço e testa se o oitavo bit ( $\overline{R/W}$ ) é 0. É possível que mais do que um dispositivo é encontrado e gera um ACK (A1). Todos os *slaves* que encontrem uma semelhança, comparem os oitos bits do



endereço de 10 bits depois da 'general call'. Nesse caso, o byte de endereço da 'general call' é seguido por dois bytes sucessivos contendo o endereço de 10 bits do *master*-transmissor. O formato é demonstrado mostrado na Figura 4-13 onde o primeiro byte de dados contém os oitos bits menos significativos do endereço do *master*.

## 4.16 Endereços Reservados

Dois grupos de oito endereços (0000 XXX e 1111 XXX) são reservados para os fins demonstrados na Tabela 4-2:

Tabela 4-2 Endereços reservados, [UM10204, 19 de Junho 2007]

Endereço do slave	Bit R/ $\overline{W}$	Descrição
0000 000	0	Endereço da general call
0000 000	1	Byte START
0000 001	X	Endereço CBUS
0000 010	X	Reservado para formatos diferentes de barramento
0000 011	X	Reservado para futuras aplicações
0000 1XX	X	Código do master do modo Hs
1111 1XX	X	Reservado para futuras aplicações
1111 0XX	X	Endereçamento do slave de 10 bits

## 4.17 Endereço da General Call

O endereço da general call é utilizado no endereçamento de dispositivos ligado ao barramento I<sup>2</sup>C ao mesmo tempo. No entanto, se um dispositivo não necessitar de nenhum dado fornecido pela estrutura da general call, ele pode ignorar esse endereço não emitindo um ACK. Se um dispositivo requer dados de um endereço da general call, ele toma conhecimento desse endereço e comporta-se como um *slave*-receptor. Na verdade, o *master* não sabe quantos dispositivos são reconhecidos se um ou mais dispositivos responderem. O segundo e seguintes bytes serão reconhecidos por cada *slave*-receptor capaz de manipular esses dados. O *slave* que não consegue processar esses bytes deve ignorá-lo por NACK. Assim, se um ou mais *slaves* reconhecem, o NACK não irá ser visto pelo *master*. Isso significa que o endereço da general call é sempre especificado pelo segundo byte (ver Figura 4-14).

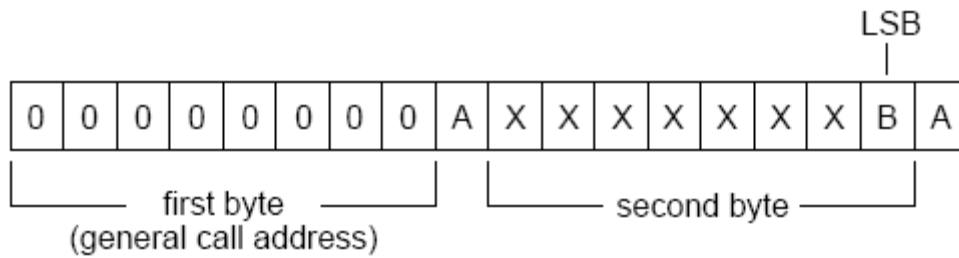


Figura 4-14 Formato do endereço da *general call*, [UM10204, 19 de Junho 2007]

Existe dois casos a considerar:

- Quando o último bit significativo é '0'.
- Quando o último bit significativo é '1'.

Quando o bit B é '0'; o segundo byte segue a definição seguinte:

- **0000 0110 (06h): Reset é escrita da parte programável do endereço do *slave* por hardware.** Ao receber esta sequência de dois bytes, todos os dispositivos designados para responder ao endereço da *general call* fará um *reset* e avançará para a parte programável do seu endereço. Algumas precauções devem ser tomadas para garantir que o dispositivo não puxe para baixo a linha DAS, nem a linha SCL, depois de aplicar a tensão de alimentação, uma vez que estes níveis baixos bloqueiam o barramento.
- **0000 0100 (04h): Escrita da parte programável do endereço do *slave* por hardware.** Comporta-se como o anterior, mas neste caso não fará o *reset*.
- **0000 0000 (00h): Este código não é permitido ser usado como segundo byte.** As sequências de procedimentos de programação estão publicadas nos *data sheets* dos dispositivos apropriados. Os restantes códigos não foram corrigidos e os dispositivos devem ignorá-los. Quando o bit B está a '1'; a sequência de 2 bytes é um 'hardware general call'. Isto significa que a sequência transmitida pelo *hardware* do *master* pode ser programada para transmitir um desejado endereço de *slave*. Uma vez que o *hardware* do *master* não sabe em avanço qual a mensagem que o dispositivo está a transmitir, ele só pode gerar esta 'hardware general call' e o seu próprio endereço identificando-se ao sistema (ver Figura 4-15)

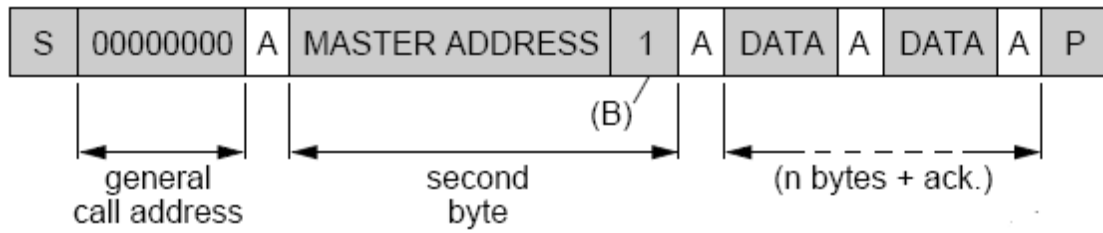
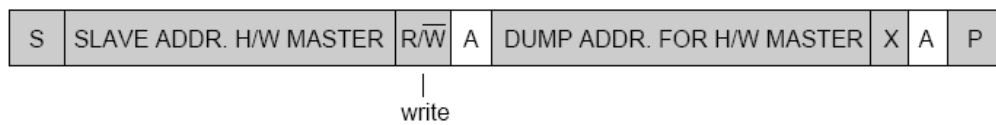


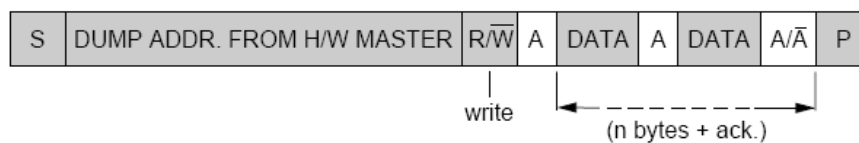
Figura 4-15 Transferência de dados do hardware do master-transmissor, [UM10204, 19 de Junho 2007]

Os restantes sete bits no segundo byte contêm o endereço do hardware do *master*. Este endereço é reconhecido por um dispositivo inteligente ligados ao barramento que irá aceitar a informação do hardware do *master*. Se o hardware do *master* pode também funcionar como slave, o endereço do slave é idêntico ao endereço do *master*.

Em alguns sistemas, uma alternativa possível seria o hardware do *master* transmissor estar a '1' no modo *slave*-receptor após o *reset* do sistema. Dessa forma, a configuração do sistema do *master* pode indicar ao hardware do *master*-transmissor (que agora está no modo *slave*-receptor) que o endereço dos dados pode ser enviado (ver Figura 4-17). Depois desse procedimento programado, o hardware do *master* permanece em modo *master*-transmissor.



a. Configuring master sends dump address to hardware master



b. Hardware master dumps data to selected slave

Figura 4-16 Transferência de dados pelo hardware do *master*-transmissor de fazer 'dumping' aos dados directamente a partir dos dispositivos *slaves*, [UM10204, 19 de Junho 2007]

## 4.18 Reset do Software

Enviando 0000 0110 (06h) como segundo byte, após a general call (0000 0000), causará um *reset* de software. Esta capacidade é opcional e nem todos os dispositivos respondem a este comando. Ao receber esta sequência de dois bytes, todos os dispositivos designados para responder ao endereço da general call fará um reset e avançará para a parte programável do seu endereço. Algumas precauções devem ser tomadas para garantir que o dispositivo não puxe para baixo a linha SDA nem a linha SCL depois de aplicar a tensão de alimentação, uma vez que estes níveis baixos bloqueiam o barramento.

## 4.19 Byte de START

Os microcontroladores podem ser ligados a um barramento I<sup>2</sup>C de duas formas. Um microcontrolador com uma interface I<sup>2</sup>C 'on chip' pode ser programado para ser interrompido somente por pedidos do barramento. Quando o dispositivo não tem dessas interfaces, ele deve constantemente monitorizar o barramento via software. É óbvio, quanto mais vezes ele monitorizar o barramento, menos tempo ele tem para atender às funções pretendidas.

Há portanto uma diferença de velocidade entre um hardware rápido e um microcontrolador relativamente lento que depende de monitorização por software.

Nesse caso, a transferência de dados pode ser processada pelo procedimento de START que é muito maior que o normal (ver Figura 4-17). Este processo consiste em:

- Uma condição de START (S).
- Um byte START (0000 0001).
- Um pulso de relógio com conhecimento (ACK).
- Uma condição de START repetida (Sr).

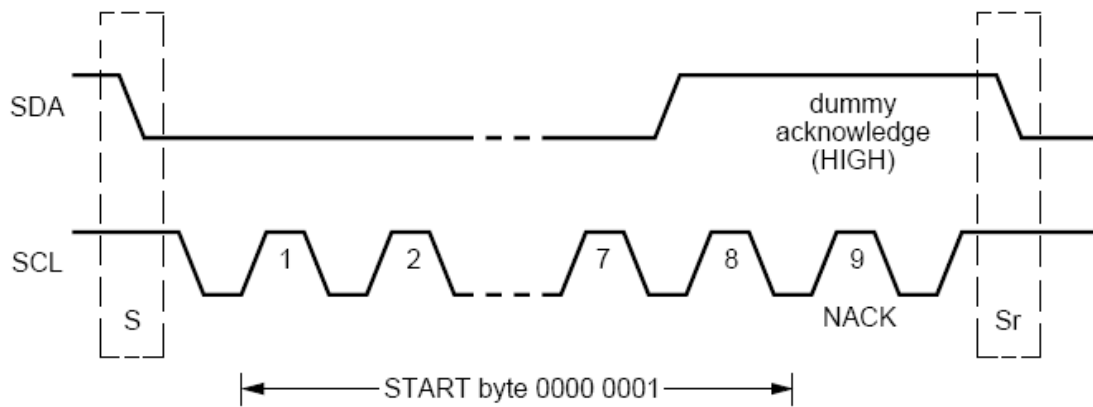


Figura 4-17 Processo do byte START, [UM10204, 19 de Junho 2007]

Após a condição de START *S* seja transmitida pelo *master* que requer o acesso ao barramento, o byte START (0000 0001) é transmitido. Um outro microcontrolador pode portanto amostrar a linha de SDA a uma taxa de amostragem baixa até que um dos sete zeros do byte START seja detectado. Após a detecção de nível baixo da linha SDA, o microcontrolador pode passar para uma taxa de amostragem maior para encontrar a condição de START repetida que é usada para a sincronização.

O hardware do receptor é reiniciado ao receber a condição START *Sr* e portanto ignora o byte START.

Um pulso de relógio de ACK é gerado após o byte START. Está presente somente para confirmar o formato utilizado no barramento. Nenhum dispositivo está autorizado a reconhecer o byte START.

## 4.20 Limpeza do Barramento

No caso improvável onde a linha do relógio (SCL) fique presa a baixo, o procedimento preferencial é reiniciar o barramento utilizando o sinal de *reset HW* se o dispositivo tiver alguma entrada dessas. Se não tiver, deve-se desligar e ligar os dispositivos para eles activarem o '*Power-On Reset*' interno do circuito.

Se a linha de dados fica presa a baixo, o *master* deve enviar nove pulsos de relógios. O dispositivo que mantém o barramento a baixo deve soltá-lo em algum desse nove pulsos. Caso isso não aconteça, usa-se o *reset HW* ou desliga-se e liga-se o barramento para limpá-lo.



# Capítulo 5 - Firmware

## 5.1 Introdução

Neste capítulo será dada a explicação de todo o software implementado neste projecto. Será explicado em pormenor o funcionamento do aparelho desenvolvido. Serão igualmente demonstradas as diferentes vantagens e desvantagens que existem nestes módulos.

Este trabalho baseia-se, como foi dito nos capítulos anteriores, na possibilidade de modularidade do sistema. Assim sendo é obrigatório existir num dos módulos, um que faça a gestão dos recursos de todos os outros módulos (nome que é dado a essa parte do projecto é *Master*).

O *Master* deste sistema é a placa denominada de MCU. É nessa placa que é feita todo o processo de medição e envio da informação para outras placas do sistema. O envio da informação é feito com o protocolo I<sup>2</sup>C, devido à sua simplicidade de execução, programação e também devido ao facto de não ser necessário a utilização de muitas vias de comunicação. Ou seja, só são necessárias duas, uma de dados (*SDA*) e uma de *clock* (*SCL*).

## 5.2 Comunicação entre Módulos

Como já foi referido anteriormente, a comunicação entre os diferentes módulos é toda feita pelo barramento I<sup>2</sup>C disponível em todas as diferentes placas. O protocolo I<sup>2</sup>C tem a possibilidade de utilizar a funcionalidade de *multi-master*. Mas para este trabalho de dissertação seria muito mais adequado utilizar somente um *master*. O módulo mais indicado para desempenhar essa função é o módulo MCU, devido ao facto de ser nele que se encontram todos os dados das medidas e onde também são efectuados os diferentes cálculos necessários para a análise da rede eléctrica.

Além de estar no modo *multi-master*, convém que os diferentes módulos do dispositivo estejam todas em modo de sincronização para que a transferência de dados entre placas seja mais eficaz.

A configuração e programação de cada módulo deve ser feita separadamente. Cada uma delas deverá ter um endereço próprio do conhecimento do *master* para poder comunica. O próprio *master* terá igualmente o seu próprio endereço cujos os outros módulos (os módulos *slaves*) conhecem igualmente o endereço.

O programa deve ser estruturado da seguinte forma:

- Ao iniciar o dispositivo, o *master* irá procurar quais os dispositivos ligados a ele. Ao saber quais os diferentes dispositivos conectados, o *master* irá actualizar uma biblioteca inserida na sua memória interna. Essa biblioteca não necessita de ser actualizada com muita frequência. Mas é de recomendável que seja feita de segundo a segundo caso o utilizador necessite ligar outro módulo ao bloco principal.
- Além desta última biblioteca, existirá uma outra biblioteca de valores. Esses valores podem tanto ser as medidas como os estados dos portos de outros módulos, por exemplo. É com essa biblioteca que os módulos *slaves* podem “comunicar”. Essa parte também se irá situar na memória interna do módulo MCU. Caso um dos módulos *slave* queira ter conhecimento de um certo valor nessa biblioteca, o *slave* irá pedir ao *master* que lhe envie essa informação. O *master* ao receber o pedido, irá enviar o dado directamente para o *slave* certo.
- No caso de o *slave* querer actualizar um determinado dado, esse último deverá informar o *master* que irá actualizar essa informação na biblioteca adequada. Após isso, é estabelecida a comunicação entre o *slave* e o *master*.

A vantagem da informação estar constantemente a ser actualizada no módulo principal é que em caso de pedido de informação entre dois *slaves*, não é necessário estabelecer comunicação entre esses dois, pois a informação já se encontra no *master* e o próprio *master* pode fornecer essa informação ao *slave* que fez o pedido.

A comunicação entre o *master* e os diferentes *slaves* deve sempre ser efectuada entre cada interrupção de medidas. O módulo MCU irá estar em constante medição dos valores desejados. Muito raramente vai ficar em *low power mode*, devido ao facto de ter que gravar muitos valores na biblioteca para poder efectuar todos cálculos necessários.

A velocidade máxima possível com o microcontrolador utilizado é de 16 MHz. Assim sendo é possível efectuar 256 amostras por período de onda. Como a onda da rede tem uma frequência de 50 Hz, iremos ter um período de 20 ms. O microcontrolador tem a capacidade de funcionar com uma velocidade de 16 MHz, ou seja o ciclo de máquina do processador é de 0,0000625 ms. Ao querer ter uma amostra de 256 por cada onda, temos um tempo de 0,078125 ms entre cada amostra. O que deixa, entre cada amostra, 1250 ciclos de máquina para efectuar outras operações necessárias para além das comunicações.

Irá existir em cada um dos módulos diferentes interrupções com níveis de importância determinados. Por exemplo, na placa MCU o processo de captação de valores de corrente e de tensão irá ter a interrupção com a maior importância. Seguirá as interrupções de comunicação entre os módulos.

## 5.3 Medidas

Para fazer a análise desejada das ondas, são necessárias somente duas medidas, a corrente e a tensão. A partir dessas duas medidas é possível analisar e/ou calcular outras grandezas. Todas as medidas, à exceção das correntes e tensões, são calculadas por software.

O utilizador pode ter a possibilidade de escolher qual o algoritmo mais eficaz para efectuar as medidas necessárias. Os diversos cálculos são efectuados nos intervalos de cada medida.

## 5.4 LCD

O LCD utilizado neste trabalho é o LCD BT21605 da marca Batron associado ao controlador PCF2119X. Esse último tem a possibilidade de ser programado de várias formas. Por um barramento de 4 ou 8 bits ou por comunicação I<sup>2</sup>C. É este último que é utilizado neste trabalho. O controlador PCF2119X tem como função de controlar uma matriz de duas linhas de 16 caracteres ou uma linha de 32 caracteres formado por um rectângulo de 5x8 pontos. Todas as funções necessárias para fazer a amostragem no ecrã encontram-se num único chip. Esse mesmo chip tem a possibilidade de criar os seus próprios caracteres, amostrar caracteres alfanuméricos e caracteres kana (Japoneses).

### 5.4.1 Registos

O PCF2119X tem dois registos de 8 bits cada um, um Registo de Instrução (IR) e um Registo de Dados (DR). O sinal Registo de Seleção (RS) determina qual o registo que está a ser utilizado. O registo de instrução armazena códigos das instruções como por exemplo "limpar LCD" ou ainda "deslocar cursor", e informação do endereço para o *Display Data RAM* (DDRAM) e *Character Generator RAM* (CGRAM).

O registo de instrução pode ser escrito mas não pode ser lido pelo controlador do sistema. O registo de dados armazena temporariamente dados para serem lidos do DDRAM ou CGRAM. Quando lidos, os dados do DDRAM ou CGRAM correspondentes ao endereço no registo de instrução são escritos no registo de dados com prioridade para serem lidos pela instrução "ler dados".

## 5.4.2 Instruções

Somente dois registos do PCF2119X, o Registo de Instruções (IR) e o Registo de Dados (DR), é que podem ser directamente controlados por MPU. Antes da operação interna, a informação de controlo é armazenada temporariamente nesses registos, para permitir comunicar com vários tipos de MCU que trabalham com velocidades diferentes ou para permitir comunicar com um controlador de periféricos. As operações do PCF2119X são controladas pelas instruções demonstradas na Tabela 5-1 juntamente com os seus tempos de execução.

As instruções são normalmente de 4 tipos:

- Funções do PCF2119X designadas tais como o formato, tamanho dos dados, etc.
- Activação interna do endereço RAM.
- Transferência de dados realizada com a RAM interna.
- Outros.

Normalmente, as instruções do ponto 3 são as mais utilizadas. Contudo, o incremento automático de 1 (ou decremento de 1) de endereços de memória interna da RAM após cada gravação de dados diminui a carga do programa do MCU. O deslocamento do cursor em particular permite, juntamente com a escrita de dados, ao programador uma melhor eficiência e desenvolver um sistema em menor tempo.

CONTROL BYTE							COMMAND BYTE								I <sup>2</sup> C-BUS COMMANDS
Co	RS	0	0	0	0	0	DB7	DB6	DB5	DB4	DB3	DB2	DB1	DB0	note 1

Tabela 5-1 Comandos de Instruções para I<sup>2</sup>C, [PCF2119X LCD controllers/drivers, 2003 Jan 30]

INSTRUCTION	RS	R/W	DB7	DB6	DB5	DB4	DB3	DB2	DB1	DB0	DESCRIPTION	REQUIRED CLOCK CYCLES
<b>H = 0 or 1</b>												
NOP	0	0	0	0	0	0	0	0	0	0	no operation	3
Function set	0	0	0	0	1	DL	0	M	SL	H	sets interface Data Length (DL) and number of display lines (M); single line/MUX 1 : 9 (SL), extended instruction set control (H)	3
Read busy flag and address counter	0	1	BF	A <sub>C</sub>						reads the Busy Flag (BF) indicating internal operating is being performed and reads address counter contents		0
Read data	1	1	read data						reads data from CGRAM or DDRAM		3	
Write data	1	0	write data						writes data from CGRAM or DDRAM		3	
<b>H = 0</b>												
Clear display	0	0	0	0	0	0	0	0	0	1	clears entire display and sets DDRAM address 0 in address counter	165
Return home	0	0	0	0	0	0	0	0	1	0	sets DDRAM address 0 in address counter; also returns shifted display to original position; DDRAM contents remain unchanged	3
Entry mode set	0	0	0	0	0	0	0	1	I/D	S	sets cursor move direction and specifies shift of display; these operations are performed during data write and read	3
Display control	0	0	0	0	0	0	1	D	C	B	sets entire display on/off (D), cursor on/off (C) and blink of cursor position character (B); D = 0 (display off) puts chip into the power-down mode	3
Cursor/display shift	0	0	0	0	0	1	S/C	R/L	0	0	moves cursor and shifts display without changing DDRAM contents	3
Set CGRAM address	0	0	0	1	A <sub>CG</sub>						sets CGRAM address; bit 6 is to be set by the command 'set DDRAM address'; look at the description of the commands	3
Set DDRAM address	0	0	1	A <sub>DD</sub>						sets DDRAM address	3	
<b>H = 1</b>												
Reserved	0	0	0	0	0	0	0	0	0	1	do not use	-
Screen configuration	0	0	0	0	0	0	0	0	1	L	set screen configuration	3
Display configuration	0	0	0	0	0	0	0	1	P	Q	set display configuration	3
Icon control	0	0	0	0	0	0	1	IM	IB	0	set icon mode (IM), icon blink (IB)	3
Temperature control	0	0	0	0	0	1	0	0	TC1	TC2	set temperature coefficient (TCx)	3
Set HVgen stages	0	0	0	1	0	0	0	0	S1	S0	set internal HVgen stages (S1 = 1 and S0 = 1 not allowed)	-
Set V <sub>Lcd</sub>	0	0	1	V	voltage						store V <sub>Lcd</sub> in register V <sub>A</sub> or V <sub>B</sub> (V)	3

**Note**

1. X = don't care.

Tabela 5-2 Comandos de instruções para barramento paralelo, [PCF2119X LCD controllers/drivers, 2003 Jan 30]

BIT	STATE	
	LOGIC 0	LOGIC 1
I/D	decrement	increment
S	display freeze	display shift
D	display off	display on
C	cursor off	cursor on
B	cursor character blink off: character at cursor position does not blink	cursor character blink on: character at cursor position blinks
S/C	cursor move	display shift
R/L	left shift	right shift
DL	4 bits	8 bits
H	use basic instruction set	use extended instruction set
L (no impact, if M = 1 or SL = 1)	left/right screen: standard connection (as in PCF2114)	left/right screen: mirrored connection (as in PCF2116)
	1st 16 characters of 32: columns are from 1 to 80	1st 16 characters of 32: columns are from 1 to 80
	2nd 16 characters of 32: columns are from 1 to 80	2nd 16 characters of 32: columns are from 80 to 1
P	column data: left to right (as in PCF2116); column data is displayed from 1 to 80	column data: right to left; column data is displayed from 80 to 1
Q	row data top to bottom (as in PCF2116): row data is displayed from 1 to 16 and icon row data in 17 and 18 in single line mode (SL = 1) row data is displayed from 1 to 8 and icon row data in 17	row data bottom to top: row data is displayed from 16 to 1 and icon row data in 18 and 17 in single line mode (SL = 1) row data is displayed from 8 to 1 and icon row data in 17
IM	character mode; full display	icon mode; only icons displayed
IB	icon blink disabled	icon blink enabled
DM	direct mode disable	direct mode enable
V	set $V_A$	set $V_B$
M (no impact, if SL = 1)	1-line by 32 display	2-line by 16 display
SL	MUX 1 : 18 (1 × 32 or 2 × 16 character display)	MUX 1 : 9 (1 × 16 character display)
C <sub>0</sub>	last control byte; see Table 5	another control byte follows after data/command

Tabela 5-3 Explicação dos símbolos da Tabela 5-2, [PCF2119X LCD controllers/drivers, 2003 Jan 30]

TC1	TC2	DESCRIPTION <sup>(1)</sup>
0	0	$V_{LCD}$ temperature coefficient 0
1	0	$V_{LCD}$ temperature coefficient 1
0	1	$V_{LCD}$ temperature coefficient 2
1	1	$V_{LCD}$ temperature coefficient 3

Tabela 5-4 Explicação dos símbolos TC1 e TC2 utilizados na Tabela 5-2, [PCF2119X LCD controllers/drivers, 2003 Jan 30]

S1	S0	DESCRIPTION
0	0	set internal HVgen stages to 1 (2 × voltages multiplier)
0	1	set internal HVgen stages to 2 (3 × voltages multiplier)
1	0	set internal HVgen stages to 3 (4 × voltages multiplier)
1	1	do not use

Tabela 5-5 Explicação dos símbolos S1 e S0 utilizados na Tabela 5-2, [PCF2119X LCD controllers/drivers, 2003 Jan 30]

### 5.4.3 S

Quando  $S = 1$ , todo o *display* desloca-se ou para a direita ( $I/D = 0$ ) ou para a esquerda ( $I/D = 1$ ) durante a escrita da DDRAM. Assim aparece como se o cursor ficasse parado e o *display* se deslocasse. O *display* não se desloca quando é lido na DDRAM, ou quando é escrito ou lido na CGRAM. Quando  $S = 0$ , o *display* não se desloca.

### 5.4.4 D

O *display* está ligado quando  $D = 1$  e está desligado quando  $D = 0$ . Os dados do *display* na DDRAM não são afectados e podem ser imediatamente mostrados colocando o  $D$  a 1.

Quando o *display* está desligado ( $D = 0$ ), o controlador está em modo parcialmente desligado.

- As saídas do LCD estão conectadas ao  $V_{SS}$ .
- O gerador de LCD está desligado.

São necessários três ciclos de máquina depois de enviar a instrução “desligar *display*” para assegurar que todas as saídas estejam a  $V_{SS}$ , depois disso o oscilador pode ser parado. Se o oscilador está em funcionamento durante o modo parcialmente desligado, o controlador pode ainda executar instruções. Um consumo ainda menor é obtido inibindo o oscilador ( $OSC = V_{SS}$ ).

Para assegurar que  $I_{DD} < 1\mu A$ , os *pads* DB7 a DB0 do barramento paralelo devem ser ligados ao  $V_{DD}$ ; o  $RS$  e o  $R/\bar{W}$  ao  $V_{DD}$  ou em circuito aberto e por fim o  $PD$  ligado ao  $V_{DD}$ . Para recuperar do modo parcialmente desligado basta por  $PD$  a 0, se necessário o  $OSC$  a  $V_{DD}$  e enviar a instrução “controlo de *display*” com  $D = 1$ .

### 5.4.5 C

O cursor é mostrado quando  $C = 1$  e é inibido quando  $C = 0$ . Mesmo que o cursor desapareça, as funções do *display*  $I/D$ , etc. permanecem em actividade durante a escrita dos dados no *display*.

### 5.4.6 B

O carácter indicado pelo cursor pisca quando  $B = 1$ . O cursor pisca com uma frequência de aproximadamente 1 segundo, com  $f_{blink} = \frac{f_{OSC}}{52224}$ .

O cursor abaixo da linha e o cursor do carácter (pisca) podem ser colocados a 1 em simultâneo.

### 5.4.7 Deslocamento do cursor ou do display

“Cursor/display shift” move a posição do cursor ou o *display* para a direita ou para a esquerda sem escrever ou ler o dado do *display*. Esta função é usada para corrigir o carácter ou mover o cursor através do *display*. Nos *diplays* de duas linhas, o cursor move-se para a próxima linha quando passa a última posição (40) da linha.

Quando o dado amostrado é deslocado repetidamente, todas as linhas desloquem-se ao mesmo tempo; os caracteres amostrados não são deslocados para a linha seguinte.

O conteúdo do *Address Counter* (AC) não é alterado se a única acção efectuada é somente o deslocamento do *display*, mas incrementa ou decrementa com o deslocamento do cursor.

### 5.4.8 Function Set

#### 5.4.8.1 DL

Define a largura da interface de dados. Os dados são enviados ou recebidos em bytes (DB7 a DB0) quando DL = 1 ou em dois *nibbles* (DB7 a DB4) quando DL = 0. Quando a largura de 4 bits é seleccionada, os dados são transmitidos em dois ciclos usando o barramento paralelo. Numa aplicação de 4 bits, os DB3 a DB0 devem ser deixados em circuito aberto (pull-ups interno). Assim, na primeira instrução de “*function set*” após ligar, M, SL, e H são colocados a 1. A segunda instrução “*function set*” deve então ser enviado (2 *nibbles*) para definir os valores de M, SL e H como sendo 1.

A “*function set*” no barramento I<sup>2</sup>C coloca a 1 a variável DL.

#### 5.4.8.2 M

Selecciona, quer uma linha de 32 caracteres (M = 09) ou duas linhas de 16 caracteres (M = 1).

#### 5.4.8.3 SL

Selecciona o MUX 1:9, uma linha de 16 caracteres (independentemente do M e L). Só as colunas de 1 a 8 e a 17 são para serem usadas. As outras colunas devem ser deixadas em circuito aberto. O mapa DDRAM é o mesmo que no modo de duas linhas de 16 caracteres. No entanto a segunda linha não é apresentada.

#### 5.4.8.4 H

Quando  $H = 0$  o controlador pode ser programado via os 11 códigos de instruções estandardizadas usadas no PCF2116 e outros controladores de LCD.

Quando  $H = 1$  a ampla gama de instruções será utilizada. Estes são principalmente utilizados para controlar a configuração do *display* e dos ícones.

### 5.4.9 Função de extensão de instruções e características.

#### 5.4.9.1 Nova instrução

$H = 1$ , selecciona o controlador no modo de instrução alternativo.

#### 5.4.9.2 Controlo de ícone

O PCF2119x pode controlar até 160 ícones.

#### 5.4.9.3 IM

Quando o  $IM = 0$ , o controlador está no modo carácter. Nesse modo, os caracteres e os ícones são controlados (MUX 1:18). O gerador  $V_{LCD}$ , se usado, produz uma tensão  $V_{LCD}$  programada no registo  $V_A$ .

Quando  $IM = 1$ , o controlador está no modo ícone. Nesse modo, somente os ícones é que são controlados (MUX 1:2) e o gerador de tensão  $V_{LCD}$ , se usado, produz uma tensão como programado no registo  $V_B$ .

#### 5.4.9.4 IB

O controlo de pisca do ícone é independente da função de pisca do cursor/carácter.

Quando  $IB = 0$ , o piscar do ícone está inactivo. O dado do ícone é armazenado no carácter 0 a 3 da CGRAM ( $4 \times 8 \times 5 = 160$  bits para 160 ícones).

Quando IB = 1, o piscar do ícone está habilitado. Nesse caso cada ícone é controlado por dois bits. O piscar consiste em duas fases (correspondendo à fase de ligar e desligar do cursor nas fases pares e ímpares).

O estado do ícone para a fase par está armazenado nos caracteres 0 a 3 da CGRAM (4 x 8 x 5 = 160 bits para 160 ícones). Esses bits definem também o estado do ícone quando o ícone não pisca.

O estado do ícone para as fases ímpares está armazenado nos caracteres 4 a 7 da CGRAM (outros 160 bits para 160 ícones). Quando o piscar do ícone não está habilitado, os caracteres 4 a 6 da CGRAM podem ser usados com caracteres CGRAM normais.

## 5.5 Relés

Neste capítulo está explicado o funcionamento dos dois relés situados na placa do LCD.

Os relés utilizados nesta placa têm as seguintes características:

- Tensão nominal: 5V
- Tensão de funcionamento: 3.25 Vdc
- Tensão de arranque: 0.5 Vdc
- Impedância nominal da bobina: 80Ω
- Corrente na bobina: 62.5 mA

Assim sendo, como os relés abrem com uma tensão de 5V e o MSP430F2132 só permite uma tensão de 3.3V nas saídas dos portos, foi necessário introduzir para cada um dos relés um transistor NPN MMBT2222. Esse transistor permite assim obter uma tensão de 5V.

O relé 1 está associado ao porto 2.0 do microcontrolador e o relé 2 ao porto 2.1 do mesmo. Cada um dos relés está ligado a um *pull-up* de 5V o que faz com que cada um dos transístores, ao estar ao corte, faz com que o relé esteja à condução. Acontece o mesmo ao invés. Ou seja, se os transístores estão à condução, os relés ficam directamente ligados à terra e desse modo ficam ao corte.

# Capítulo 6 - Conclusão

## 6.1 Introdução

Um dos principais desafios deste trabalho de dissertação foi a elaboração e criação de um sistema de auditoria de sistemas eléctricos. Pretendia-se inicialmente criar tanto a parte de *hardware* como a parte de *software* da aparelhagem. Infelizmente, devido a alguns problemas durante a elaboração do mesmo, o projecto ficou-se pelo *hardware*.

No entanto, a parte do *firmware* não foi totalmente esquecida, sendo que foi feita uma abordagem de uma possível programação para o mesmo.

A evolução deste projecto foi condicionado sobretudo pelo tempo dispendido na elaboração dos PCBs da aparelhagem, o que consistia em criar os circuitos de cada placa, escolher cada componente que se adequava mais ao circuito desenhado, ao fabrico das placas e a montagem de cada componente nelas.

Como foi já referido, existiram alguns erros no processo de montagem. Na placa da fonte de alimentação o transformador escolhido para proteger galvanicamente o resto das placas não foi correctamente concebido. Este último não funciona para as frequências da rede eléctrica mas sim para uma frequência de 50 kHz. Outro erro cometido foi a capacidade da bateria utilizada. Esta última não tinha capacidade para alimentar o resto das placas. Conclui-se que para uma próxima versão do sistema, uma bateria de maior capacidade será essencial.

Na concepção do PCB do módulo MCU levantaram-se, igualmente, alguns problemas. O amplificador operacional escolhido não foi o correcto. A solução encontrada para resolver a situação foi de substituir por outro, posteriormente adquirido. Daí resultou, mais uma vez, um ligeiro atraso. Além disso, as quatro resistências utilizadas para fazer a passagem de corrente para tensão, situadas antes do amplificador operacional, foram mal dimensionadas. Essas últimas deveriam ter uma maior dissipação de calor para serem utilizadas nessa placa. Para tal, retiraram-se e a utilização de resistências com maior capacidade é feita obrigatoriamente na parte externa da mesma.

Na placa LCD surgiram igualmente algumas situações problemáticas. Uma delas foi o desenho do *footprint* dos relés. O *footprint* ficou invertido na placa. O que fez com que os relés, para serem soldados ao PCB, ficassem na parte de baixo do mesmo. Devido ao facto de não existir espaço entre os dois PCBs, optou-se por criar uma adaptação no relé que invertesse os pinos do mesmo. Por outro lado verificou-se, neste PCB, que não seria necessária a utilização da emulação da comunicação I<sup>2</sup>C. Pois, o LCD utilizado funciona correctamente no barramento principal de comunicação I<sup>2</sup>C existente entre as placas. Este facto permitiria ganhar espaço no PCB e a programação ficaria igualmente mais simplificada. Outro ponto importante situado neste PCB foi os botões. Os *switchs* escolhidos

funcionam de forma diferente ao pensado inicialmente. Daí o facto de ter tido a obrigação de fazer algumas alterações físicas no PCB para por os botões a funcionar.

No módulo USB, não foi encontrado nenhum erro. Devido também ao facto de não ter sido programado por inteiro a comunicação USB existente na placa.

Por último, em todos os PCBs, a programação dos microcontroladores foi inicialmente pensada para ser em *spy-by-wire*, mas as ligações foram feitas erradamente e a programação dos diversos microcontroladores pode ser feita de modo normal.

Além dos pontos negativos, existem igualmente pontos positivos. Um deles é a possibilidade de poder criar e acrescentar outros módulos que se adaptam ao sistema criado neste trabalho. Este último pode comunicar com os outros módulos através do barramento I<sup>2</sup>C e ser alimentado através do barramento apropriado. Outro ponto é a possibilidade que este sistema tem de comunicar com o exterior, isto é, esta aparelhagem tem a possibilidade de comunicação com o utilizador através USB, LCD e botões. Além do mais o utilizador tem também a possibilidade de trabalhar, caso necessite, com os dois relés disponíveis no módulo LCD.

Existe ainda em todos os módulos, à exceção da fonte de alimentação, a possibilidade de poder utilizar outras funcionalidades dos microcontroladores utilizados nos módulos. Ou seja, existe saídas e/ou entradas de fácil acesso com que o utilizador pode trabalhar.

Por último, uma grande vantagem deste trabalho, é a versatilidade que existe na alimentação desta aparelhagem. Este sistema permite ser alimentado tanto a 230V como a 380V. Caso não exista esta possibilidade de alimentação, o módulo de alimentação permite ainda ser alimentado por bateria.

Apesar disto tudo, foi provado que é possível criar um sistema de auditoria de sistemas energéticos com um custo relativamente baixo, de tamanho reduzido e com a possibilidade de modular o próprio sistema. Além disso, dos erros encontrados, foi sempre possível encontrar uma outra forma de resolver os diversos problemas para o bom funcionamento dos diversos módulos.

## 6.2 Projectos Futuros

Existem algumas possibilidades de projectos baseado neste trabalho, uma delas é a elaboração de um sistema de auditoria de redes eléctricas microprocessado mas tendo o utilizador, a possibilidade de poder comunicar com o sistema por *wireless* ou até por internet.

Outro projecto possível de ser realizado com baseado neste trabalho é a optimização do sistema. Tanto na parte de hardware, como na parte de *firmware*. Como este trabalho foi a primeira versão, houve alguns erros já referenciados mais acima no trabalho. Erros que podem ser perfeitamente corrigidos ao efectuar uma segunda versão do sistema.

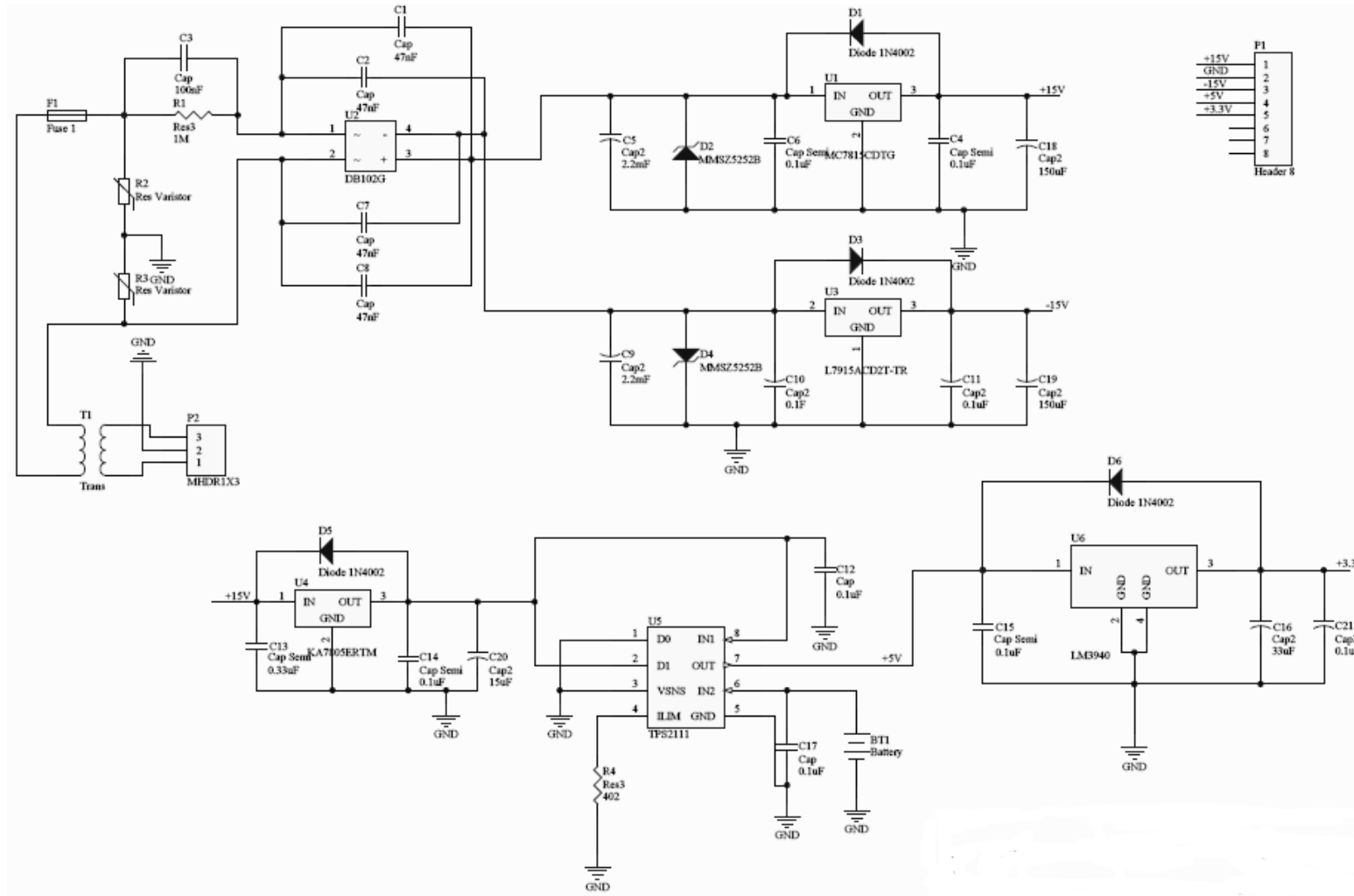
Por fim, um estudo possível utilizando este sistema é de fazer a análise pormenorizada dos valores obtidos com o sistema criado e compará-los com aparelhos já existentes no mercado. Fazendo, assim, a autentificação desta primeira versão do sistema de auditoria.



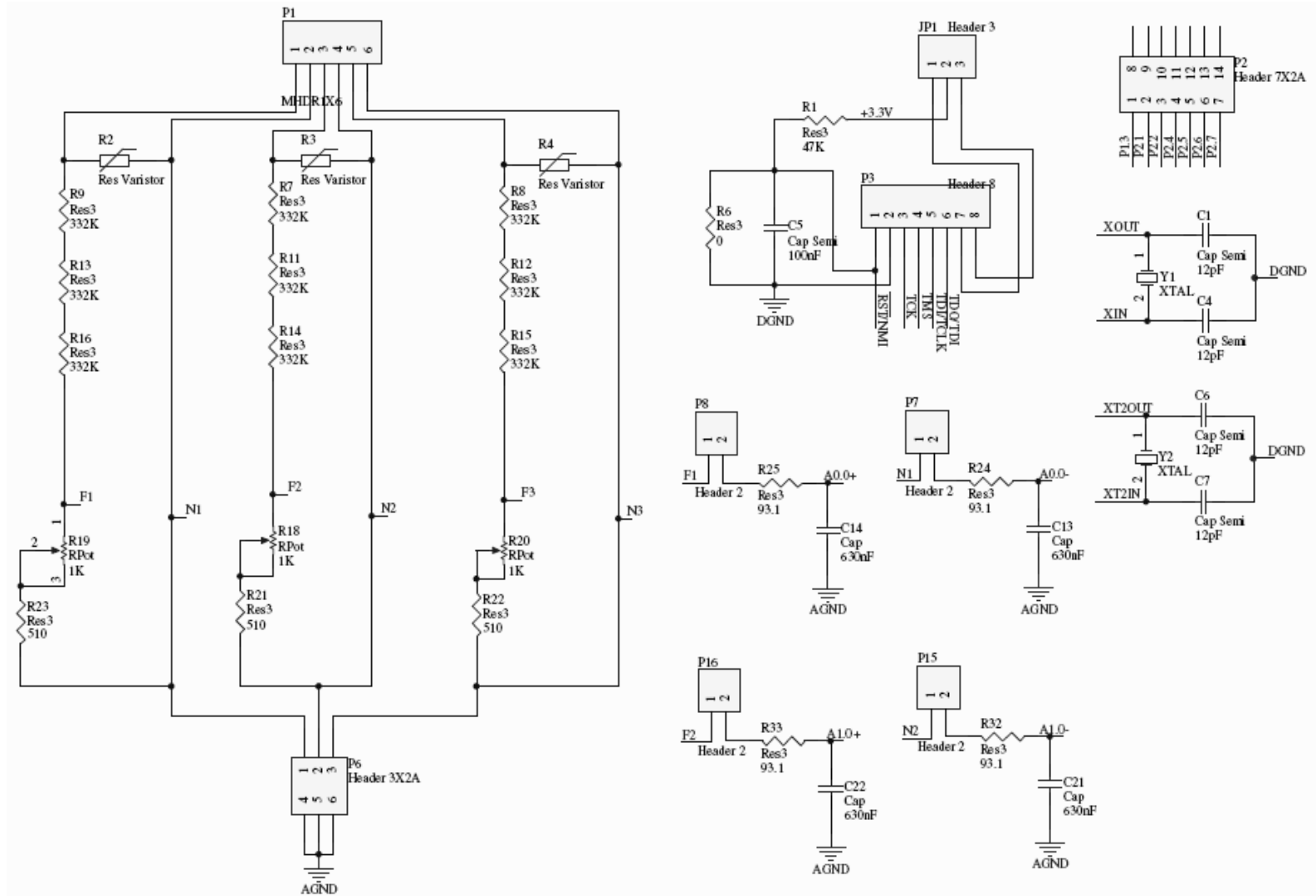
## Capítulo 7 - Referências Bibliográficas

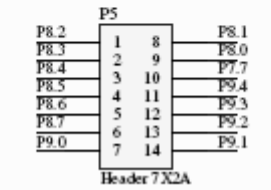
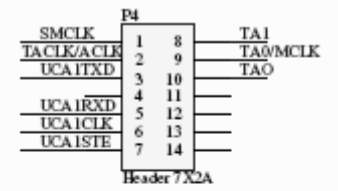
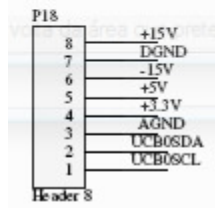
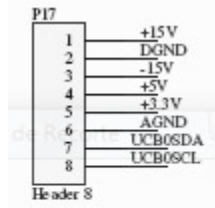
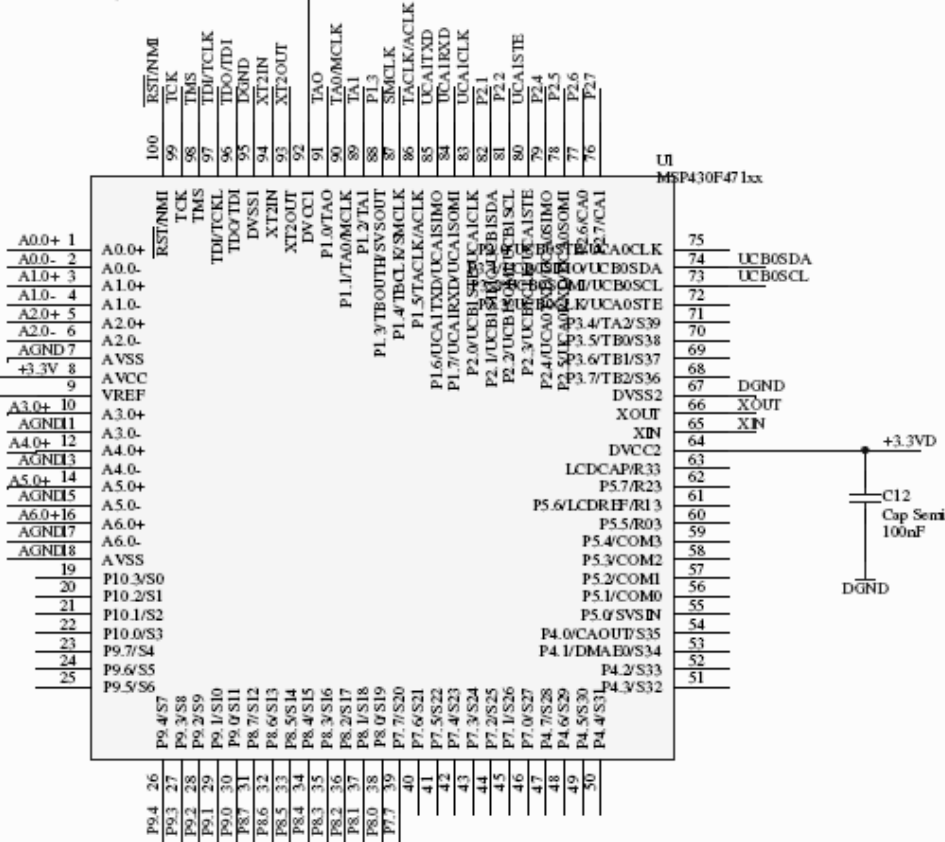
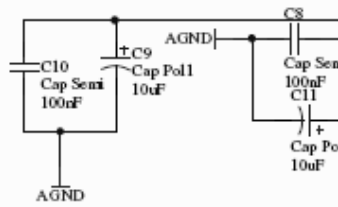
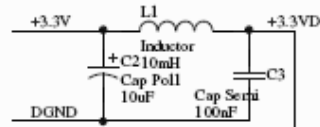
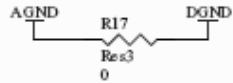
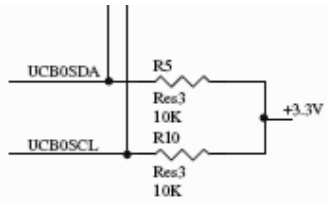
- Antônio Eduardo Vitória do Espírito Santo, “*Instrumentação Digital para Medida e Processamento de Grandezas Eléctricas*”, Outubro de 2001.
- IEEE P1459/D, “*Draft Standard Definitions for the Measurement of Electric Power Quantities Under Sinusoidal, Non-Sinusoidal, Balanced, or Unbalanced Conditions*”, 5 August 2009.
- Johan H. R. Eslin e Jacobus D. Van Wyk, “*Measurement and Compensation of Fictitious Power Under Nonsinusoidal Voltage and Current Conditions*”, IEEE Transactions on instrumentation and measurement, Vol. 37, No. 3, Setembro 1988.
- JHC Pretorius, JD Van Wyk e PH Swart, “*An Evaluation of some Alternative Methods of Power Resolution in a Large Industrial Plant*”, Atomic Energy Corporation of South Africa Ltd., pp. 99 - 106.
- Kamel N. Al-Tallaq, “*Determination of Apparent Power Components*”, Electrical Power Engineering Department, Yarmouk University, Irbid - Jordan, 2006.
- M. A. Slonim e J. D. Van Wyk, “*Power Components in a System with Sinusoidal and Non-Sinusoidal Voltage and/or Currents*”, IEE Proceedings, Vol. 135, Pt b., No. 2, March 1988.
- M. Brent Hughes, “*On the Definition of Reactive Power Under Non-Sinusoidal Conditions*”, IEEE Transactions on Power Apparatus and Systems, Vol. PAS - 99, No. 5, Sept/Oct 1980.
- Nelson Maria Abreu Castro Neves, “*Desenvolvimento de Sensores Inteligentes para a Leitura de Grandezas Eléctricas*”, Universidade do Porto, Abril 1994.
- N. L. Kusters e W. J. M. Moore, “*Electric Power Measurements a Utility’s Perspective*”, IEEE, pp 1680 e 1681, 2002.
- Paulo Alexandre Santos, “*Medida de Consumos de Electricidade por Processos de Amostragem*”, Coimbra, 1993.
- Philips Semiconductors, “*PCF2119X, LCD controllers/drivers*”, 30 Jan 2003.
- Philips Semiconductors, “*UM10204, I<sup>2</sup>C-bus specification and user manual*”, Rev. 03, 19 June 2007.
- P. S. Filipski e P. W. Labaj, “*Evaluation of Reactive Power Meters in the Presence of High harmonic Distortion*”, IEEE Transactions on Power Delivery, Vol. 7, No. 4, October 1992.

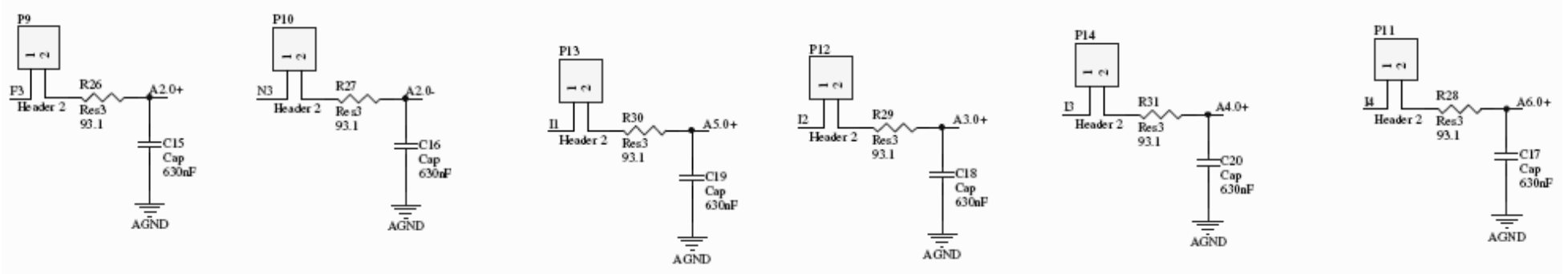
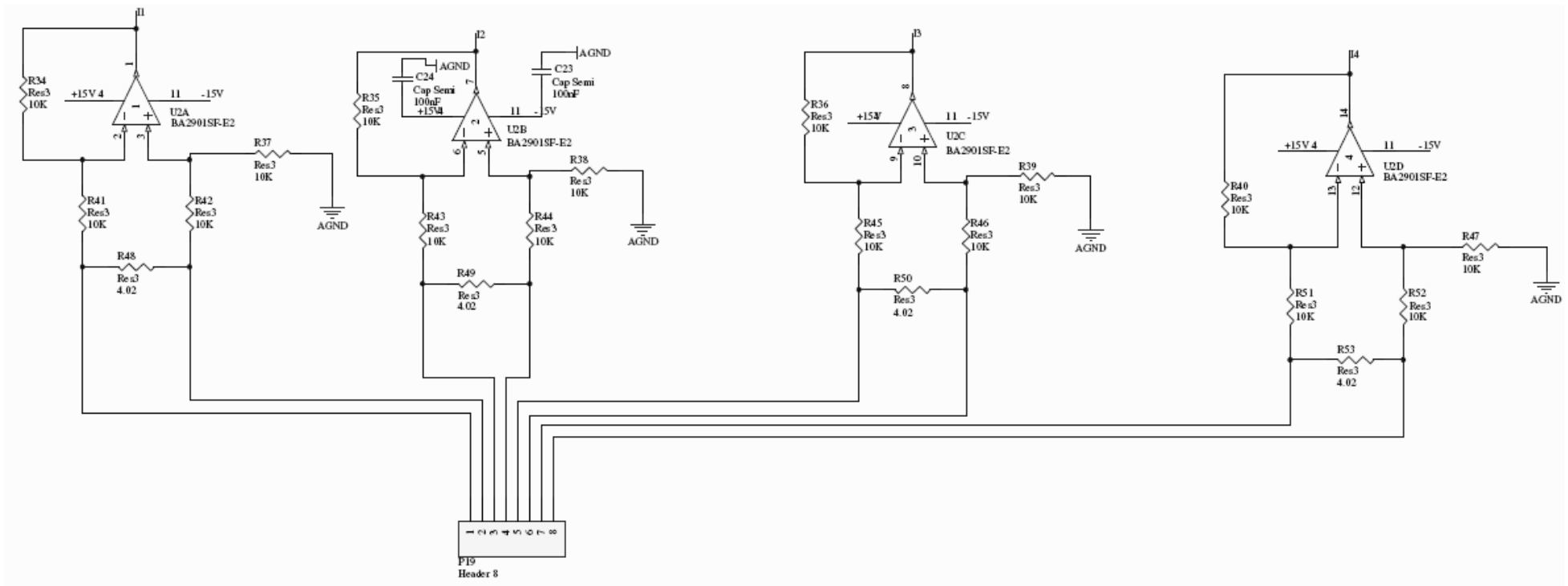
# Anexo A - Circuito da Fonte de Alimentação



# Anexo B - Circuito da placa MCU











# Anexo D - Circuito da placa LCD

